

ULSI Device에 적용을 위한 High-K Gate Oxide 박막의 연구

The study of High-K Gate Dielectric films for the Application of ULSI devices

이동원, 남서은, 고대홍*
연세대학교(polymetal@hanmail.net)

반도체 디바이스의 발전은 높은 직접화 및 동작 속도를 추구하고 있으며, 이를 위해서 MOSFET의 scale down시 발생하는 문제를 해결해야만 한다. 특히, Channel이 짧아짐으로써 발생하는 device의 열화현상으로 동작전압의 조절이 어려워 짐을 해결해야만 하며, gate oxide 두께를 줄임으로써 억제할 수 있다고 알려져 왔다. 현재, gate oxide으로 사용되고 있는 SiO₂박막은 비정질로써 ~8.7 eV의 높은 band gap과 Si기판 위에서 성장이 용이하며 안정하다는 장점이 있으나, 두께가 1.6 nm 이하로 얇아질 경우 전자의 direct Tunneling에 의한 leakage current 증가와 gate impurity인 Boron의 channel로의 확산, 그리고 poly Si gate의 depletion effect[1,2] 등의 문제점으로 더 이상 사용할 수 없게 된다. 2001년 ITRS에 의하면 ASIC제품의 경우 2004년부터 0.9~1.4 nm 이하의 EOT가 요구된다고 발표하였다. 따라서, gate oxide의 물리적인 두께를 증가시켜 전자의 Tunneling을 억제하는 동시에 유전막에 걸리는 capacitance를 크게 할 수 있다는 측면에서 high-k 재료를 적용하기 위한 연구가 진행되고 있다[3]. High-k 재료로 가능성 있는 절연체들로는 Al₂O₃, Y₂O₃, CeO₂, Ta₂O₅, TiO₂, HfO₂, ZrO₂, STO 그리고 BST등이 있으며, 이들 재료 중 gate oxide에 적용하기 위해 크게 두 가지 측면에서 고려해야 하는데, 첫째, Si과 열역학적으로 안정하여 후속 열처리 공정에서 계면층 형성을 배제하여야 하며 둘째, 일반적으로 high-k 재료들은 유전상수에 반비례하는 band gap을 갖는 것으로 알려줘 있는데 이 Barrier Height에 지수적으로 의존하는 leakage current때문에 절연체의 band gap이 낮아서는 안 된다는 점이다. 최근 20이상의 유전상수와 ~5 eV 이상의 Band Gap을 가지며 Si기판과 열역학적으로 안정한 ZrO₂[4], HfO₂[5]가 관심을 끌고 있다. HfO₂은 ~30의 고유전상수, ~5.7 eV의 높은 band gap, 실리콘 기판과의 열역학적 안전성 그리고 poly-Si와 호환성등의 장점으로 최근 많이 연구가 진행되고 있다. 또한, Hf은 SiO₂를 환원시켜 HfO₂가 될 수 있으며, 다른 silicide와 다르게 Hf silicide는 쉽게 산화될 수 있는 점이 보고되고 있다.

참고문헌

- [1] R. N. Sharma, S. T. Lakshmikumar and A. C. Rsatogi, *Thin Solid Films*. 199, 1 (1991)
- [2] Peter. M. Zeitzoff, SEMTECH Inc., Austin, TX, USA, *Semiconductor Fabtech-10th Edition*, pp. 275-282.
- [3] Y. Nishioka, S. Kimura, H. Shinriki and K. Mukai, *J. Electrochem, Soc.* 134, 410 (1987).
- [4] C. S. Hwang and H. J. Kim, *Deposition and Characterization of ZrO₂ thin films on silicon substrate by MOCVD*, *J. Mater. Res.* 8, 1361 (1993)
- [5] C. T. Hsu, Y. K. Su, and M. Yokoyama, *High Dielectris constant of RF-sputtered HfO₂ Thin Films*, *Jpn. J. Appl. Phys.* 31, 2501 (1992).