

저 위상잡음을 가진 77-GHz CMOS 전압제어발진기 설계

성명우¹ · 천재일¹ · 최예지¹ · 길근필¹ · 김신곤¹ · Murod Kurbanov¹ · Delwar Tahesin Samira¹ · Abrar Siddique¹ · 류지열¹ · 노석호² · 윤민¹

¹부경대학교 · ²안동대학교

Design of 77-GHz CMOS Voltage-Controlled Oscillator with Low-Phase Noise

Myeong-U Sung¹ · Jae-Il Chun¹ · Ye-Ji Choi¹ · Keun-Pil Kil¹ · Shin-Gon Kim¹ · Murod Kurbanov¹ · Delwar Tahesin Samira¹ · Abrar Siddique¹ · Jee-Youl Ryu¹ · Seok-Ho Noh² · Min Yoon¹

¹Pukyong National University · ²Andong National University

E-mail: ryujy@pknu.ac.kr

요 약

본 논문은 차량용 장거리 레이더를 위한 저 위상잡음 77GHz CMOS 전압제어발진기를 제안한다. 이러한 회로는 낮은 위상잡음을 가지도록 설계되어 있고, 1.5볼트 전원에서 동작한다. 제안한 회로는 TSMC 0.13 μ m 고주파 CMOS 공정으로 설계하였다. 제안한 회로는 최근 발표된 연구결과에 비해 저 위상잡음, 저 전력 및 적은 면적 특성을 보였다.

키워드

차량용 장거리 레이더, 위상잡음, 77GHz, CMOS, 전압제어발진기

I. 서 론

최근 이동수단인 차량이 점점 더 지능화되면서 차량주행 중 주변 환경을 자동으로 인식하여 운전자의 편의와 안전을 증진시키는 지능화 기술 개발이 미래 차량 핵심기술로써 인식하고 있다. 현재 지능형 자동차는 운전자의 주행 안전성, 편리성 및 효율성을 극대화시키기 위해 77GHz 장거리 레이더 센서를 사용하고 있다. 이러한 센서는 하이브리드 형태나 다양한 반도체 공정을 이용하여 제작되고 있고, 저가 저전력을 위해 CMOS 공정을 이용하여 제작하려는 연구가 활발히 진행 중이다[1-5]. 이러한 감지 레이더 중 전후방 200m 이내의 차간거리 감지용 레이더에 대한 연구가 활발히 진행되고 있다[3-5].

본 연구에서는 77GHz 레이더의 핵심 부품인 전압제어발진기를 CMOS 공정을 이용하여 설계하였다. 최근 발표된 연구결과에 비해 저 전압동작에서도 저 위상잡음, 저 전력 및 적은 면적 특성을 보였다.

II. 본 론

그림 1은 본 논문에서 제안하는 77GHz CMOS 전압제어발진기를 나타낸 것이다. 이러한 회로는

스위치형 공진기의 구조로 설계되어 있고 77GHz 주파수 대역을 사용할 수 있도록 CMOS LC 튜닝 회로를 포함하고 있다. 24GHz의 동작주파수 대역에서 기존 연구에서 개발된 전압제어발진기는 넓은 칩 면적과 소비전력이 큰 단점을 가지고 있다 [3-4]. 본 연구에서는 기존 연구의 단점을 보완하기 위해 77GHz 스위칭 용으로 능동형 인덕터로 구성된 스위치형 공진기를 구현하였다. 구현한 스위치형 공진기는 전체 칩 면적과 소비전력을 줄이기 위해 인덕터 대신 전송선($L_{T1} \sim L_{T4}$) 및 스위칭 트랜지스터($M_6 \sim M_7$)로 구성되어 있다. 꼬리 전류 공급용 트랜지스터(M_3)로 인해 발생하는 위상 잡음을 줄이기 위해 대역 저지 필터링 기술을 적용하였다.

III. 시뮬레이션 및 실험 결과

그림 2는 주파수에 따른 위상잡음 특성을 나타낸 것이다. 그림 2에서도 알 수 있듯이 1MHz의 오프셋 주파수에서 -107.0dBc/Hz와 10MHz에서 -128.5dBc/Hz의 낮은 위상 잡음특성을 보였고, 모델링에 의한 결과와 비교해 볼 때 77GHz의 동작주파수에서 5%이하의 오차 특성을 보였다.

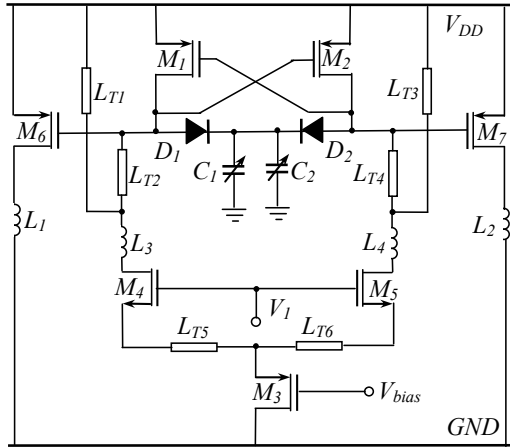


그림 1. 77GHz CMOS 전압제어발진기

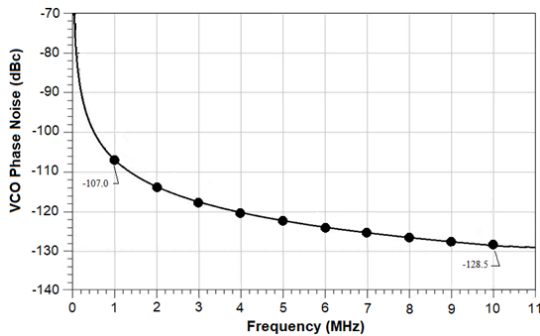


그림 2. 위상잡음

IV. 결 론

본 논문은 차량용 충돌방지 전방 레이더를 위한 저 위상잡음, 저전력 및 저 면적의 77GHz CMOS 전압제어발진기를 제안하였다. 이러한 회로는 1.5볼트 전원에서 동작하며, 낮은 위상잡음을 가지도록 설계하였다. 제안한 회로는 TSMC 0.13 μ m 고주파 CMOS 공정으로 구현하였다. 제안한 회로는 최근 발표된 연구결과에 비해 10MHz의 오프셋 주파수에서 -128.5dBc/Hz의 낮은 위상 잡음과 0.45mW의 매우 낮은 소비전력 특성을 보였다.

Acknowledgement

This research was supported by Basic Science Research Program through the National Research Foundation of Korea (NRF) funded by the Ministry of Education (2018R1D1A1B07043286).

References

- [1] M.-U. Sung et. al., "Low-Phase Noise 24-GHz CMOS Voltage-Controlled Oscillator," Proceedings of Conference on Information and Communication Engineering, Vol. 22, No. 1, pp. 439-440, June 2018.
- [2] H. Rastegar et. al., "A Low-Voltage Low-Power Capacitive-feedback Voltage Controlled Oscillator," Integration, the VLSI Journal, Vol. 60, pp. 257-262, January 2018.
- [3] J. Kim et. al. "A 44 GHz differentially tuned VCO with 4 GHz tuning range in 0.12 μ m SOI CMOS," in Proc. IEEE Solid-State Circuit Conf., 2005, pp. 416-607.
- [4] C.-P. Liang et. al., "Low-power VCO with phase-noise improvement in 0.18 μ m CMOS technology," Electron. Lett., 2010, 46, (20), pp. 1385- 1387.
- [5] Q. D. Bui et. al., "Low-power, low-phase- noise tuned-input tuned-output VCO with loop gain enhancement," Electron. Lett., 2012, 48, (19), pp. 1192-1193.