

< 연구논문 >

MBE에 의한 HEMT 소자용 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{In}_{0.52}\text{Al}_{0.48}\text{As}/\text{InP}$ 에피택셜층 성장 연구

노동완 · 이해권 · 이재진 · 편광의 · 남기수

한국전자통신연구소 반도체연구단
(1995년 4월 28일 접수)

A Study on the Growth of $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{In}_{0.52}\text{Al}_{0.48}\text{As}/\text{InP}$ Epitaxial Layers for HEMT by MBE

Dong-Wan Roh, Hae-Gwon Lee, Jae-Jin Lee, Kwang-Eui Pyun and Kee-Soo Nam

Semiconductor Division, Electronics and Telecommunications Research Institute (ETRI)

(Received April 28, 1995)

요 약— 저잡음 HEMT 소자 제작을 위한 에피택셜 기판을 MBE 방법을 이용하여 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{In}_{0.52}\text{Al}_{0.48}\text{As}/\text{InP}$ 물질계로 성장하였다. 기판 온도의 변화, 채널층과 격리층 사이의 성장 일시 멈춤 등의 성장 조건 변화에 따른 Hall 이동도의 변화를 연구하였다. 전자 공급층을 Si으로 델타도핑한 결과 같은 조건에서 성장기판의 온도를 520°C에서 540°C로 증가시키면 실온의 전하이동도는 7,850 cm^2/Vsec 에서 9,600 cm^2/Vsec 으로 증가하였으며, 격리층과 채널층 사이에서 약 50초간 성장을 일시 중단하면 이동도는 상온 측정 결과 30%, 77 K 측정 결과 100% 향상됨을 알 수 있었다. 이는 성장중 채널층의 표면 adatom의 surface migration 시간을 충분히 제공하여 결정결합의 감소로 계면의 급격성이 향상된 결과로 사료된다. 본 실험을 통하여 얻은 최고 이동도 값은 격리층의 두께가 100Å인 경우에 상온 측정결과 11,400 cm^2/Vsec 및 77 K 측정 결과 50,300 cm^2/Vsec 이었다.

Abstract— The $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ HEMT structures for low noise application were grown by MBE onto InP substrates. The influence of growth temperature profile, growth interruption between spacer and channel, and structural parameters on the electrical characteristics has been systematically studied based on Hall measurements. The growth of Si δ -doped structure at increased temperature gives improved mobility from 7850 cm^2/Vsec to 9600 cm^2/Vsec at 300 K. And growth of the whole layer with interruption results in increase of mobility due to a improvement of interface abruptness. Maximum mobilities with values amounting to as high as 11,400 cm^2/Vsec (300 K), 50,300 cm^2/Vsec (77 K) were obtained near $d_{\text{spacer}} = 100\text{Å}$.

1. 서 론

$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{InP}$ 와 $\text{In}_{0.52}\text{Al}_{0.48}\text{As}/\text{InP}$ 화합물 반도체 재료는 InP 기판과 격자 정합을 이루므로 에피택셜 결정 성장에 유리하고, InGaAs/InAlAs 이중 접합은 AlGaAs/GaAs와 비교하여 표면재결합이 낮고 이동도가 크므로 HBT나 HEMT 등 초고속 이중접합 소자제

작에 많은 연구가 이루어지고 있다. HEMT는 분자선 에피택셜 성장(MBE) 또는 MOCVD 방법으로 제작되는 이중접합 계면을 이용한 전계효과트랜지스터이다 [1-3]. 전자공급층인 AlGaAs 소오스층과 GaAs 채널층을 사용하는 GaAs계에 비해 InP계의 경우 다음의 장점으로 많이 연구되어 오고 있다. 격자정합과 스트레인 InGaAs/InAlAs 에피택셜 층은 InGaAs/InAlAs 이중

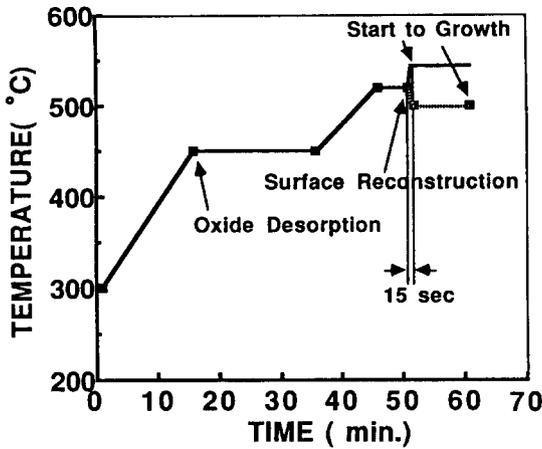


그림 1. Thermal Desorption 절차.

접합의 큰 ΔE_c 에 기인한 높은 n_i 값, GaAs에 비해 작은 전자유효질량과 큰 Γ -L valley 분리에 기인한 높은 peak velocity, 고전자이동도, trapping과 DX 관련 문제가 적은 InAlAs층을 우수한 재료 자체의 특성때문에 고주파, 저잡음 응용분야에서 기대되는 소자이다[4].

본 논문에서는 MBE 방법에 의하여 InGaAs, InAlAs 및 InGaAs/InAlAs 이중접합을 (100) InP 기판에 격자정합을 시키면서 성장하고 성장특성과 성장된 에피택셜층의 특성을 조사하였다. 또한 변조 도핑으로 격자정합 고전자이동도 트랜지스터 구조를 분자선에피택셜 성장방법으로 성장하고, 에피택셜 기판 성장에 대한 성장 조건, 성장된 에피택셜 층의 전기적, 구조적, 광학적 특성에 대한 연구 결과를 기술하고자 한다.

2. 실험방법

InGaAs/InAlAs/InP 에피택셜 층 성장에 사용된 장비는 배경압력이 3×10^{-11} torr 이하의 진공도로 유지되는 MBE 장치로써 Al, Ga, As, Si 그리고 Be의 성장 물질을 담고 있는 Cell이 부착되어 있으며 성장시 성장 표면의 상태를 관찰하기 위한 반사고에너지전자회절(RHEED, Reflection High Energy Electron Diffraction) 장치가 부착되어 있다. 또한 성장시 성장시료의 균일도를 향상시키기 위하여 시료를 장진하는 시료 holder인 manipulator를 회전시킬 수 있게 되어 있

50Å	n-In _{0.53} Ga _{0.47} As	Cap	$5 \times 10^{18} \text{ cm}^{-3}$
400Å	i-In _{0.52} Al _{0.48} As		

200Å	i-In _{0.52} Al _{0.48} As	Spacer	Si- APD layer $n_{Si} = 5 \times 10^{18} \text{ cm}^{-3}$, 50sec
400Å	i-In _{0.53} Ga _{0.47} As	Channel	
5000Å	i-In _{0.52} Al _{0.48} As	Buffer	
(001) InP (Fe)		Substrate	

50Å	n-In _{0.53} Ga _{0.47} As	Cap	$5 \times 10^{18} \text{ cm}^{-3}$
400Å	n-In _{0.52} Al _{0.48} As	Donor	$5 \times 10^{18} \text{ cm}^{-3}$
d	i-In _{0.52} Al _{0.48} As	Spacer	
400Å	i-In _{0.53} Ga _{0.47} As	Channel	
5000Å	i-In _{0.52} Al _{0.48} As	Buffer	
(001) InP (Fe)		Substrate	

그림 2. 변조도핑 격자정합 HEMT 에피택셜층의 구조.

다. 실험에 사용된 기판은 반절연성 InP (100)이었으며 세척은 근래 공급되는 기판의 품질이 우수하여 세척할 필요없이 용기에서 꺼내어 즉시 장입실에 장입하여 표면의 산화를 최소화하였다. 장입실의 배경압력은 터보 펌프를 사용하여 1×10^{-7} torr를 유지하도록 하였다. 시편운송대를 이용하여 250°C로 유지된 처리실에 옮겨 수증기의 증발을 위하여 약 20분간 유지한 후 성장실에 장입하였다. 장입초기의 시편상태를 RHEED 패턴을 관찰해보면 InP 기판의 산화막에 의한 diffuse한 배경위에 (2×4) 패턴이 관찰됨을 알 수 있다. 산화막 제거를 위한 *In-situ* cleaning 과정은 타 연구자들에 의해 확립된 방법[5]을 사용하였으며, 이를 그림 1에 나타내었다. 성장전 InP 기판 표면은 6×10^{-6} torr의 As 증기압하에서 450°C로 가열하여 표면의 산화막을 제거하고, 520°C로 가열하여 As 또는 In 안정화 표면인 4× RHEED 패턴을 얻은 후 성장하였다. V/III 분자선의 비를 10으로 하여 약 1 μm 두께의 InGaAs/InP, InAlAs/InP 에피택셜 층 성장시 기판의 온도를 500°C로 유지하였을 때 일반적으로 InGaAs층

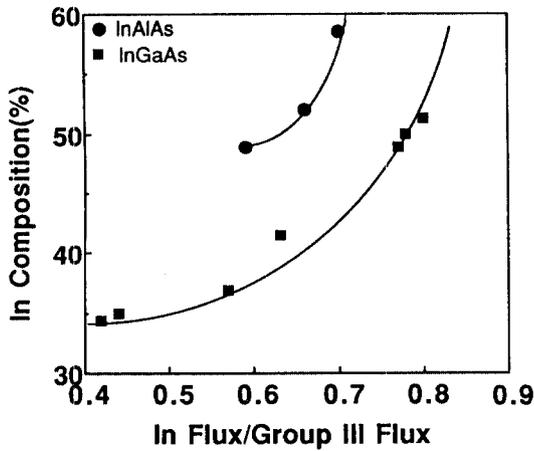


그림 3. InGaAs/InP, InAlAs/InP 에피택셜층의 In flux에 따른 In 조성의 변화.

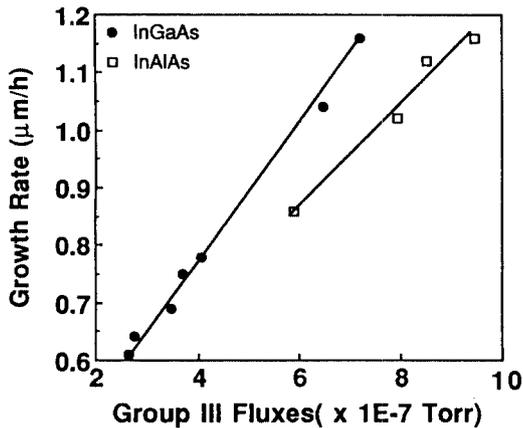


그림 4. III족 Flux에 따른 성장 속도의 변화.

의 성장율은 InAlAs층의 성장율보다 3족의 분자선 속에 대하여 1.18배 크게 나타났다. 또한 InGaAs/InAlAs 이중접합 에피택셜 층을 성장하였을 때 기판온도는 540~550°C, 성장 속도는 약 1 μm/hr, 분자선속비는 $F_{\text{In}}/(F_{\text{In}}+F_{\text{Ga}})=0.822$, $F_{\text{In}}/(F_{\text{In}}+F_{\text{Al}})=0.671$ 이었다. 그림 2에 변조도핑 격자 정합 HEMT 에피택셜 층의 구조를 나타내었다.

3. 결과 및 논의

3.1. InGaAs/InP, InAlAs/InP 성장 연구

성장 후 에피택셜 층의 결정성 및 격자정합성은 쌍

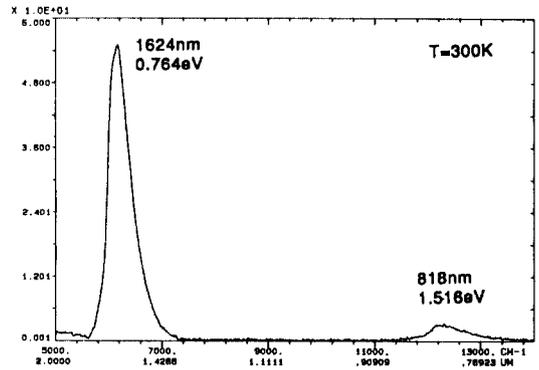


그림 5. Si 평면 도핑된 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{In}_{0.52}\text{Al}_{0.48}\text{As}/\text{InP}$ 에피택셜층의 상온 PL 특성.

결정 X선 회절, 주사전자현미경, Photoluminescence으로 확인하였으며, 이차이온 질량분석장치(SIMS)로 에피구조의 Depth profile 및 도핑 특성을 파악하였다. 쌍결정 X선 회절에 의해 격자정합을 분석한 결과 InGaAs/InP에서 조성비 x 는 In과 Ga의 모든 분자선속에 대한 In의 비가 0.81일 때 53%를 나타내었으며 InAlAs/InP에서는 In과 Al의 전 분자선속에 대한 In의 비가 0.68일 때 52%를 나타내었다. 그림 3에 In과 Al의 전 분자선속에 대한 In의 비의 증가에 따라 지수함수적으로 x 가 변화함을 나타내었다. 에피박막의 두께는 In, Ga, Al flux의 증가에 따라 각각 증가하였음을 알 수 있으며, 특히 III족의 총 flux의 증가에 따라 성장속도가 직선적으로 증가하는 것으로 미루어 보아 성장속도는 III족의 총 flux에 연관되어 있는 것으로 사료되며 이러한 결과를 그림 4에 나타내었다.

도핑은 n 형으로 Si를 이용하였으며 Hall 효과 측정과 SIMS의 분석 결과 $8 \times 10^{16} \text{ cm}^{-3} \sim 2.3 \times 10^{18} \text{ cm}^{-3}$ 의 범위에서 Si 도핑셀의 역온도에 비례하였다. (004) Bragg 회절 피크의 FWHM은 InAlAs/InP(-1 μm)의 경우 14 arcsec, InGaAs/InP(-1 μm)의 경우 33 arcsec였다. 주사전자현미경으로 표면 형상을 관찰한 결과 결정 결함이 전혀 없는 mirror-like한 표면을 가진 에피택셜 층의 성장을 확인할 수 있었다.

3.2. InGaAs/InAlAs/InP 성장 연구

3.2.1. 구조적 성질

격자정합 HEMT 구조의 상온 PL 특성을 그림 5에 나타내었다. 타 연구자들의 InGaAs/InAlAs HEMT 구

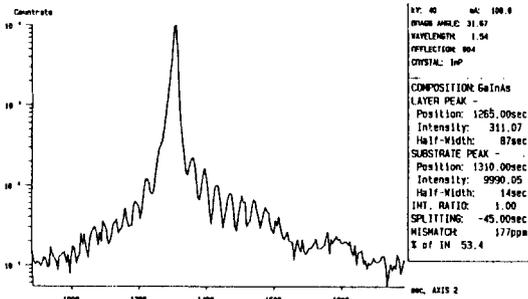


그림 6. Si 평면 도핑된 $In_{0.53}Ga_{0.47}As/In_{0.52}Al_{0.48}As/InP$ 에피택셜층의 쌍결정 X선 회절 분석 결과.

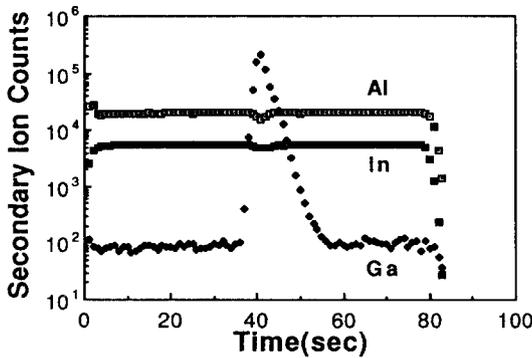


그림 7. Si 평면 도핑된 $In_{0.53}Ga_{0.47}As/In_{0.52}Al_{0.48}As/InP$ 에피택셜층의 SIMS 분석 결과.

조의 PL 특성에 대한 연구 결과[6]와 같이 InGaAs 채널층의 Band gap luminescence 피크가 1624 nm(0.764 eV)에 나타나고 있으며, InAlAs층의 Band to band 재결합에 의한 broad한 피크가 818 nm(1.516 eV)에서 나타나고 있다. 이 시편은 상온에서 Hall 이동도가 $11,400 \text{ cm}^2/\text{Vsec}$ 의 값을 갖는 경우로 각 층이 우수한 구조적 특성을 갖고 있음을 알 수 있다.

InP 기판과의 격자정합성 및 에피택셜 층의 성장구조를 확인하기 위한 쌍결정 X선 실험 결과 및 SIMS 측정 결과를 각각 그림 6과 7에 나타내었다. 그림에서 보듯이 기판과 격자정합을 잘 이루고 있으며, 각층사이의 에피 성장이 잘 이루어졌음을 알 수 있다.

3.2.2. 전기적 성질

(1) Hall 이동도에 미치는 기판 온도의 영향

분자선 에피택셜 성장 방법으로 성장시킨 변조 도핑 AlGa_{1-x}As의 경우 기판 온도의 증가에 따라 에피택셜층의 전기적, 광학적 성질이 현저하게 개선된다고 보

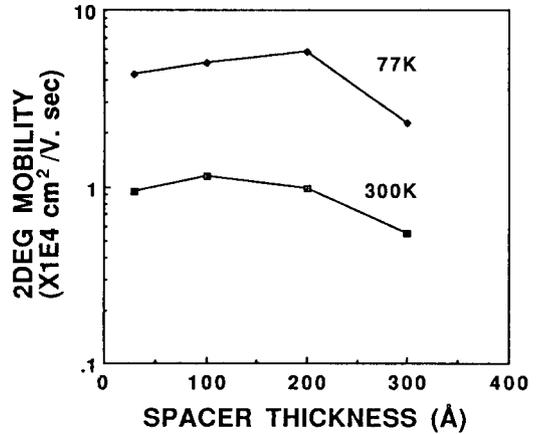


그림 8. 격리층 두께 변화에 따른 300, 77 K에서의 전자 이동도, μ_H 의 변화.

고되고 있다[7]. 이는 기판 표면에 도달하는 원자 또는 분자의 표면 이동도(Surface mobility)를 증가시켜 각각의 격자점으로 이동을 원활하게 함으로서 공공을 발생시키지 않아 전체적인 박막의 quality를 높인 결과로 해석된다. 본 연구에서는 산화물 제거를 위한 Thermal Desorption시의 기판 온도인 520°C보다 20~30°C 높은 온도에서 성장한 결과 RHEED 패턴의 streaky 정도가 향상되고 Hall 이동도도 증가함을 관찰할 수 있었다. 그러나 이 이상으로 기판 온도를 향상시킬 경우 In, Ga, As 원자의 Incongruent evaporation으로 표면 형상이 급격히 나빠져 Hall 이동도가 다시 감소함을 알 수 있었다. 밀타도핑 HEMT 구조 에피택셜층의 경우 기판온도를 520°C에서 540°C로 증가시킴에 따라 Hall 전자이동도, μ_H 는 표 1에서 보듯이 7,850 cm^2/Vsec (300 K), 30,000 cm^2/Vsec (77 K)에서 9,600 cm^2/Vsec (300 K), 47,500 cm^2/Vsec (77 K)으로 각각 증가하였다.

(2) Hall 이동도에 미치는 성장일시 멈춤(Growth interruption)의 영향

InP계 격자정합 InGaAs Quantum well의 PL 피크 반치폭과 Alloy broadening, Impurity incorporation, 계면 급격성(Interface abruptness) 등의 broadening 기구와의 관련성 연구 결과에 따르면, 성장 일시멈춤 시간이 증가할수록 양자우물 천이의 반치폭과 luminescence 강도가 동시에 감소한다고 보고하고 있다[8]. 본 연구의 결과 InGaAs 채널층과 InAlAs 격리층 사이에

표 1. 성장 변수, 도핑 방식, 에피택셜층 구조에 따른 전기적 특성 변화

	성장방법				전기적 성질			
	성장온도	성장일시 멈춤여부	격리층 두께	도핑방식	전자농도 (300 K) $1 \times 10^{12} \text{ cm}^{-2}$	전자이동도 (300 K) cm^2/Vsec	전자농도 (77 K) $1 \times 10^{12} \text{ cm}^{-2}$	전자이동도 (77 K) cm^2/Vsec
#94-347	540℃	No	200 Å	델타도핑	2.3	9600	1.8	47500
#94-355	540℃	Yes	200 Å	공간도핑	1.5	9690	1.2	57400
#94-356	540℃	Yes	200 Å	델타도핑	2.4	9026	1.7	55000
#94-358	540℃	Yes	100 Å	공간도핑	1.5	11400	1.4	50300
#94-360	540℃	Yes	30 Å	공간도핑	2.64	9420	1.86	43400
#94-352	520℃	No	200 Å	델타도핑	2.95	7850	2.0	30000
#94-320	540℃	No	200 Å	공간도핑	1.5	7060	1.2	22000

성장일시멈춤 시간을 50초로 하고 공간도핑을 했을 경우 표 1에서 보듯이 Hall 이동도가 상온에서 30%, 77 K에서 약 100% 향상됨을 관찰할 수 있었다. InGaAs/InAlAs SQW(Single Quantum Well) 구조의 연구 결과에 따르면, In-As과 Al-As의 결합 강도(Bond strength)의 큰 차이가 cation들의 migration 속도를 다르게 하여 결과적으로 계면의 급격성을 저하시킨다고 보고되고 있다[8]. 성장중 이중접합계면이 생성되기 전에 As 셔터 이외의 모든 소오스의 셔터를 닫아 이미 기판에 도착해 있던 adatom의 surface migration 시간을 충분히 줄이므로 격자결합의 감소, 계면 급격성의 증가를 가져왔고, 이로 인하여 전기적 특성이 향상되었다고 해석된다. n-InAlAs 도우너층과 i-InAlAs 격리층 사이에 성장일시 멈춤을 더 준 경우 μ_n 는 9,400 cm^2/Vsec (300 K), 45,000 cm^2/Vsec (77 K)로써 거의 변화가 없음을 알 수 있었다. 즉 채널층의 역삼각 포텐셜 구조에 구속되어 있는 2차원 전자가스의 고전자 이동도를 위해서는 양자우물 구조의 계면 급격성이 중요한 역할을 함을 알 수 있다. 이러한 연구 결과 격자정합 HEMT 구조의 전자 이동도는 2차원 전자가스가 undoped InGaAs층을 주행할 때 계면에서의 간섭을 받지 않도록 격리층과 채널층의 계면 급격성을 증가시키는 것이 중요하다는 것을 알 수 있었다.

(3) Hall 이동도에 미치는 격리층 두께의 영향

격리층 두께를 30~300 Å으로 변화시키면서 전자이동도를 측정된 결과를 그림 8에 나타내었다. 최적의 격리층 두께는 약 100 Å으로 이 때의 전자이동도는 300 K, 77 K에서 각각 11,400, 50,300 cm^2/Vsec 이었다. 이 경우에서 격리층 두께가 30 Å에서 100 Å으로 증가

함에 따라 전자이동도가 증가한 이유는 이온화된 도우너와의 Coulombic 인력이 감소한 결과로 사료된다. 최적 두께 이상에서 전자이동도가 감소한 이유는 2차원 전자가스의 농도가 감소하고 그에 따라 n-InAlAs의 이온화된 도우너 원자와 i-InGaAs의 Background impurity와의 Screening 효과의 감소 때문으로 사료된다. 또한 전자이동이 감소하여 소오스층에 잔재한 전자의 Parallel conduction이 실제 전자이동도 측정시 전자이동도를 감소시키는 이유로 작용할 수 있다고 보고된 바 있다[9]. 따라서 이러한 두 가지 상반된 이유에 의해서 최적 격리층 두께가 결정되게 된다.

4. 결 론

InP 기판위에 격자정합되는 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 와 $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ 의 MBE 성장조건을 확립하고 이를 이용하여 InGaAs/InAlAs/InP 이중접합구조를 성장하여 그 특성을 조사한 결과 초고주파 소자제작에 응용이 가능한 에피택셜 기판임을 알았다. 그 결과를 요약하면 다음과 같다.

1) InGaAs/InAlAs 격자정합 이중접합 에피택셜층의 성장시 분자선속비는 $F_{In}/(F_{In} + F_{Ga}) = 0.822$, $F_{In}/(F_{In} + F_{Al}) = 0.671$ 이었으며, 이때의 V/III 분자선속비는 10이다.

2) 쌍결정 X선 회절 분석 결과 기판과 에피의 격자정합을 확인할 수 있었고, PL 및 주사전자현미경, 2차이온 질량분석 관찰로 고품위 에피택셜층의 성장을 관찰할 수 있었다.

3) 격리층의 두께가 100 Å인 공간도핑 에피택셜층

의 Hall 측정 결과 300 K에서 $n_i = 1.5 \times 10^{12} \text{ cm}^{-2}$, $\mu_{H1} = 11,400 \text{ cm}^2/\text{Vsec}$ 를, 77 K에서 $1.4 \times 10^{12} \text{ cm}^{-2}$, $\mu_{H1} = 50,300 \text{ cm}^2/\text{Vsec}$ 의 값을 얻었으며, 델타도핑 에피택셜층의 Hall 측정 결과 300 K에서 $n_i = 2.4 \times 10^{12} \text{ cm}^{-2}$, $\mu_{H1} = 9,100 \text{ cm}^2/\text{Vsec}$ 를, 77 K에서 $1.7 \times 10^{12} \text{ cm}^{-2}$, $\mu_{H1} = 55,000 \text{ cm}^2/\text{Vsec}$ 의 값을 얻었다. 또한, 성장일시범출, 기판 온도 상승에 따라 Hall 이동도가 증가하였다.

참고문헌

1. J. W. Mayer and S. S. Lau, *Electronic Materials Science* (Macmillan Publishing Company, New York, 1990), p. 377.
2. J. Dickmann, K. Riepe, H. Daembkes and H. Kunzel, *Proceedings of 5th Int'l Conf. on InP and Related Materials* (IEEE, Piscataway, 1993), p. 461.
3. U. K. Mishra and J. B. Shealy, *Proceedings of 6th Int'l Conf. on InP and Related Materials* (IEEE, Piscataway, 1994), p. 14.
4. P. Bhattacharya, *Properties of Lattice-Matched and Strained Indium Gallium Arsenide*, 1st ed. (INSPEC, London, 1993), p. 208.
5. D. Gallet, M. Gendry, G. Hollinger, A. Overs, G. Jacob, B. Boudart, M. Gauneau, H. L'Haridon and D. Lecrosnier, *J. Electronic Materials* **20**, 963 (1991).
6. C. Heedt, F. Buchali, W. Prost, D. Fritzsche, H. Nickel and F. J. Tegude, *Proceedings of 5th Int'l Conf. on InP and Related Materials* (IEEE, Piscataway, 1993), p. 247.
7. T. J. Drummond, R. Fischer, H. Morkoc and P. Miller, *Appl. Phys. Lett.* **40**, 430 (1982).
8. F. Y. Juang, P. K. Bhattacharya and J. Singh, *Appl. Phys. Lett.* **48**, 290 (1986).
9. T. J. Drummond, W. Kopp, M. Keever, H. Morkoc and A. Y. Cho, *J. Appl. Phys.* **53**, 1023 (1982).