

ICBD 법에 의한 Y_2O_3 박막특성에 관한 연구

전정식 · 문 종 · 이상인 · 심태언 · 황정남*

삼성전자(주) 반도체 연구소, *연세대학교 물리학과
(1996년 4월 3일 접수)

Properties of Y_2O_3 Thin Films Prepared by ICBD Method

J. S. Jeon, J. Moon, S. I. Lee, T. E. Shim and J. N. Hwang*

Semiconductor R & D Center, Samsung Electronics Co., Ltd, Kiheung 449-900, Korea

*Department of Physics, Yonsei University, Seoul 120-749, Korea

(Received April 3, 1996)

요 약 - 기판온도 약 500°C , 진공도 $\sim 10^{-5}$ Torr에서 이온화된 cluster 빔 증착(ICBD)법으로 Y_2O_3 박막을 Si(100) 위에 제조하였다. Si의 산화를 억제하기 위해서 얇은 층의 Yttrium막을 형성한후 산소와 Yttrium 원소를 반응증착시켰다. 증착한 상태의 X-선 회절분석에서 b.c.c 및 h.c.p 구조의 Y_2O_3 가 관찰되었다. 제한시야(selected area diffractin: SAD) pattern 분석에서 spot과 ring pattern들이 관찰되었는데 증착중에 결정형성 및 결정성장이 일어났음을 알 수 있었다. 고분해 투과전자현미경(high resolution transmission electron microscopy : HRTEM) image에서 Y_2O_3 /mixed layer/ $SiO_2=170\text{\AA}/50\text{\AA}/10\text{\AA}$ 의 구조가 관찰되었으며 비정질상인 SiO_2 의 형성에 대해 검토하였다. 증착된 Y_2O_3 의 전기적 특성은 Pt/ Y_2O_3 /Si 구조에서 누설전류 밀도는 10^6 A/cm² 이하로 나타났으며, breakdown 강도는 7 MV/cm로 나타났다.

Abstract - Y_2O_3 thin film on Si(100) was successfully grown by ionized cluster beam (ICBD) technique at substrate temperature of around 500°C and pressure of $\sim 10^{-5}$ Torr. To prevent the oxidation of Si substrate, a very thin yttrium layer was deposited on Si before reactive depositing of oxygen and yttrium source. In as-deposited state, b. c. c and h. c. p structures of Y_2O_3 were observed from X-ray analysis. From the observation of spots and ring patterns in selected area diffractin(SAD) patterns, crystallane formation and growth could be proceeded during the deposition. Y_2O_3 /mixed layer/ $SiO_2=170\text{\AA}/50\text{\AA}/10\text{\AA}$ structure were verified by high resolution transmission electron microscopy (HRTEM) image, and the formation of amorphous layer of SiO_2 was discussed. Electrical characteristics of the film were also investigated. In as-deposited Pt/ Y_2O_3 /Si structure, leakage current was less than 10^6 A/cm² at 7 MV/cm strength.

1. 서 론

MOS VLSI 소자에서는 transconductance를 향상시키고 storage capacitor의 크기를 줄이기 위해 부단히 노력해왔는데 소자의 lateral scale down 관점에서 보면 유전상수 ϵ 가 3.9인 SiO_2 층의 두께 감소가 필연적으로 따르게 된다.^{1,2)} VLSI나 ULSI 소자 처럼 bit 밀도가 4 Mbit 이상인 scale down이 매우 큰 DRAM 경우 SiO_2 두께를 65Å-70Å 정도로 낮추는 것은 높은 전기장과 pin hole 밀도로 인해서 비현실적이다. 따라서 유전상수가 큰 물

질을 이용해야 high storage capacitor 및 VLSI/ULSI 소자 적용이 가능한데 고유전 상수를 갖는 절연물질들은 SiO_2 를 대신할 수 있는 물질로 제안되었는 바 이러한 물질은 두께가 두꺼울 경우라도 축적전하량과 transconductance에 해를 끼치지 않고도 우수한 전기적 특성을 갖고 있는 것으로 알려져 있다^{3,4)}. 최근 유전상수가 20-25 정도인 Ta_2O_5 는 높은 유전특성으로 인해 많은 연구가 진행중에 있으나 이 물질의 높은 전도도와 많은 양의 누설전류가 발생하므로 이에 대한 기대는 다소 약한 편이다. 반면 Y_2O_3 는 $T_f=2410^\circ\text{C}$ 의 내화물질로써 화

학적으로 안정하고 높은 저항 및 높은 breakdown 강도를 갖고 있으며 에너지 띠의 간극은 5.5 eV로써 SiO₂에 비해서 매우 낮은 값을 갖는다⁹⁾. 또한 높은 유전상수($\epsilon=14-17$)로 인해서 Y₂O₃는 VLSI에 대한 적용이 검토되어 왔다.

고유전물질을 제조하는 방법으로는 반응 sputtering, 진공 evaporation, 열적 또는 sputter 증착법 등이 있다¹⁻⁵⁾. 한편, 이러한 방법으로는 원통형 columnar 구조로 증착되기 때문에 packing density (0.5-0.6)가 낮아 박막내에 기공이 형성되어 공기중의 수분을 흡착하여 전기적, 광학적 특성이 나빠진다. 또한 증착시 표면원자들이 disorder 상태가 되어 결정성이 파괴되는 단점을 지니고 있어서 epilayer 형성에 적합하지 못한 것으로 판명되었다. 따라서 특성이 우수한 epitaxial 절연체 박막이나 gate 물질을 계면에 비정질층이 없는 완벽한 epilayer를 성장시킬 수 있는 방법을 먼저 개발하여야 한다. 즉, packing 밀도가 높고 radiation damage를 줄이기 위해서는 낮은 에너지(<10 eV)를 갖는 이온상태로 고유전물질을 증착시켜야 하는데 최근에 이온화된 원자 cluster 빔 증착법(ionized cluster beam deposition:ICBD)이 제안되었다⁶⁾. 이 방법을 사용하면 packing density가 높은 epilayer 박막을 성장시킬 수가 있을 뿐만 아니라 원자들이 100-1000개가 뭉친 cluster로 증착되기 때문에 증착속도가 빠르고 전기장을 사용하여 집속 또는 확장시키기 때문에 대면적에 균일하게 박막을 증착시킬 수 있다는 장점을 가지고 있으며⁷⁾ 또한 우수한 박막을 저온에서 형성할 수 있다는 점이다⁸⁾.

따라서 본 연구에서는 증착시킬 Yttrium 금속원소를 O₂ 분위기에서 증착시키는 반응 ICBD(reactive ICBD: RICBD)법으로 Y₂O₃ 박막을 제조하였으며 이 박막의 조직을 연구하고 Pt/Y₂O₃/Si MIS(Metal-Insulator-Semiconductor) diode의 I-V 전기적 특성을 조사하였다.

2. 실험방법

6" p-Si(100) wafer를 HF를 세정후 ICBD법으로 Y₂O₃를 증착하였는데 본 연구에 사용된 ICBD장치(Fig. 1)의 주요제원은 도가니부, 이온화부, 전자 가속부로 나눌 수 있다. 도가니를 가열하기전 process 챔버의 진공도는 10⁻⁸ torr을 유지하고 $\Phi=5$ mm, L=10 mm인 봉상의 Yttrium(99.999%)를 도가니에 장입하여 약 2200°C(Tc)로 가열하였다. 이 때 기관의 온도는 500°C(Ts)로 하였는데 목

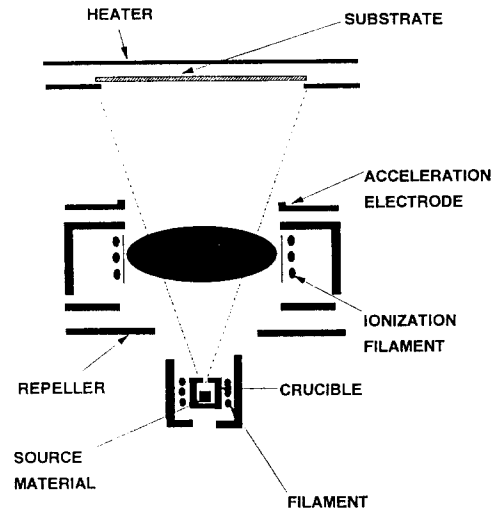


Fig. 1. Schematic illustration of ICBD system.

적 온도에서의 진공도는 약 3×10^{-6} torr 정도이었으며 O₂를 흘릴 경우 1×10^{-5} torr 정도였다. 이온화는 300 V, 150 mA의 조건으로 행하였고 가속전압은 3 kV로 하였다. Si과 산소의 접촉을 억제하고자 얇은 층의 yttrium 박막을 먼저 형성한 후 산소와 yttrium 금속원소를 동시에 증착시켰다⁹⁾. 이렇게 제조된 Y₂O₃의 정량적인 조성을 알아보고자 RBS 분석 및 optiprobe를 통한 R.I(reflective index)를 측정하였고 결정특성은 XRD, HRTEM법을 이용하여 조사하였다. 누설전류 및 breakdown 강도는 shadow mask를 이용하여 Pt를 상부전극으로 하는 Pt/Y₂O₃/Si MIS 구조에서 측정하였는데 이 때 Pt 전극 단면적은 10⁻⁴cm²이었으며 HP 4145에서 행하였다.

3. 결 과

ICBD법으로 제조한 Y₂O₃ 박막의 SAD pattern과 HRTEM image을 Fig. 2와 Fig. 3에 각각 나타내었다. Fig. 2의 SAD pattern에서 ring pattern과 spot들이 관찰되었는데 비정질상과 결정상이 복합적으로 형성되었고 증착중에 결정성장이 일어났음을 알 수 있었다^{3,4,10)}. Fig. 3의 HRTEM 조직에서 SiO₂ 층이 약 10 Å 형성되었고 yttrium 산화물 비정질상의 결정화가 상당히 진행하였음을 알 수가 있었으며 계면에 50 Å 정도의 mixed layer에서는 많은 양의 전위와 소경각입계가 다량 형성되었음을 알 수가 있었고 그 위에 Y₂O₃의 heteroepitaxy(170 Å)를 보여주고 있다. 이처럼 SiO₂(약 10 Å) 비정질층 위에

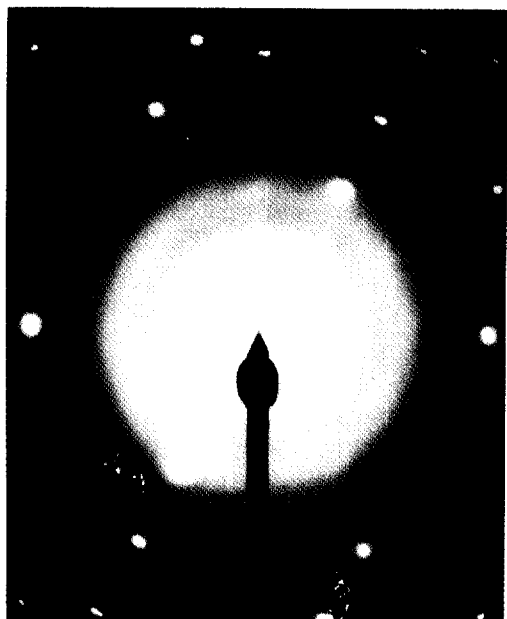


Fig. 2. SAD(selected-area electron diffraction) pattern taken from Y₂O₃ (as-deposited) film.

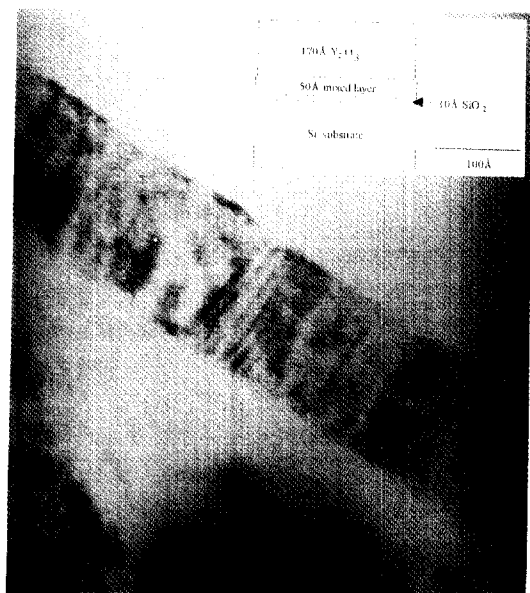


Fig. 3. Cross-sectional HRTEM image of Y₂O₃ (as-deposited)/mixed layer/SiO₂/Si(100) interface.

Y₂O₃가 epitaxy를 형성할 수 있는 이유는 epitaxy 초기에 Si 표면이 부분적으로 산화되었을 경우 Y₂O₃ 핵생성이 부분적으로 bare Si에 형성될 수 있기 때문이다. Y₂O₃가

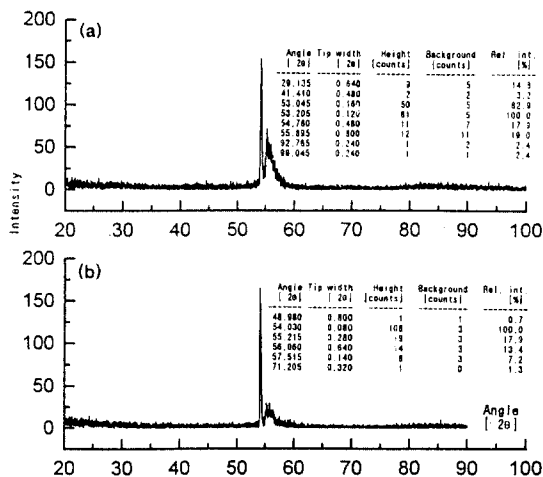


Fig. 4. XRD spectra taken from the 230Å-Y₂O₃ (as-deposited)/Si(100) film(a) and Si(b).

어떤 방향으로 성장하면서 Y₂O₃층과 SiO₂ 층사이에 물결형상(undulation)을 남기고 전위나 소경각입계등의 결합 부위에서 Y₂O₃의 epitaxy가 형성할 수 있다고 하였다¹¹⁾. 본 연구의 경우는 이러한 효과외에도 Yttrium source 만을 증착하여 어느 정도의 mixed layer를 형성하여 Y₂O₃의 epitaxy 핵생성을 제공할 수도 있었다고 판단된다. 또한 두꺼운 SiO₂층의 형성은 증착중에 산소의 확산으로 Si의 산화가 진행하였음을 알 수 있었다.

물질의 결정성을 알기 위해 사용하는 보편적인 방법은 X-선 회절법인데 박막의 경우 회절강도가 약하고 기관의 회절 피크가 중첩되어 나타나기 때문에 분석에 어려움이 따른다. 본 연구에서는 박막 X-선 법으로 Y₂O₃ 결정성을 조사하였는데 Fig. 3의 230Å 두께 Y₂O₃ 박막의 X-선 회절측정 결과를 Si과 비교하여 Fig. 4에 나타내었다. 상대강도 비가 약 15 이상인 경우의 회절피크를 살펴보면 기존에 알려진 bcc 구조의(222)[2θ=29.135°], (611)[2θ=53.205°], (620)[2θ=54.760°] 외에 hcp 구조인 (103)[2θ=53.044°] 피크가 관찰되었다. 2θ=53.205°의 b. c. c구조의 피크가 가장 우세하고 다음으로 2θ=54.760°의 h. c. p 구조의 피크가 강하게 나타났는데 기존의 방법으로 얻어지는 b. c. c 구조에서 관찰되는 (110)Y₂O₃//(100)Si은 다소 약하였다. 본 연구의 경우처럼 b. c. c 보다 h. c. p 구조가 우선성장할 경우 원자 충전밀도가 68%에서 74%로 증가하기 때문에 packing density면에서 우수한 특성을 가질 수 있으므로 전기적 특성이 향상될 것으로 판단된다.

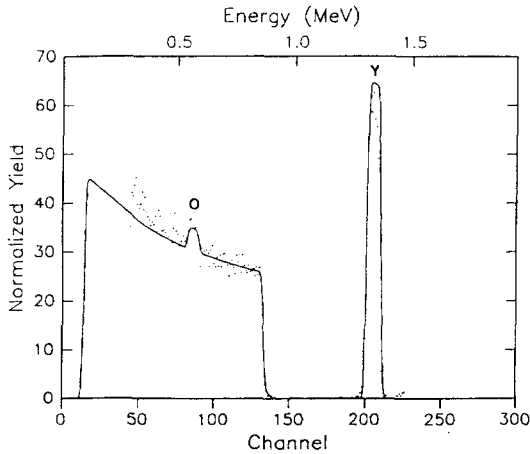


Fig. 5. 1.635-MeV $^4\text{He}^+$ RBS spectra taken from the 230\AA - Y_2O_3 (as-deposited)/Si(100) film.

Fig. 5에 1.635-MeV $^4\text{He}^+$ RBS 분석을 230\AA 두께의 Y_2O_3 박막에 대해서 조사하여 나타내었는데 normalized value fitting 오차가 표면에서 작게 나타났고 계면에서 큼을 알 수 있었는데 이는 결정 특성이 표면에서 강하고 계면에서는 약하다는 결과이다^{11,12}. 이는 앞의 Fig. 3의 HRTEM 상에서 비정질상인 SiO_2 가 형성되었음을 반증하는 것이다. RBS 분석에서 Y:O=2:3으로 전형적인 Y_2O_3 을 확인하였고 optiprobe를 통한 R.I (reflective index) 값은 1.87-1.94로 나타났다.

(100) Si에 Y_2O_3 를 증착한후 shadow mask를 이용하여 Pt를 상부전극으로 하는 Pt/ Y_2O_3 /Si 구조에서의 I-V 특성을 Fig. 6에 나타내었다. Pt 상부전극의 단면적을 10^{-4}cm^2 으로 인가전압-10 V에서의 누설전류는 10^{-10}A 이하이었으며 누설전류 밀도는 환산시 10^{-6}A/cm^2 이하로 나타났다. breakdown voltage는 -16 V이었으며 breakdown 강도는 Fig. 3의 Y_2O_3 두께(d)를 230\AA 으로 볼 때 $E_b=7.6\text{MV/cm}$ 로 판명되었다.

4. 고 찰

Y_2O_3 비정질 박막의 결정화는 비자발적(non-spontaneous)이지만 매우 느린 결정성장 기구에 의해서 결정화가 진행될 수 있다고 하였다³. 비정질 Y_2O_3 의 결정화는 425°C , 60 min에서 짧은 시간의 annealing 중에 발생할 수 있었는데⁴ 이는 비정질 상태에서의 ring이 없는 회절 pattern이 열처리를 통하여 ring pattern으로 변화하

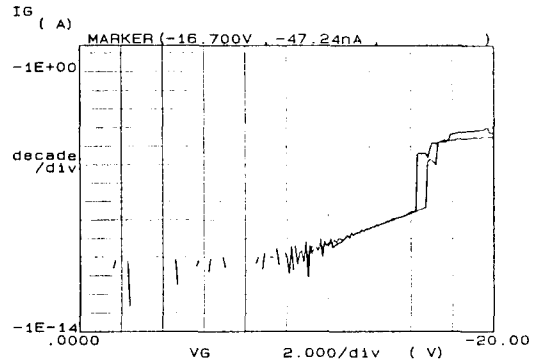


Fig. 6. Typical I-V characteristics of Pt/ 230\AA - Y_2O_3 (as-deposited)/Si(100) diode.

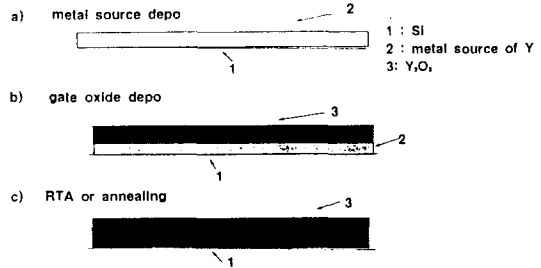


Fig. 7. Flow diagram for Y_2O_3 film deposition using ICBT method⁹.

는데서 관찰할 수 있었다. 열처리를 할 경우에 있어서도 다결정의 회절 pattern ring이 더욱 얇아진다면 인지가 못할 정도의 결정성장은 관찰할 수가 없었는데 이는 Si 기판위에서 Y_2O_3 박막의 결정화가 비자발적과정을 보여주는 것이다⁴. 525°C , 60 min 열처리를 하였을 경우 425°C 에 비해 회절 pattern의 ring이 더욱 얇아졌으며 625°C 의 경우는 회절 spot들이 관찰되었다. 이러한 회절 spot들의 관찰은 결정성장이 일어났음을 보여주는 것인데 이러한 결정의 성장이 일어나는 온도는 annealing 중 산소 원자가 Y_2O_3 박막으로 침입할 수 있는 온도이다¹⁰. 본 연구의 경우, Y_2O_3 박막제조 후 SAD pattern에서 ring과 spot pattern이 동시에 관찰되었는데 이는 기판온도가 Y_2O_3 결정화 온도보다 높고 결정성장이 일어날 수 있는 온도에서 박막이 형성되었기 때문으로 판단된다^{4,10}.

고유전체 gate oxide를 증착시 고유전체와 Si 기판사이에서 SiO_2 중간층이 필연적으로 형성되는데 이 경우 증착하고자하는 박막의 결정특성 및 전기적특성에 큰 영향을 미치게 된다. 본 연구에서는 증착초기에 SiO_2 중간층

Table 1. Characteristics of dielectric materials with deposition methods.

dielectric material	deposition method	structure	leakge current (A/cm ²)	breakdown voltage (MV/cm)	reference
SrTiO ₃	sputtering	SrTiO ₃ /Pt/Ta/Si	< 10E-7	0.8	K. Kayama et al (1991) ¹⁵⁾
Y ₂ O ₃	"	Al/Y ₂ O ₃ /Si	< 10E-10	1.9	M. Gurvitch et al (1987) ¹³⁾
"	E-beam (reactive)	"	< 10E-8	0.1	R. N. Sharma et al (1991) ¹⁴⁾
"	sputtering	"	< 10E-10	4.5	L. Manchanda et al (1988) ¹⁾
"	ICBD (reactive)	Pt/Y ₂ O ₃	< 10E-6	7.6	present work

의 형성을 억제하기 위해 먼저 Fig. 7-a) 처럼 O₂ 분사전에 Yttrium source를 ICBD법으로 증착하여 Si의 산소에 대한 노출을 피하여 고유전체 gate oxide와 Si 기판사이에서의 SiO₂ 형성을 극소화하고자 하였다⁹⁾. Yttrium source만을 증착후 Fig. 7-b) 처럼 O₂ 분위기에서 Yttrium source를 증착하여 gate oxide를 형성한다. 이때 Si 기판의 온도 500℃로 하여 증착 중에 epi 성장을 유도한다. Fig. 7-c) 처럼 RTA 또는 산소분위기 하에서 RTO를 실시하여 먼저증착된 Yttrium source의 산화 및 이미 형성된 gate oxide의 조성적, 결정학적 안정성을 유도한다.

고집적회로소자(VLSI/ULSI)에서 MOS 구조의 gate 유전체와 같이 중간층에 고유전 물질을 갖는 구조에서는 주어진 gate 전압하에서 charge 밀도를 높이는 방법으로는 절연체의 두께를 줄이는 방법과 절연체의 유전상수를 높이는 방안이 있다. 전자의 경우는 pin-hole 및 tunneling 영향으로 200Å 정도가 한계이다. 후자의 SiO₂의 유전상수인 3.9를 상회하는 유전체의 구비조건¹⁵⁾은

- 1) ε에 있어서 SiO₂에 비해 2-3배 커야하고(ε/ε_{SiO2}>2-3)
- 2) 인가전압(Vg)에 대한 낮은 누설전류
- 3) 높은 breakdown field Eb(Eb>Vg/d)
- 4) 유전상수의 loss를 낮추고 C-V 특성을 향상시키기 위해서 Si/insulator 계면 및 절연체 자체의 fixed, trapped, mobile charge가 작아야 하고
- 5) Si 공정에 대한 안정성 및 호환성이 요구된다.

본 연구에서 얻어진 전기적특성을 다른 연구자^{1,13,14,15)}들의 고유전체에 대한 결과를 요약하여 Table 1에 나타내었다. 누설전류면에서는 제조방법에 따라 큰차이가 없어 10⁻⁶ A/cm² 이하로 나타났고 break down 강도면에서는 ICBD법으로 제조할 경우 상당히 우수한 특성으로 나타났다.

5. 결 론

Yttrium 금속원소를 산소분위기에서 증착시키는 반응

ICBD(reactive ICBD:RICBD)법으로 특성이 우수한 Y₂O₃ 박막을 제조하였으며 조직, 결정특성 및 Pt/Y₂O₃/Si의 MIS diode의 I-V 전기적특성을 조사하여 다음과 같은 결론을 얻었다.

1. 박막을 형성후 Y₂O₃/mixed layer/SiO₂=170Å/50Å/10Å의 구조가 관찰되었는데 증착과 동시에 Y₂O₃ epitaxy를 확인하였고 결정화가 상당히 진행하였음을 알 수 있었다.

2. X-선 회절 측정결과 b. c. c 구조의 피크외에 h. c. p 구조의 피크가 강하게 나타났는데 이러한 h. c. p 구조의 형성은 박막의 packing density를 높혀 전기적특성을 향상할 것으로 판단되었다.

3. Pt/Y₂O₃/Si 구조의 I-V 측정결과 인가전압-10 V에서의 누설전류 밀도는 10⁻⁶ A/cm² 이하로 나타났으며 MIS의 diode의 breakdown voltage는-16 V이었으며 breakdown 강도는 7 MV/cm로 나타났다.

후 기

연구에 많은 관심과 격려를 아끼지 않은 기초연구팀의 이덕형 박사, 조만호씨 그리고 장비 제작업체인 선익(구, 제인테크닉)에 감사드립니다.

참고문헌

1. L. Manchanda and M. Gurvitch: IEEE Electron Device Lettrs 9 (1988) 180
2. C. Hu : IEDM Technical Digest (IEEE, New Yourk) (1985) 368
3. R. N. Sharma and A. C. Rastogi: J. Appl. Phys. 74 (1993) 6691
4. A. C. Rastogi and R. N. Sharma: J. Appl. 71 (1992) 5041
5. F. Jollet. et al: Physical Review B, The American Physical Society 42 (1990) 7587
6. T. Takagi, I. Yamada, M. Kunori and S. Kobiya:

- Proc. 2nd. Int. Conf. Ion Source, Vienna (1972) 790
7. T. Takagi: *Thin Solid Film* 92 (1982) 1
 8. I. Yamada and G. H. Takaoka: *Jpn. J. Appl. Phys.* 32 (1993) 2121
 9. 전정식, 문 중: 특허출원, 95-066961 (1995)
 10. A. V. Seybolt and J. E. Burke: *Procedures in Experimental Metallurgy* (Chapman and Hall, London) (1953) 176
 11. T. Inoue, T. Ohsana, L. Luo, X. D. Wu and C. J. Maggiore: *Appl. Phys. Lett.* 59 (1991) 3604
 12. T. Inoue, T. Ohsana, L. Luo, X. D. Wu and C. J. Maggiore: *J. Appl. Phys.* 69 (1991) 8313
 13. M. Gurvitch, L. Manchanda and J. M. Gibson: *Appl. Phys. Lett.* 51 (1987) 919
 14. R. N. Sharma, S. T. Lakshmikummar and A. C. Rastogi: *Thin Solid Films*, 199 (1991) 1
 15. K. Yayama et al: *J. Appl. Phys.* 69 (1991)