

# 마이크로 프로세서의 등장과 발전추세

포항공과대학교 김 종\*

## 1. 서 론

컴퓨터 분야에서 20세기의 큰 사건 중의 하나로써 우리는 마이크로 프로세서의 등장을 들 수 있다. 마이크로 프로세서의 등장과 발전으로 우리는 '70~'80년대의 가장 좋은 컴퓨터 시스템보다 더 성능이 나은 컴퓨터를 개인용 컴퓨터로서 사용할 수 있게 되었다. 본 원고에서는 마이크로 프로세서의 등장과 발전과정을 살펴보고 앞으로의 발전 추세를 전망하고자 한다.

마이크로 프로세서는 일반적으로 단일 실리콘 칩 위에 중앙처리장치(CPU)를 구현한 것을 말한다. 그러나 예외적인 구조를 가지고 있으나 마이크로 프로세서 설계사상이 적용된 것을 의미하기도 한다. 모든 디지털 시스템 설계가 현대적으로 발전하고, 다른 분야의 설계사상과 중복되면서 이러한 마이크로 프로세서의 분류 범주는 불명확해져 가고 있다. 더군다나 일반적으로 분리된 것으로 여겨지던 부동소수점 연산 유닛과 메모리 관리 유닛들이 이제는 중앙처리장치 설계의 일부분으로 포함시켜 설계되므로 이들도 마이크로 프로세서의 일부분들로 여겨지고 있다. 따라서, 본고는 모든 종류의 마이크로 프로세서를 샅샅이 조사하여 분석한 것이 아니라 독특한 특징을 가지고 있거나 또는 그 시대를 대표할 만한 일반적인 마이크로 프로세서의 설계사상들을 언급한 것이다. 언급된 마이크로 프로세서나 설계사상들이 최고라 이해되기 보다는 최초라는 의미로 이해되기 바란다.

본 원고는 다음과 같이 구성되어 있다. 첫째, 마이크로 프로세서의 등장 시기인 1970년대를 조명하여 보고 그 시대의 특징적인 설계 개념들을 살펴본다. 둘째, 현재에 이르기까지 마이크로 프로세서의 발전흐름을 조명하고 특징적인 설계 개념들을 살펴봄, 셋째로, 앞으로의 발전추세를 전망하고 정리하고자 한다.

## 2. 마이크로 프로세서의 등장

1970년대는 마이크로 프로세서가 등장한 시대이다. 최초의 단일 칩 CPU는 탁상용 계산기를 위해 만들어진 4-bit 처리기인 Intel 4004(1971)였다. 이것은 데이터를 4-bit으로 처리하지만 명령어는 8-bit였다. 프로그램과 데이터를 위한 메모리는 분리되었으며, 1K의 데이터메모리와 4K의 프로그램 메모리를 위한 12-bit 프로그램 카운터(PC)를 가지고 있었다. 또한 16개의 4-bit(또는 8개의 8-bit) 범용 레지스터를 가지고 있었고, 4-level의 내부stack을 가지고 있었다. 4004는 46개의 명령어를 가지고 있었고, 16-pin 이중배열 패키징(Dual-Inline Packaging)에 약 2,300개 정도의 트랜지스터를 이용하여 구현되었으며 740kHz로 동작하였다. 그러나 본래 의도된 동작속도는 1MHz이었다. 이 속도는 1960년대의 IBM 1620의 BCD 연산속도와 동일한 것이다. Intel 4040(1972)은 4004가 개선된 것으로, 14개의 명령어가 추가되었고 내부stack이 확장되어 8-level call과 return을 처리할 수 있었으며, 8K의 메모리공간과 인터럽트 능력이 추가되었다.

Texas Instruments 사는 4-bit TMS 1000(1972)을 개발하여 Intel 4004/4040을 추격하였

\* 증신회원

다. 이 제품은 충분한 RAM과 프로그램 ROM을 위한 공간을 포함하는 최초의 마이크로 콘트롤러로서, 다수의 외부 지원 칩들 없이도 작동하도록 설계되었다. Intel 8080은 4040과 비슷한 8008 (April 1972)을 계승한 것으로 16-bit의 주소버스와 8-bit의 데이터버스를 가졌다. 내부적으로는 7개의 8-bit 레지스터와 이전의 내부적인 stack 을 대체하는 메모리 주소를 가리키기 위한 1개의 16-bit stack pointer 레지스터를 가지고 있었고, 또한 여러 개의 I/O 포트(최대 256개)를 가질 수 있었다. Intel 8080은 최초의 개인용 컴퓨터로 알려진 Altair 8800의 프로세서로 사용되면서 널리 알려졌고 이후로 많은 응용분야에서 활용되었다.

Z-80은 Intel에서 8080을 개발하던 기술자들이 독립하여, 개선된 8080을 만들자는 목표하에 개발되었다. 이 Z-80은 8080의 모든 명령어들을 수행할 수 있으며 더불어 1, 4, 8, 16 bit 작업들을 지원하는 명령어, 블록단위의 이동과 입출력을 지원하는 명령어 등 약 80개 이상의 명령어가 첨가되었다. 레지스터들은 두 개의 뱅크로 만들어져 서로 전환되면서 사용하도록 하였다. 이러한 기법은 운영체제와 인터럽트 서비스 루틴으로 빠른 전환을 지원한다. 클럭 동작 시간도 2.5MHz에서 8MHz, 그리고 나중에 CMOS version에서 10MHz로 향상되었다. 무엇보다도 Z-80을 상당히 대중적으로 만든 것은 메모리 접속 방식으로, CPU가 RAM의 refresh 신호를 만들어 냈다. 이것은 시스템 비용을 감소시켜 줄 뿐만 아니라 시스템 설계를 쉽게 해준다. 또한 8080과의 호환성과 최초의 마이크로 프로세서용 운영체제인 CP/M이 존재한다는 이유로 많은 시스템들이 Z-80을 선택하였다.

Intel의 8080이 등장한 후에 곧바로 Motorola는 6800이라는 마이크로 프로세서를 시장에 내어 놓았다. 몇몇 설계 요원들은 Motorola를 떠나 MOS Technologies(후에 Commodore에 합병)라는 회사를 설립하였다. 이들은 6501과 6502를 포함하는 650x 계열 제품을 생산하였다. Intel 8080과 달리 6502와 6800은 매우 적은 레지스터를 가지고 있었다. 그 이유는 이때만 해도 RAM의 속도가 마이크로 프로세서의 속도보다 빨라서 칩 내의 레지스터를 증가시키기 보다는 메모리

접근으로 효율화하는 것이 유리하였기 때문이다. 더구나 칩 내의 논리소자의 숫자를 줄일 수 있어 마이크로 프로세서의 가격을 낮출 수가 있었다. 이들의 또 다른 특징은 입출력 방식으로 메모리 주소 사상 방식을 이용하였다는 것이다. 6502를 기반으로 하는 Apple II는 초기에 소개된 마이크로 컴퓨터 중 하나이면서 오랜 동안 시장에서 유지된 개인용 컴퓨터이기도 하다. 6502는 Nintendo 사의 게임용 시스템에 사용되기도 하였다.

### 3. 마이크로프로세서의 발전흐름

1970년대 후반과 1980년대, 그리고 1990년대에 들어오면서 마이크로 프로세서는 계속적으로 큰 발전을 하였다. 마이크로 프로세서의 가장 큰 변화는 한번에 처리할 수 있는 bit의 수가 계속적으로 증가하였다는 점이다. 초기의 8-bit 프로세서에서부터 시작하여 16-bit, 32-bit, 그리고 지금은 64-bit을 처리하는 수준까지 발전하였다. 두번째 큰 변화는 칩을 만드는 기술의 발전으로 부수적으로 필요하면서 외부에 독립적으로 존재 하던 유닛들이 마이크로 프로세서 칩 안으로 들어왔다는 점이다. 처음에는 메모리를 관리하는 MMU, 내부 캐쉬, 그리고 부동소수점 유닛들이 프로세서 안으로 들어왔다. 그 다음에는 이미 존재하고 있는 정수유닛 등을 복수화하였다. 최근에는 비순서화 수행을 하기 위한 유닛들이 칩 안에 배치되고 있다. 세번째 큰 변화는 명령어 집합의 변화를 들 수 있다. 초기에는 명령어 집합에 좀 더 기능이 다양한 명령어들을 추가하려는 움직임이 강했다. 이는 고급언어들을 컴파일할 때 적은 수의 명령어를 써서 구현하기 위해서 필요하였다. 그러나 이러한 움직임들은 곧 벽에 부딪히고 말았다. 복잡한 명령어들을 추가함으로써 클럭을 빠르게 할 수 없고, 얻을 수 있는 성능개선도에 한계가 있기 때문이었다. 이런 문제점을 해결하기 위하여 명령어 집합에 적은 수의 그리고 기본적인 명령어들만을 배치하여 클럭을 빠르게 하려는 움직임이 나타났다. 이러한 기본적인 명령어들은 복잡한 기능을 구현하기 위하여 많은 명령어들을 사용하여야 하지만 파이프라인과 같은 성능개선 기법을 쉽게 적용할 수 있어 훨씬 개선된 성능을 얻게 되었다. 각 프로세서 예를

가지고 위의 변화들을 알아보자

Intel에서는 8086부터 시작하여 최근의 Pentium III에 이르기까지 계속적으로 프로세서 개발이 이루어졌다. Intel 8086은 이전의 8080/8085에 기반을 두고 설계되었으나 한번에 처리하는 bit의 수를 16-bit로 확장하였다. Bus Interface unit은 6-byte prefetch queue를 두어 처리함으로써 fetch와 수행이 동시에 이루어질 수 있었다. 이것은 초기형태의 파이프라인이라 볼 수 있다. 또한 4개의 16 bit 범용 레지스터를 두었으며 이것들은 8개의 8 bit 레지스터로 그리고 4개의 16-bit index 레지스터로 처리될 수 있다. 그리고 그 외에도 4개의 세그먼트 레지스터를 사용하여 CPU가 약 1 M의 메모리를 활용토록 하였다. 80286에서부터는 사용 가능한 메모리 주소의 크기를 확장하기 위하여 새로운 모드를 첨가하여 메모리 주소를 32-bit로 만들었다. 그러나 세그먼트의 크기는 80386(1985)까지는 64K로 제한되어 있었다. 80386에서는 MMU를 칩 안에 첨가하였으며, 80486(1989)은 pipeline, 8K 내부 캐쉬, 그리고 부동소수점 연산유닛을 칩 안에 포함시켰다. Pentium(1993)은 두 개의 정수 유닛을 두어 한번에 두 개의 명령어를 동시에 수행 가능한 슈퍼스칼라 구조를 채택했다. 그리고 내부캐쉬도 명령어와 데이터용으로 구분되었다. Pentium-Pro(1995)는 14-stage의 고차원 파이프라인을 사용하고 다양한 분기 예측과 레지스터 이름 바꾸기를 이용한 추정수행(speculative execution) 기법들을 사용하였다. Pentium II(1997)는 MMX계열의 명령어들을 Pentium-Pro에 추가하였고 칩으로 팔기보다는 프로세서 카드로 팔기 시작하였다. Pentium III는 Streaming SIMD Extension(SSE)이 추가되었다. SSE는 vector 연산에 이용될 수 있는 것이다.

Intel사의 마이크로프로세서들이 시장에서 많은 호응을 얻자, 호환성이 있는 유사한 마이크로 프로세서를 개발하고자 하는 흐름들이 발생하였다. 8088/8086의 호환칩으로 NEC V20/V30, AMD사와 Cyrix사의 80386/80486의 호환칩, Pentium 칩의 호환칩인 NexGen사의 Nx586와 AMD K5, Pentium-II의 호환칩인 AMD K6, Nx686, IDT-C6 등이 있다 그리고 이들은

Intel과 호환성이 있으나 수행속도는 더 빠른 마이크로 프로세서를 독자적으로 개발하기 위하여 노력하고 있다. 이들 호환용 마이크로 프로세서의 성능을 개선하는데 있어서 결핍들이 되는 것 중 하나는 이전 명령어 집합 구조를 지원하여야 한다는 것이다. 이 때문에 Pentium 호환 마이크로 프로세서들뿐만 아니라 Pentium-Pro에서도 특별 하드웨어 디코더를 이용하여 Pentium 명령어들을 RISC 명령어들로 바꾸어 빠른 수행을 하도록 설계되었다.

Zilog사는 Intel사의 8086 출시 후 곧바로 Z-8000은 내어 놓았으며, 80386이 시장에 나온 조금 후에 6-stage의 파이프라인 기법을 이용하는 Z-80000을 내어 놓았다. Zilog사는 Z-8000과 Z-80000이 기술적으로 우수함에도 불구하고 초기 Z-8000 제품의 오류, Z-80000의 출시 지연 등의 이유로 결국 사라지게 되었다.

Motorola사는 6800의 후속으로 68000을 내어 놓았다. 68000은 내부적으로는 32-bit 구조이다. 그러나 외부 64-핀 제약 때문에 결국 16-bit 데이터, 24-bit 주소 버스를 사용하였다. 68020은 외부적으로도 32-bit인 마이크로 프로세서이다. 세크멘테이션을 사용하지 않으므로서 세크멘테이션을 사용하는 Intel 계열보다는 프로그래밍이 쉽다고 평가되었다. 68030(1987)에서는 MMU를 칩 안에 집어 넣었으며, 68040(1991)에서는 6-stage 파이프라인, 부동 소수점 유닛, 데이터와 명령어 캐쉬 등을 칩 안에 구현하였다. 68060(1994)은 Intel의 Pentium과 마찬가지로 슈퍼스칼라 구조이다. 그 외에도 68060에서는 에너지 절약을 위한 많은 요소들이 첨가되었다. 그것들은 3.3V 전압 사용, 사용하지 않는 execution unit의 폐쇄 등이다.

Intel, Motorola와 같이 복잡한 명령어를 사용하는 마이크로 프로세서들의 한계를 극복하기 위하여 축소 명령어들을 이용하는 설계 개념이 소개되고 그에 맞는 마이크로 프로세서들이 시장에 나오기 시작하였다. 그러한 것들로 SPARC, MIPS, PowerPC 등이 있다.

SPARC(1987)은 SUN Microsystems에 의하여 개발된 마이크로 프로세서이다. SPARC는 당시로서는 혁신적인 개념으로 128 또는 144개의 정수용 레지스터를 가지고 있다. 프로그램 수

행 중 한 순간에는 32개의 레지스터만 보이게 되는 것은 레지스터 윈도우 기법을 이용하여 많은 레지스터를 중복하여 돌아가면서 사용하기 때문이다. 대부분의 축소 명령어 프로세서가 그렇듯이 파이프라이닝을 이용하고, 하드웨어로 구현된 제로 레지스터를 통하여 명령어를 간단하게 만들었고, 조건 명령어는 전용 레지스터를 사용하여 그 결과를 저장하는 방법을 사용하였다. SPARC은 함수들의 블러오기와 저장을 줄이기 위해서 레지스터 스택을 512 까지 확장하거나 또는 윈도우를 32까지 확장 가능하게 하였다. Sun사와 Texas Instrument사의 UltraSPARC(1995)은 4개의 명령어를 한꺼번에 수행할 수 있고, 캐쉬에 영향을 미치지 않는 블록 이동 명령어를 추가하고, 픽셀 연산들을 병렬로 수행가능하도록 특화하였다. HAL/Fujitsu사의 SPARC64는 4개의 명령어가 순서에 상관없이 동시에 수행되도록 지원하였고, 레지스터 이름 바꾸기, 분기 기록 테이블, 프로세서 상태 저장 장치와 같은 기법들을 사용하여 추정연산을 지원하였다.

Stanford MIPS 프로젝트에서 개발된 R2000은(1986) 첫번째 상용 RISC 프로세서로 거론되는 프로세서들 중 하나이다. 이 R2000은 다섯 개의 파이프라인 스테이지 사이의 상호잠금(interlock) 현상을 제거한 디자인 방법을 채용하였으며, 또한 병목현상이 발생할 수도 있는 조건코드 레지스터를 사용하지 않았고, 캐쉬를 제어할 수 있는 MMU를 내장하였다. R3000(1988)은 캐쉬 제어 기능을 향상시켰고, R4000(1991)은 파이프라인 스테이지를 두 배로 늘렸으며 파이프라인에서 한 번에 수행되는 명령어도 두 배로 증가시키고 클럭 속도도 증가시켰다. R4400에서는 FPU와 on-chip 캐쉬를 통합하였고, superscalar R8000(1994)에서는 부동수 연산이 최적화 될 수 있도록 향상시켰다. R10000(1996)과 R12000(1997)에는 여러 개의 FPU 유닛을 추가 시켰고, 2-way I/D 캐쉬, 슈퍼스칼라 연산, 명령어 캐쉬, 동적 레지스터 이름 바꾸기, 분기 예측 캐쉬 기법들이 사용하였다. MIPS V(1996)에서는 64 bit 레지스터를 사용하는 병렬 부동수 연산 기능을 추가하였고, MDMX(1996)에서는 멀티미디어 처리를 위한 명령어를 추가하고 vector-scalar 연산 기능도 추가하였다.

1992년에 IBM, Motorola와 Apple이 모여서 만든 PowerPC는 특별한 목적에 사용되는 레지스터는 제거하고 대신 새로운 명령어나 기본적인 레지스터를 사용하여 구현하였고, 복잡한 스트링 연산을 위한 명령어나 많은 데이터를 요구하는 명령어는 제거하였다. 그리고 부동 소수점 연산을 지원하는 기능을 추가하였다. PowerPC 601(1993)에서는 기존에 IBM에서 개발된 POWER CPU를 기반으로 하여 여러 개의 I/D 캐쉬 대신 하나의 32K 캐쉬를 사용하여 기능을 향상시켰다. PowerPC 603(1993)에서는 블러오기/저장 연산을 줄이고 분기 기능을 다양화하여 주요 유닛들의 기능을 세분화하였다. PowerPC 604(1995)에서는 분기 기록 테이블을 사용한 동적 분기 예상 기법과 단순화된 정수연산 유닛들을 추가하였고, 4개의 명령어가 동시에 수행 가능하도록 하였다. PowerPC 620은 64 비트로 확장 구현되었으나 성능이 기대에 미치지 못하였고, 그 이후의 PowerPC 750(1998)은 캐쉬 버스를 추가하여 디자인을 새로 하였으나 특별한 기능이 추가되지는 않았다.

#### 4. 마이크로프로세서의 발전 추세

앞 절에서 언급된 마이크로 프로세서의 발전은 크게 두 가지로 정리할 수 있다. 첫째는 RISC 구조가 모든 마이크로 프로세서에 적용되고 있다는 점이다. Intel에서도 Pentium-Pro부터는 RISC 구조를 적용하고 있다. RISC 구조의 적용으로 파이프라이닝을 할 수 있으며 따라서 명령어 수행속도를 향상시킬 수 있다. 둘째는 명령어 수행속도를 향상시키기 위하여 많은 기능 유닛(functional unit)들이 마이크로 프로세서 칩 내부로 들어오고 있고 복잡화 되고 있다. 또한 명령어들의 의존 관계를 분석하여 한 클럭에 한 개 이상의 명령어를 수행하고자 한다. 이를 위하여 분기 예측, 추정 수행, 레지스터 이름 바꾸기 등의 다양한 방법이 연구되고 구현되고 있다.

마이크로 프로세서는 최근에 두 방향으로 발전하고 있다. 하나는 명령어 수행 속도를 계속 증가시키는 방향이다. 현재까지의 방법은 앞에서 언급한 것과 같이 명령어들의 의존도를 분석하여 내부적으로 칩 안에서 병렬성을 찾아내어 수행하는 방식이다. 이 방식은 칩안의 기능 유닛들의

활용도가 낮다. 앞으로는 외부적으로 병렬성을 쉽게 명시할 수 있고 명시된 병렬성에 의하여 칩안의 기능유닛들이 충분히 병렬적으로 활용될 수 있는 외적 병렬 명령어 집합 컴퓨터구조(Explicitly Parallel Instruction Computing: EPIC) 방향으로 발전될 것이다. 이미 Intel과 HP는 EPIC 구조에 동의를 하였으며 이 방향으로 연구를 계속하고 있다. 더불어 하나의 칩안에 여러 개의 마이크로 프로세서를 내장하여 병렬처리를 가능하게 하여 명령어 수행속도를 개선하는 방법도 같이 연구되고 있다. 둘째는 내장형 응용분야를 위한 저전력 마이크로 프로세서 구조에 관한 방향이다 현재 가장 흥미있는 응용분야의 하나는 이동형 컴퓨팅이다. 이런 분야에서 요구되는 것은 전력소모를 최소화 하는 것이다. 이미 많은 마이크로 프로세서들이 전력소모를 최소화하기 위하여 많은 연구를 하여 왔으며, 사용되지 않는 기능 유닛을 폐쇄시키는 방법 등을 이용하여 전력소모를 줄이는 연구가 진행되고 있다. 앞으로는 이런 분야에 대한 연구가 좀 더 활성화되리라 보고 보여진다.

### 참고문헌

[1] Great microprocessors of the past and present, <http://www3.sk.sympatix.co/jbayko/cpu.html>.  
 [2] Computer architecture, a quantitative approach, 2nd ed., patterson & Henessy.

### 김 종



1981 한양대학교 전자과 졸업  
 1983 한국과학기술원 전산학과 졸업  
 1983~1986 한국증권전산 근무  
 1986~1991 펜실바니아 주립대학 컴퓨터공학과 졸업  
 1991~1992 미시간 대학교 전기전자 컴퓨터공학과 연구원 근무  
 1992~현재 포항공과대학교 컴퓨터공학과 부교수

E-mail: jkum@postech.ac.kr

### • 제12회 영상처리 및 이해에 관한 워크숍 •

- 일 자 : 2000년 1월 27 ~ 29일
- 장 소 : 하얏트 리젠시 제주
- 논문제출마감 : 1999년 12월 24일
- 심사결과통보 : 2000년 1월 5일
- 주 최 : 한국정보과학회 컴퓨터비전및패턴인식연구회  
 한국통신학회 영상통신연구회  
 대한전자공학회 화상처리및텔레비전연구회
- 문 의 처 : 서강대학교 전자공학과 영상처리연구실  
 Tel. 02-716-4514, Fax. 02-706-4216  
 E-mail: ipiu2000@eevision1.sogang.ac.kr  
<http://eevision1.sogang.ac.kr/~ipiu2000>