

펄스 레이저 증착법으로 증착된 MgTiO₃ 박막의 전기적 특성 분석

안순홍 · 노용한 · 이영훈 · 강신총* · 이재찬*

성균관대학교 전기전자및컴퓨터공학부, *성균관대학교 금속재료공학부
(2000년 3월 3일 접수)

Electrical properties of MgTiO₃ thin films grown by pulsed laser deposition method

Soonhong Ahn, Yonghan Roh, Younghun Lee, Shinchung Kang,* and Jaichan Lee*

School of Electrical and Computer Engineering, Sungkyunkwan University

*Department of Materials Engineering, Sungkyunkwan University

(Received March 3, 2000)

요 약 - 차세대 마이크로파 유전체 소자에 응용하기 위한 MgTiO₃ 박막을 펄스 레이저 증착법(PLD, pulsed laser deposition)을 이용하여 400~500°C에서 비정질 상태로 실리콘 기판 위에 성장시킨 후 전기적 특성을 분석하였다. PLD로 증착된 MgTiO₃ 박막의 전기적 특성은 성장 시 온도에 의존하였다. 즉, 증착 온도가 낮아짐에 따라 MgTiO₃ 박막 내부에 존재하는 이상정전하 결합 밀도가 증가하였으며, 이들 결합과 실리콘 기판과의 전하교환에 의하여 High Frequency(HF) C-V 곡선이 음의 방향으로 이동하는 현상이 관측된 것으로 사료된다. 또한, 증착 온도간 HF C-V 곡선 이동 폭 및 이상정전하 밀도는 ~100Å 두께의 SiO₂ 중간층을 사용할 경우에 현저히 감소함을 확인하였다.

Abstract - We have analyzed electrical characteristics of the amorphous MgTiO₃ thin films deposited by pulsed laser deposition (PLD) technique with the temperature of 400~500°C. The electrical characteristics of MgTiO₃ films heavily depend on the deposition temperature. We speculate that the density of anomalous positive charge (APC) substantially increases as the deposition temperature lowers, causing the HF C-V curves shift to the direction of the negative gate voltage. We further observed that both the degree of C-V shift as a function of the deposition temperature and the density of APC were minimized by the use of SiO₂ with thickness of approximately 100 Å between MgTiO₃ films and the Si substrate.

1. 서 론

급진적인 정보통신 분야의 발전은 낮은 유전손실, 마이크로파 영역에서의 우수한 유전특성을 가지는 유전체 세라믹 재료의 개발을 필요로 하고 있다. MgTiO₃는 주로 고주파에서 높은 유전율, 높은 품질계수(quality factor) 및 낮은 유전손실을 갖고 유전특성의 온도 안정성 또한 우수하여 유전체 세라믹 재료로 응용되어 왔다 [1-3]. 특히 고주파에서의 낮은 유전손실은 MgTiO₃를 마이크로파 공진기 재료로 널리 사용되게 하였고, 유전 특성의 우수한 온도 안정성은 MgTiO₃를 온도 보상용 캐패시터, 고주파용 유전체 및 칩 캐패시터로서도 응용되게 하였다 [4]. 이외에도 MgTiO₃는 절로 센서

및 보호막 코팅의 염료로도 응용되어 왔다 [5, 6]. 이러한 MgTiO₃에 대한 응용은 지금까지 벌크 세라믹을 중심으로 응용되어 왔으며 이에 따라 MgTiO₃는 MgO와 TiO₂산화물 분말로부터 고체 분말 합성법, Ti와 Mg tartaric complex의 분해 및 oxalate 혹은 citrate의 공침법 등을 통해 제조되었다.

지금까지의 MgTiO₃의 응용분야는 벌크 세라믹에 국한되어 있었으나 MgTiO₃를 박막 형태로 제조하게 되면 보다 다양하고 넓은 응용 분야를 창출할 수 있게 된다. MgTiO₃의 응용에서 벌크 세라믹을 사용하게 되면 MgTiO₃ 소자는 독립적인 개별소자로 존재하게 되어 각각 다양한 기능을 갖는 소자들의 집적화에 어려운 점이 있었다. 그러나 MgTiO₃ 박막을 이용하게 되면

MgTiO₃의 응용을 집적소자에까지 확대할 수 있게 된다. 즉, MgTiO₃의 유전체 및 센서 등의 응용에 있어서 다른 소자들과 집적화할 수 있게 된다. 특히 최근의 정보 통신 시대에 이동 통신의 급격한 확대는 마이크로파의 사용을 본격화하였다. 이에 따라 마이크로파 유전체의 중요성이 더욱 커지게 되며 이동 통신의 특성으로 요구되는 소형화 및 경량화를 위해서는 각각의 소자를 집적화시키는 것이 중요한 관건이라 할 수 있다. 또한 향후 위성통신에 의한 정보의 교환이 더욱 많아질 것이기 때문에 마이크로파 유전체의 중요성은 더욱 증가될 것이다.

이러한 각각의 소자 집적화뿐만 아니라 집적화된 소자의 소형화의 주요관건은 집적 소자 내의 캐패시터 크기의 축소에 있다. 대표적인 예로 통신용 소자인 MMIC 및 메모리인 DRAM 등이 있다. 또한 많은 경우 소자의 크기를 좌우하는 것이 캐패시터이므로 유전체 물질의 선정 및 유전체 물질의 박막화와 이를 통한 박막의 유전체로서의 응용은 매우 필요하다 할 수 있다. MgTiO₃는 이러한 조건의 유전체 재료로서 적합하다고 할 수 있으나, MgTiO₃ 박막의 성장 및 전기적 특성에 관한 연구는 MgTiO₃의 우수한 전기적 특성 및 유전 특성에도 불구하고 거의 전무한 실정으로 본 연구에서는 펄스 레이저 방식으로 성장된 비정질 상태의 MgTiO₃ 박막에 대한 전기적 특성을 분석하였다.

2. 실험 및 분석방법

본 연구에서는 분석을 위한 시료의 기본 구조로서 금속-산화막-실리콘기판(MIS, metal-insulator-substrate) 캐패시터를 채택하였으며, n형 및 p형 각각의 실리콘 기판에 대해 SiO₂를 중간층으로 사용한 경우와 사용하지 않은 경우로 구분하여 제작하였다. 연구 결과 n형과 p형 실리콘 기판에 따른 근본적인 차이점이 없었기에 본 논문에서는 p형 실리콘 기판을 사용한 시료를 기준으로 기술하였다.

MgTiO₃ 박막은 펄스 레이저 증착법으로 약 2500 Å의 두께로 증착되었으며, 200 mTorr의 산소 분위기에서 기판의 온도를 400°C에서 600°C까지 50°C 간격으로 나누어 각각 시료를 제작하였다. MgTiO₃ 박막 증착시 타겟에 조사된 레이저 에너지 밀도는 약 2 mJ/cm²이었으며, MgTiO₃ 박막 증착 후에는 200 Torr의 산소 분위기에서 상온까지 약 10°C/min의 속도로 서서히 냉각

시켰다. MIS 캐패시터 제작을 위한 상부 전극 금속으로 알루미늄을 열증발 증착기(thermal evaporator)를 이용하여 증착하였다. 중간층으로 사용된 SiO₂는 급속열처리기(RTP, rapid thermal processing)를 이용하여 ~100 Å의 두께로 성장시켰다.

증착된 MgTiO₃ 박막의 결정구조를 확인하기 위해 X선 회절 분석을 실시하였으며, MIS 캐패시터의 전기적인 특성 분석은 Boonton 7200 C-V 측정기와 HP4140B를 이용하여 HF(1 MHz) C-V, 저전계 스트레스 실험 및 Ramp I-V 특성 등을 측정하였다.

저전계 스트레스 실험은 게이트에 전압을 인가하여 박막내부에 존재하는 결함들이 기판과 전하교환을 할 수 있게 하여 평탄 대역 전압(V_{fb}, flat band voltage)의 변화를 측정하는 실험 방법이다 [7, 8]. 이 실험을 통해 기판과 접촉해 있는 박막에 존재하는 결함들의 존재 및 발생정도를 확인할 수 있다. 즉, 기판과 직접 접촉해 있는 박막 내부에 결함들이 많이 존재한다면 평탄 대역 전압의 변동이 크게 나타나며, 박막 내부에 소량의 결함만이 존재한다면 평탄대역 전압의 변동은 상대적으로 낮은 수치를 나타낸다. 본 연구에서는 MgTiO₃ 박막 내부에 존재하는 결함들의 밀도를 알아보기 위하여 게이트에 +10 V와 -10 V를 각각 50분간 인가하면서 5분 간격으로 평탄 대역 전압의 변화를 측정하였으며 2회 반복 실시하였다.

3. 결과 및 분석

증착된 MgTiO₃ 박막의 물리적 특성을 확인하기 위하여 X선 회절 분석을 실시하였고, 그 결과를 그림 1에서 보이고 있다. 400°C에서 600°C까지 50°C간격으로

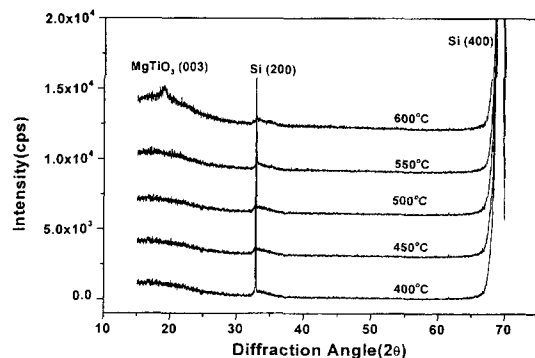


그림 1. 증착 온도별 MgTiO₃ 박막의 X선 회절 패턴.

로 증가함에 따라서 각각 증착된 MgTiO₃ 박막의 X-선 회절 패턴 결과는 600°C 부근에서부터 MgTiO₃ (003) 방향의 결정이 성장되고 있음을 보여준다. 결정성이 확연히 나타나는 600°C 이상의 온도에서 증착된 MgTiO₃ 박막은 비정질 상태의 MgTiO₃ 박막과 비교하여 볼 때 누설 전류가 과도하여 HF C-V 특성 측정이 불가능하였으므로, 본 연구에서는 400°C와 500°C 사이에서 증착된 비정질 상태의 MgTiO₃ 박막을 이용하여 전기적 특성을 분석하였다.

제작된 MIS 캐패시터 소자를 이용하여 MgTiO₃ 박막의 전기적 특성을 분석하기 위하여 HF C-V 특성을 측정하였다. 그림 2는 증착 온도 및 SiO₂ 층의 유무에 따른 HF C-V 곡선의 특성을 보여주고 있다. 증착 온도가 낮아짐에 따라 HF C-V 곡선이 음의 방향으로 이동하는 것을 관찰할 수 있다(그림 2a). 이 결과는 증착 온도가 낮아짐에 따라 MgTiO₃ 박막의 내부에 양의 전하를 띠는 트랩의 양이 늘어났기 때문으로 사료된다. SiO₂를 중간 삽입 층으로 사용한 경우에도 역시 증착

온도에 따른 동일한 의존성을 나타내고 있다. 그러나 SiO₂ 층을 사용하지 않은 경우에 비해 HF C-V 곡선의 이동 폭은 현저히 감소하였고 HF C-V 곡선이 조금 더 음의 방향에서 관측되었다(그림 2b).

SiO₂층의 사용으로 인한 HF C-V 곡선의 이동 폭의 감소는, MgTiO₃ 박막에 존재하는 결함들이 기판과 전하를 교환하는 것을 SiO₂ 층이 효과적으로 차단해 주었기 때문으로 사료된다. 그러나 SiO₂ 층의 사용으로 인한 전체적인 HF C-V 곡선의 음의 방향으로의 이동은 SiO₂ 층에 존재하는 결함의 양이 MgTiO₃ 박막 내에 존재하는 결함의 양과 더해져서 절대량이 증가하였기 때문이다. 결론적으로, HF C-V 곡선의 이동을 주도하는 결함들은 MgTiO₃ 박막 내부에 존재하는 것으로 사료되어 이러한 결함들의 존재를 좀 더 명확히 확인하기 위하여 저전계 스트레스 실험을 실시하였다.

저전계 스트레스 실험은 앞서 실험 방법에서 언급한 대로 기판과 직접 접해있는 박막 내에 존재하는 결함들이 기판과 전하교환을 할 수 있도록 게이트에 전압을

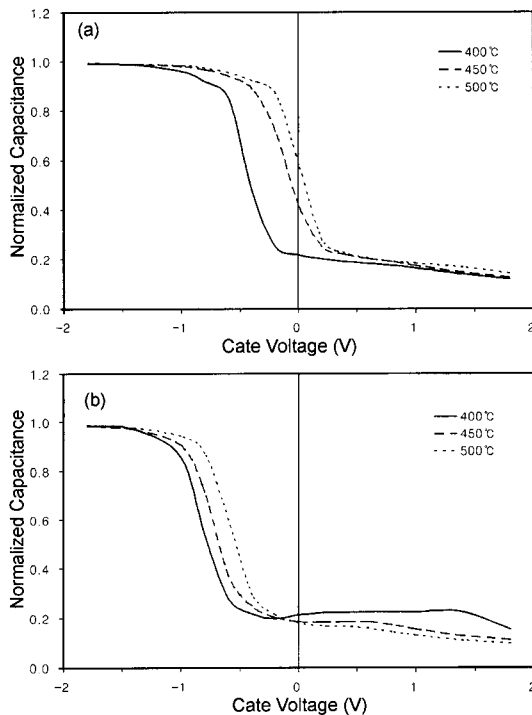


그림 2. 증착 온도 및 SiO₂층 유무에 따른 HF C-V 특성 곡선. (a) 증착 온도별 HF C-V 곡선의 이동(SiO₂층이 없는 경우), (b) 증착 온도별 HF C-V 곡선의 이동(SiO₂층이 있는 경우).

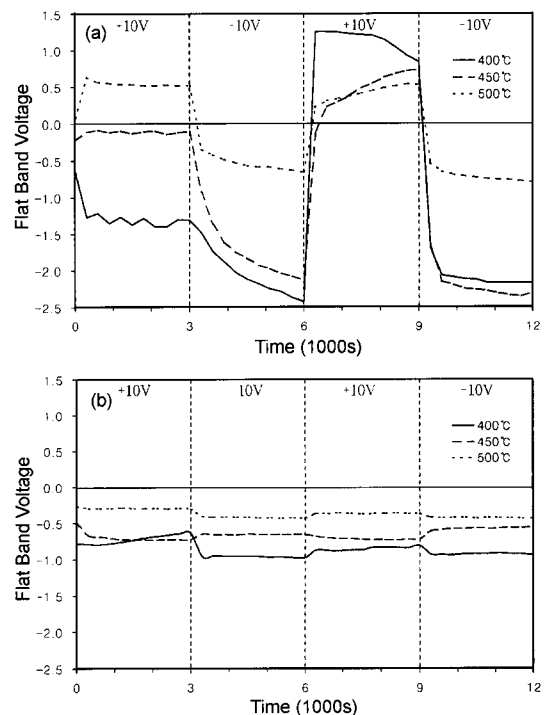


그림 3. 증착 온도 및 SiO₂층 유무에 따른 저전계 스트레스 실험에 의한 V_{fb}의 변화. (a) 증착 온도별 V_{fb}의 변화(SiO₂층이 없는 경우), (b) 증착 온도별 V_{fb}의 변화(SiO₂층이 있는 경우).

인가하여 평탄 대역 전압의 변동을 측정하는 실험이다 [7]. 그림 3은 증착 온도 및 SiO₂ 층의 유무에 따른 저전계 스트레스 실험에 의한 평탄 대역 전압의 변화를 나타내고 있다. SiO₂를 중간층으로 사용하지 않은 경우에는 게이트 전압인가에 따른 평탄 대역 전압의 변동은 대략 1~4 V 정도의 큰 변화를 나타내는 반면에 SiO₂를 중간층으로 사용한 경우에는 게이트 전압인가에 따른 평탄 대역 전압의 변동은 약 0.2~0.5 V 정도의 작은 변화를 나타내었다. SiO₂를 중간층으로 사용하지 않은 경우에는 MgTiO₃ 박막 내부에 다량 존재하는 결함들이 기관과 전하를 원활히 교환하기 때문에 상대적으로 큰 변화량을 나타낸다. 이러한 평탄 대역 전압의 변화량으로부터 결함의 밀도를 계산해 볼 수 있으며 결함 밀도의 계산식은 다음과 같다 [8].

$$N_{\text{trap}} = \frac{\Delta V_{\text{fb}} \cdot C_{\text{ox}}}{q \cdot A} \quad (1)$$

여기서, N_{trap} 은 결함 밀도, ΔV_{fb} 는 평탄 대역 전압의 변화량, C_{ox} 는 캐패시턴스 그리고 A 는 캐패시터 면적을 나타낸다.

식 (1)을 이용한 결함 밀도의 계산결과, SiO₂층을 사용하지 않은 경우 약 $5 \times 10^{11} \sim 2 \times 10^{12}$ 개/cm²의 밀도를 나타내었으며, SiO₂층을 중간층으로 사용한 경우에는 약 $6 \times 10^{10} \sim 2 \times 10^{11}$ 개/cm²의 수치를 나타내었다. 이는 SiO₂층의 사용으로 인해 MgTiO₃ 박막 내부에 상대적으로 많이 존재하는 결함들이 기관과의 전하교환이 어렵게 되고 상대적으로 결함이 적은 SiO₂층 내부의 결함들이 기관과 전하 교환을 한데 따른 결과이다. 따라서 저전계 스트레스 실험을 통해서 MgTiO₃ 박막 내부에 존재하는 결함의 양이 SiO₂ 층에 존재하는 결함의 양에 비해 상대적으로 높은 값을 갖는 것을 알 수 있다. 이러한 결과는 Ramp I-V 특성 결과와도 일치한다.

그림 4는 제작된 시료의 Ramp I-V 특성 곡선을 나타낸다. SiO₂ 층을 중간층으로 사용하지 않고 MgTiO₃만을 사용한 경우 낮은 전압에서부터 누설전류가 급격하게 증가함을 알 수 있다(그림 4a). 이는 전류를 형성할 수 있는 결함들이 MgTiO₃ 박막 내에 많이 존재하기 때문이다. 반면에 SiO₂를 중간층으로 사용한 경우에는 낮은 전압에서 발생했던 누설 전류가 효과적으로 차단되는 것을 알 수 있다(그림 4b). 이는 식 (1)을 이용하여 계산해 보았던 결함 밀도의 결과에서 알 수 있

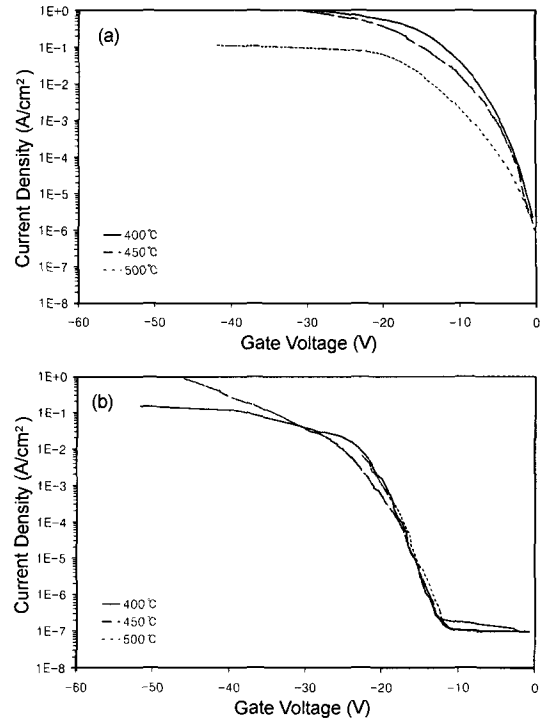


그림 4. 증착 온도 및 SiO₂층 유무에 따른 Ramp I-V 특성 곡선. (a) 증착 온도별 Ramp I-V 특성 곡선(SiO₂층이 없는 경우), (b) 증착 온도별 Ramp I-V 특성 곡선(SiO₂층이 있는 경우).

듯이 SiO₂층 내에 존재하는 결함의 밀도가 MgTiO₃ 박막에 비해 상대적으로 낮은 값을 가지므로 낮은 값의 전류를 형성하게 된다. 따라서 MgTiO₃ 박막의 전기적 누설 특성은 SiO₂를 중간층으로 사용함으로써 보다 효과적으로 누설 전류를 억제할 수 있었다.

4. 결 론

차세대 마이크로파 유전체 소자에 응용하기 위하여 펄스 레이저 증착법으로 실리콘 기판 위에 성장시킨 MgTiO₃ 박막의 전기적 특성을 분석하였다. 400-500°C에서 증착된 MgTiO₃ 박막은 비정질 상태의 결정 구조를 갖는 것으로 X선 회절 분석 결과 확인할 수 있었다. HF C-V 특성 곡선을 통해 MgTiO₃ 박막 내에 존재하는 결함들의 양은 증착 온도에 크게 의존하는 경향을 나타내었으며, 그 영향을 SiO₂ 층을 사용하여 효과적으로 감소시킬 수 있었다. 이러한 영향을 야기시키는 결함들의 밀도를 저전계 스트레스 실험을 통하여 계

산해 보았으며, SiO₂ 층이 있는 경우에는 결함 밀도가 상대적으로 낮은 수치를 나타내었다. 이러한 결함 밀도의 차이에서 오는 영향은 Ramp I-V 곡선에서도 나타났으며, 누설 전류가 상대적으로 심한 MgTiO₃ 박막의 단점을 SiO₂ 층을 중간층으로 이용함으로써 개선할 수 있었다.

감사의 글

본 연구는 한국학술진흥재단의 신소재연구 프로그램(1998-017-E00171)의 지원을 받아 수행되었고 또한 본 연구의 저자 중 안순홍은 BK21 사업 지원을 받아 연구를 수행하였기에 이에 감사를 드립니다.

참고문헌

- [1] K. Wakino, M. Murata and H. Tamura, I. Amer. Ceram. Soc. **69**, 34 (1986).
- [2] H. Murata, D. A. Sagala and K. Wakino, Jpn. J. Appl. Phys. **25**, 787 (1986).
- [3] J. Petzelt et al., Ferroelectrics **93**, 77 (1989).
- [4] K. Wakino, Ferroelectrics **91**, 69 (1989).
- [5] Murata Mfg. Co., Ltd., Japanese Patent Application 81/40766.
- [6] Matsushida Electric Industrial Co., Ltd., Japanese Patent Application 81/71743.
- [7] Yonghan Roh, Kyunghae Kim and Donggeun Jung, Jpn. J. Appl. Phys. **36**, 1681 (1997).
- [8] Y. Roh, L. Trombetta, and J. Han, J. Electrochem. Soc. **142**, 1015 (1995).