

MOCVD $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막의 실리콘 위에서의 증착기구 및 유기 금속원료의 펄스주입법에 의한 박막 특성 개선

이석규 · 김준형 · 최두현 · 황민숙 · 엄명윤 · 김윤해 · 김진용 · 김형준

서울대학교 재료공학부
(2000년 2월 24일 접수)

Deposition mechanism of $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ films on Si by MOCVD and property improvement by pulse injection method

Seok Kiu Lee, Joon Hyeong Kim, Doo Hyun Choi, Min Wook Hwang, Myung Yoon Um,
Yoon Hae Kim, Jin Yong Kim*, and Hyeong Joon Kim

School of Materials Science and Engineering, Seoul National University

*Inter-university Semiconductor Research Center, Seoul National University

(Received February 24, 2000)

요 약 – 실리콘 기판 위에서 TiO_2 와 Bi_2O_3 의 박막 성장은 반응속도론 측면에서 커다란 차이를 보였지만, $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ (BIT) 박막의 성장은 주로 TiO_2 성장 거동에 의해 지배를 받았다. 그 결과, BIT 박막은 bismuth가 부족한 조성을 가지게 되었다. 박막 내에 부족한 bismuth의 양을 보충해 줌으로써 이러한 문제점을 해결하고자 펄스 주입 유기 금속 화학 기상 증착(MOCVD) 방법을 사용하였다. 이러한 펄스 주입법에 의해 bismuth의 양은 증가하였고 또한, 박막의 깊이 방향으로의 조성이 균일해졌고 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 과 Si사이의 계면이 향상되었다. 게다가, $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막의 결정성은 크게 향상되었고 누설 전류 밀도는 연속 주입법에 비해 1/2에서 1/3정도 낮아졌다. 시계 방향의 C-V 이력 곡선이 관찰되었고 이로 인해 펄스 주입법에 의해 증착된 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막은 강유전성에 의해 스위칭이 됨을 알 수 있었다.

Abstracts – There was a great difference in the formation kinetics of TiO_2 and Bi_2O_3 on silicon, but the growth of bismuth titanate (BIT) thin film was mainly limited by the formation of TiO_2 . As a result, the BIT film was easy to be lack of bismuth. The pulse injection metalorganic chemical vapor deposition (MOCVD) process was introduced in order to overcome this problem by recovering the insufficient bismuth content in the film. By this pulse injection method, bismuth content was increased and also the uniform in-depth composition of the film was attained with a abrupt $\text{Bi}_4\text{Ti}_3\text{O}_{12}/\text{Si}$ interface. In addition, the crystallinity of $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ thin film prepared by pulse injection process was greatly improved and the leakage current density was lowered by 1/2~1/3 of magnitude. Clockwise hysteresis of C-V was observed and the ferroelectric switching was confirmed for $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ film deposited by pulse injection method.

1. 서 론

$\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 는 잘 알려진 bismuth계 층상 페로브스카이트 재료 중의 하나이다. 이 화합물은 강한 이방성 때문에 커다란 관심을 끌어왔다. 특히, c축 방향으로 약 3.5 kV/cm [1]의 낮은 항전계를 나타내기 때문에 NDRO (Non-Destructive Read Out)형 비휘발성 강유전체 전계 효과 메모리에서 매우 유망한 게이트 유전체이다 [2, 3]. 이러한 응용을 위해 강유전체 박막의 조성이 균일해야

하며 강유전체 박막과 반도체 기판 사이의 반응이 최소화되어야 한다. 여러 가지 증착기술 중에서 MOCVD는 균일한 조성을 가지는 박막을 얻는 데 가장 유리한 방법이다. 최근에 MOCVD로 증착된 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막에 대한 연구들이 보고되어 왔다 [4-7]. 그러나, MOCVD로 증착하는 동안 박막을 구성하는 물질들이 반응속도에서 커다란 차이를 보인다면 다성분계 산화물 박막의 결정상과 조성을 제어하는 것이 매우 어렵게 될 것이다. 따라서, MOCVD 기술로 $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$, $\text{Bi}_4\text{Ti}_3\text{O}_{12}$, $\text{SrBi}_2\text{Ta}_2\text{O}_9$

과 같은 강유전체 박막을 성공적으로 성장시키기 위해 서는 박막을 구성하는 물질들의 반응 양상이 고찰되어져야 한다.

최근에 반응성 분자빔 에피택시에 의해 증착된 $\text{Bi}_2\text{Sr}_2\text{CuO}_y$ [8]와 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ [9]박막이 화학양론적 조성을 맞추기 위해 자기조절기능을 가지고 성장한다는 사실이 보고되었다. 이 기술은 기판의 표면상태에 따라 다른 Bi_2O_3 의 표면 부착력에 근거를 두었다. 에피택시 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 막의 성장에 있어서 주입되는 titanium flux 가 막의 성장속도를 결정하였고 과잉의 bismuth와 산소는 표면으로부터 탈착되어 그 결과, 과량의 bismuth 와 오존을 공급함으로써 화학양론적 조성이 맞는 박막을 성장시키는 데 성공하였다. 이러한 자기조절과정은 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 고체에 대한 여러 가지 bismuth 산화물들의 평형증기압보다 순수한 Bi_2O_3 고체에 대한 bismuth산화물들의 평형증기압이 더 높은 것에 의해 설명되었다 [9]. $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막을 구성하는 산화물들 중의 하나인 Bi_2O_3 가 매우 높은 휘발성을 가지기 때문에 실리콘 기판 위에서 화학양론적 조성이 맞는 막을 성장시키기가 매우 어렵고 MOCVD로 증착할 경우 새로운 공정기술에 의해 극복되어져야 한다.

본 연구에서는, MOCVD동안에 실리콘 기판 위에서 TiO_2 , Bi_2O_3 , 그리고 BIT 박막을 형성할 때 반응속도를 증착 온도를 달리하여 조사하였다. 막내에 불충분한 bismuth 양을 보충하기 위해 BIT 박막 증착중에 TIP 소스 증기가 주기적으로 반응 챔버안으로 공급되는 펄스 주입법을 도입하였다. 펄스 주입법은 막내에 존재하는 불순물을 줄이고 핵 생성을 제어하기 위해 사용하였으며 [10, 11], 펄스 주입법이 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막의 특성에 미치는 효과를 조사하였다.

2. 실험 방법

TiO_2 , Bi_2O_3 , 그리고 BIT 박막은 저압 열분해 MOCVD에 의해 p-형 (100) 실리콘 기판 위에 증착되었다. Titanium과 bismuth의 원료로 안정성이 우수하고 완전 분해능력이 뛰어난 titaniumisopropoxide(TIP)와 triphenyl-bismuth(TPB)를 각각 선택하여 사용하였고 산화제로 산소를 사용하였다. TIP와 TPB의 소스 증기는 기화기로부터 반응 챔버까지 불활성 기체로 운반되었다. 가스 운반 라인은 실리콘 기판까지 운반되는 동안 유기금속 소스의 재응축을 막기위해 TIP의 경우 60°C, TPB의

표 1. Deposition conditions for TiO_2 , Bi_2O_3 , and BIT thin films on silicon substrate

Deposition pressure	5 Torr
Deposition temperature	400~640°C
O_2 flow	400 sccm
Dilute Ar flow	240 sccm
$\text{Ti}(\text{OC}_3\text{H}_7)_4$	Temperature 33°C Pressure 100 Torr
$\text{Bi}(\text{C}_6\text{H}_5)_3$	Carrier Ar flow 60 sccm Temperature 125°C Carrier Ar flow 100 sccm

경우 155°C로 일정하게 유지하였다. 상세한 증착조건은 표 1에 요약하였다. 증착 압력을 5 Torr로 유지한, 증착되는 막의 종류에 따라 400~640°C 범위 내로 증착온도를 변화시켰다. 그리고 서로 다른 두 가지 방법에 의해 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막을 증착하였다. 하나는 증착내내 TIP precursor 공급의 단속이 없는 연속 주입법이고 다른 하나는 그림 1에 보여지는 것과 같이 60초를 주기로 반복적으로 TIP precursor가 공급되고 배기 되는 펄스 주입법이다. TiO_2 , Bi_2O_3 , 그리고 BIT 박막의 미세구조, 조성, 결정성, 그리고 우선배향성은 field emission scanning electron microscopy(FESEM), auger electron spectroscopy(AES), 그리고 x-ray diffractometer(XRD)로 분석하였다.

전기적 특성을 측정하기 위해서 $1.0 \times 10^{-3} \text{ cm}^2$ 의 면적을 가지는 원형의 백금 상부전극을 200 nm 두께로 증착하였다. 제조된 metal-ferroelectric-semiconductor (MFS) 커패시터를 산소 분위기, 600°C에서 후열처리를 하였다. 전류-전압 특성은 HP4155B semiconductor parameter analyzer를 이용하여 측정하였는데 실리콘 기판의 후면을 접지한 상태로 0.05 V의 스텝 크기와 2

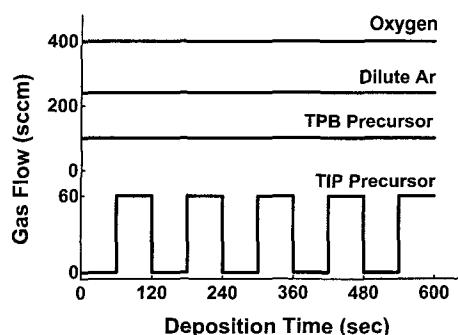


그림 1. The schematic gas flow of a pulse injection method with periodical repetition of supply and vent of TIP precursor.

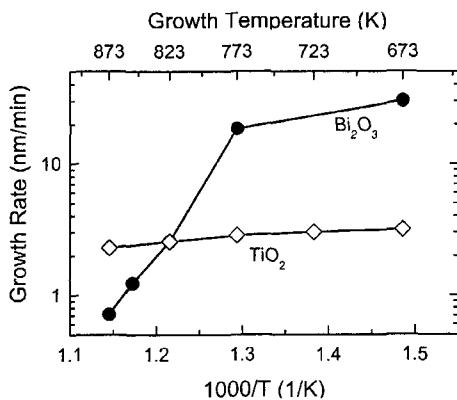


그림 2. Variation of growth rates of both TiO_2 and Bi_2O_3 deposited on silicon as a function of temperature.

초의 지연시간을 가지는 계단 모양의 직류 바이어스 전압을 0에서 10 V까지 백금 상부전극에 인가하였다. 용량전압 특성은 HP4280A를 이용하여 3~3 V의 바이어스에 30 mV의 교류 소신호를 중첩하여 1 MHz에서 측정하였다.

3. 결과 및 고찰

TiO_2 와 Bi_2O_3 박막의 증착속도를 SEM으로 관찰한 두께로 부터 측정하였으며 증착온도에 따른 증착속도의 변화를 그림 2에 나타내었다. TiO_2 의 증착속도는 온도가 증가함에 따라 약간 감소하였는데 이는 막의 치밀화로 설명되어질 수 있다. 왜나하면, ellipsometer로 측정한 굴절율이 400°C에서 1.9에서 600°C에서 2.3으로 증가하였기 때문이다. 그러므로, TiO_2 증착은 400~600°C 온도 범위내에서 실리콘 기판 위로 TIP 소스 증기의 확산율속에 의해 이해되어질 수 있었다. 반면에, Bi_2O_3 박막의 증착속도는 500°C 이상에서 급격하게 감소하여 500°C에서 18.5 nm/min이던 것이 600°C에서 0.7 nm/min이었다. 이는 고온에서 Bi_2O_3 의 휘발에 기인하는 것으로 판단된다.

Migita 등 [8]은 원자층 제어 분자빔 에피트랙시 (ALCMBE) 시스템에서 $\text{Bi}_2\text{Sr}_2\text{CuO}_y$ 기판 위에서 Bi_2O_3 가 부착할 확률이 온도가 증가함에 따라 급격하게 감소하여 600°C에서 0이 된다는 사실을 보고하였다. 비록 본 연구에서는 MOCVD 시스템을 사용하였고 증착압력이 5 Torr로 더 높았지만 500°C 이상에서 Bi_2O_3 의 증착속도가 급격히 감소하였으며 이는 Bi_2O_3 의 높

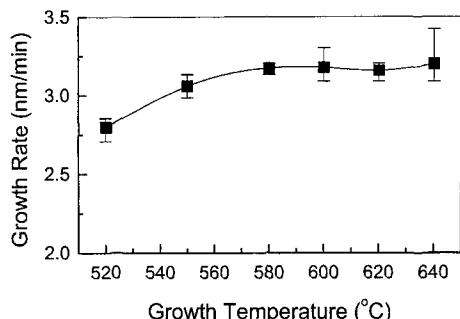


그림 3. Variation of growth rate of BIT thin films deposited on silicon as a function of temperature.

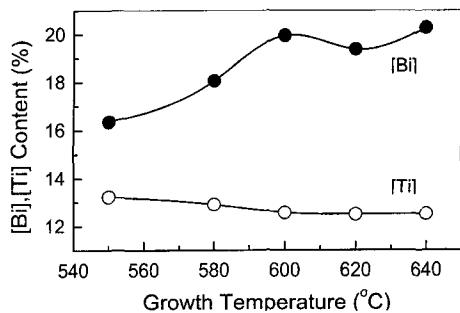


그림 4. Dependence of bismuth and titanium contents in BIT films on deposition temperature.

은 휘발성에 기인한다고 볼 수 있다. TiO_2 와 Bi_2O_3 박막의 성장에 있어서 이렇게 커다란 차이는 실리콘 기판 위에서 증착되는 BIT 박막의 성장 양상을 분석하는데 고려되어야 한다.

위에서 언급한 실리콘 위에서의 TiO_2 와 Bi_2O_3 박막의 반응속도의 차이로부터 500°C 이상에서 증착온도가 증가함에 따라 BIT 박막의 증착속도와 막 내에 함유된 bismuth의 양이 급격하게 감소할 것이라 예상하였다. 그러나, 520~640°C 온도 범위내에서 BIT 박막의 성장 속도는 580°C까지는 약간 증가하다가 580°C 이상에서는 그림 3에서 보여지는 것과 같이 포화되는 경향을 보였다. 게다가, BIT 박막의 증착속도는 2.8~3.2 nm/min으로 2.3~3.2 nm/min의 TiO_2 증착속도와 비슷하였고 Bi_2O_3 박막의 증착속도와는 무관하였다. 이러한 결과들은 TiO_2 의 우선적인 흡착과 성장이 실리콘 기판 위에서의 BIT 박막의 성장을 제어한다는 것을 보여준다. TPB는 아마 기판위로 분자들이 이동하면서 이미 흡착된 TiO_2 와 충돌하여 반응하는 것으로 판단된다. 그 결과로, BIT 박막의 형성에 있어서 TPB가 참여할

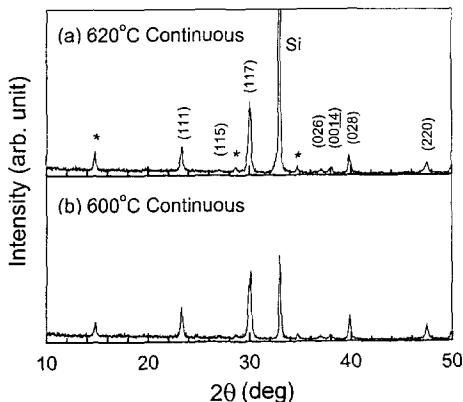


그림 5. XRD patterns of BIT thin films deposited by continuous injection method at (a) 620°C, and (b) 600°C. Pyrochlore $\text{Bi}_2\text{Ti}_2\text{O}_7$ peaks are marked by asterisk (*).

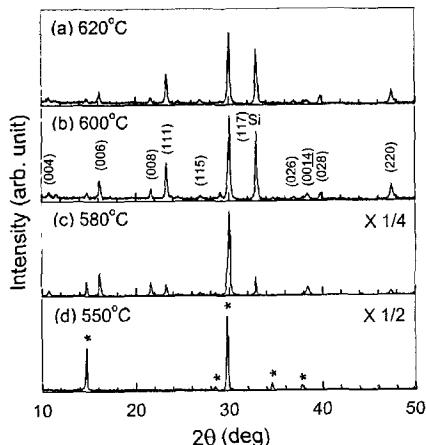


그림 6. XRD patterns of BIT thin films deposited by pulse injection method at (a) 620°C, (b) 600°C, (c) 580°C, and (d) 550°C. The supply and the vent time of TIP were both 60 seconds. Pyrochlore $\text{Bi}_2\text{Ti}_2\text{O}_7$ peaks are marked by asterisk (*).

확률은 TPB와 TiO_2 사이의 반응속도에 의존할 것이라고 예상하였다.

그림 4는 증착온도에 따른 BIT 박막 안에 존재하는 bismuth와 titanium 양의 변화를 보여준다. Bi_2O_3 의 높은 휘발성 때문에 500°C 이상에서 실리콘 기판위에서 Bi_2O_3 의 증착속도가 급격히 감소할지라도 BIT 박막내에 함유된 bismuth 양은 600°C까지 증가하다가 포화되었다. 반면에 titanium의 양은 점차 감소하다가 포화하였다. 이 결과는 TPB가 TiO_2 와 반응하는 것은 열에 의한 활성화로 이루어지는 과정이고 그 반응 에너지가 600°C에서 충분하다는 것을 의미한다.

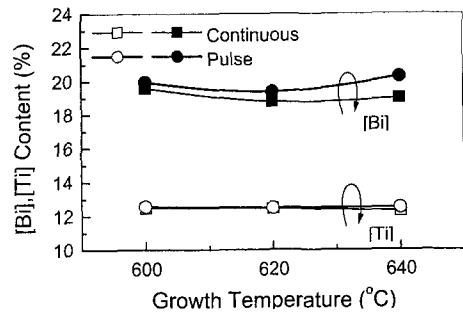


그림 7. Comparison of bismuth and titanium contents in BIT films between the pulse and the continuous injection methods.

연속 주입법에 의해 600°C와 620°C에서 증착된 BIT 박막의 XRD 회절패턴을 그림 5에 나타내었다. $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 상을 나타내는 (111), (117), (028), 그리고 (220) 피크들이 관찰되었지만 c-축 방향의 결정성으로는 (0014) 피크가 작게 나타날 뿐 (001) 피크는 나타나지 않았다. 또한, bismuth가 부족한 $\text{Bi}_2\text{Ti}_2\text{O}_7$ 파이로클로로로 상이 관찰되었다. BIT 증착 동안에 TiO_2 의 우선적인 흡착과 성장이 bismuth가 부족한 $\text{Bi}_2\text{Ti}_2\text{O}_7$ 파이로클로로로 이차상이 생기는 원인이라 예상된다.

$\text{Bi}_2\text{Ti}_2\text{O}_7$ 파이로클로로로 이차상을 줄이고 막 내에 불충분한 bismuth 양을 보충하기 위해 BIT 박막을 증착하는 동안 펄스 주입법을 도입하였다. 그림 6은 증착온도에 따른 펄스 주입법에 의해 증착된 BIT 박막의 XRD 패턴의 변화를 보여주고 있다. 550°C의 경우, 파이로클로로로 $\text{Bi}_2\text{Ti}_2\text{O}_7$ 만의 상이 나타났고 580°C에서는 $\text{Bi}_2\text{Ti}_2\text{O}_7$ 파이로클로로로 상과 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 상이 혼재되어 나타났다. 증착온도가 증가함에 따라 $\text{Bi}_2\text{Ti}_2\text{O}_7$ 파이로클로로로 상은 사라졌다. 연속주입법에 의해 증착된 BIT 박막과 비교해 보면, 펄스주입법에 의해 증착된 막에서는 bismuth가 부족한 $\text{Bi}_2\text{Ti}_2\text{O}_7$ 파이로클로로로 이차상은 크게 감소하였고 (001) 피크들이 관찰되었다. 실험에 사용된 온도 범위내에서는 과잉 bismuth상은 없었다. 그래서, bismuth 산화물이 titanium 산화물과 반응하여 화학양론적 조성을 가지는 BIT 박막을 형성한 후에는 공급되는 과잉 bismuth 산화물은 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 고체에 대한 bismuth 산화물의 평형증기압보다 순수한 Bi_2O_3 고체에 대한 bismuth 산화물의 평형증기압이 더 높기 때문에 더 이상 반응에 참여하지 않고 기화에 의해 없어지는 소위 자기조절기능을 가졌다고 이해할 수 있었다 [9].

펄스주입법의 효과를 증명하기 위해 BIT 박막내에 함유된 bismuth와 titanium 양을 연속 주입법에 증착

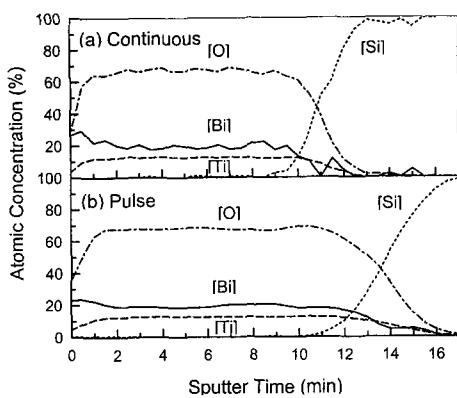


그림 8. AES in-depth profile of BIT thin film deposited (a) by a continuous injection method at 600°C and (b) by a pulse injection method at 620°C on silicon.

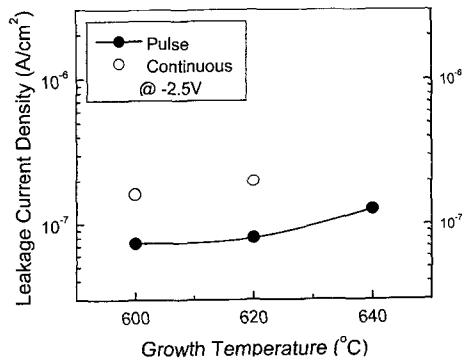


그림 9. Comparison of leakage current densities of BIT thin films measured at applied bias of -2.5 V between the pulse and the continuous injection methods.

된 BIT 박막내에 있는 그것들과 비교하여 그림 7에 나타내었다. 펄스 주입법에 의해 titanium 양은 변하지 않는 반면 bismuth 양은 증가하였다. 또한, 620°C에서 펄스 주입법에 의해 증착된 BIT 박막의 깊이 방향으로의 AES profile을 600°C에서 연속 주입법으로 증착한 BIT 박막과 비교하여 그림 8에 나타내었다. $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 와 실리콘 사이의 계면을 살펴보면, 연속 주입법에 비해 펄스 주입법의 경우 Bi 양이 계면에 더 많이 존재하였고 균일하였다. 또한, 연속 주입법의 경우 Bi 양이 깊이 방향으로 매우 불균일하였지만, 펄스 주입법에 의해 깊이 방향으로 균일한 조성의 박막을 얻을 수 있었다.

그림 9는 펄스 주입법에 의해 증착된 BIT 박막의 누설전류밀도를 연속 주입법에 의해 증착된 BIT 박막과 비교하여 보여주고 있다. 누설전류밀도는 -2.5 V 에서 측정되었다. 600°C, 620°C, 그리고 640°C에서 펄스 주입법에 의해 증착된 BIT 박막은 각각 $7.4 \times 10^{-8} \text{ A}/\text{cm}^2$, $8.1 \times 10^{-8} \text{ A}/\text{cm}^2$, $1.3 \times 10^{-8} \text{ A}/\text{cm}^2$ 의 누설전류밀도 값을 나타내었다. 반면에, 600°C, 620°C에서 연속 주입법에 의해 증착된 박막의 누설전류밀도 값은 각각 $1.6 \times 10^{-7} \text{ A}/\text{cm}^2$, $2.0 \times 10^{-7} \text{ A}/\text{cm}^2$ 이었다. 위 결과로 펄스 주입법에 의해 1/2에서 1/3까지 누설전류밀도가 낮아졌음을 알 수 있었다. $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막은 schottky 형태의 정류 전도 기구(rectifying conduction mechanism)를 나타내었다. 일반적으로 schottky 형태의 정류 전도의 장벽 높이는 계면에 존재하는 트랩 밀도와 박막의 결함 농도와 캐리어 농도에 강하게 의존한다고 잘 알려져 있다 [12]. 그러므로 펄스 주입법에 의해 증착된 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막의 누설전류밀도가 더 낮아진 것은 bismuth가 부족한 이차상의 감소와 막의 결정성 향상이 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막 내에 있는 결함 농도와 계면에 존재하는 트랩 밀도를 감소시켰기 때문이라고 생각할 수 있었다.

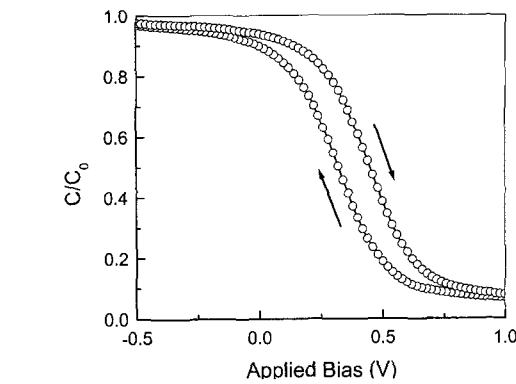


그림 10. Capacitance-voltage characteristic of BIT thin film deposited by a pulse injection method at 620°C on silicon.

스 주입법에 의해 증착된 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막은 각각 $7.4 \times 10^{-8} \text{ A}/\text{cm}^2$, $8.1 \times 10^{-8} \text{ A}/\text{cm}^2$, $1.3 \times 10^{-8} \text{ A}/\text{cm}^2$ 의 누설전류밀도 값을 나타내었다. 반면에, 600°C, 620°C에서 연속 주입법에 의해 증착된 박막의 누설전류밀도 값은 각각 $1.6 \times 10^{-7} \text{ A}/\text{cm}^2$, $2.0 \times 10^{-7} \text{ A}/\text{cm}^2$ 이었다. 위 결과로 펄스 주입법에 의해 1/2에서 1/3까지 누설전류밀도가 낮아졌음을 알 수 있었다. $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막은 schottky 형태의 정류 전도 기구(rectifying conduction mechanism)를 나타내었다. 일반적으로 schottky 형태의 정류 전도의 장벽 높이는 계면에 존재하는 트랩 밀도와 박막의 결함 농도와 캐리어 농도에 강하게 의존한다고 잘 알려져 있다 [12]. 그러므로 펄스 주입법에 의해 증착된 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막의 누설전류밀도가 더 낮아진 것은 bismuth가 부족한 이차상의 감소와 막의 결정성 향상이 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막 내에 있는 결함 농도와 계면에 존재하는 트랩 밀도를 감소시켰기 때문이라고 생각할 수 있었다.

이 실험에서 연속 주입법에 의해 증착된 BIT 박막은 강유전성 C-V 이력곡선을 나타내지 못하였으나, 펄스 주입법에 의해 증착된 박막에서는 memory window가 작았지만 강유전성 스위칭 거동이 관찰되었다. 그림 10에서 보여지는 시계방향의 C-V 이력곡선은 펄스 주입법에 의해 620°C에서 증착된 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막에 대해 강유전성에 의한 스위칭이 잘 동작되고 있음을 의미한다. 그러나, Pt전극의 일함수(5.34 eV)와 P형 실리콘 ($N_A = 10^{15}/\text{cm}^3$)의 일함수 차이를 고려할 때 이론적인 플랫밴드 전압은 0.43 V가 된다. 이에 비해 그림 10에서 보여지는 플랫밴드 전압은 약 0.3 V이었다. 결과적으로 C-V곡선이 원쪽으로 약 0.13 V 이동하였는데 이것은 계면에 양의 전하가 주입된 것으로 이해할 수 있

었다. 그리고, 작은 memory window는 약간의 파이로 클로르 이차상과 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막 내에 존재하는 결함에 의해 dipole pinning 때문이라고 생각되어진다. 좀 더 정확하게 공정 변수를 제어한다면 펠스주입법은 NDRO 형 강유전성 메모리 소자를 위한 실리콘 위에서 양질의 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막을 얻는 데 매우 유망한 기술이 될 것이다.

4. 결 론

우리는 TIP와 TPB precursor를 이용하여 실리콘 위에서 TiO_2 , Bi_2O_3 , 그리고 BIT 박막의 성장에 있어서 반응속도에 대해 조사하였다. 500°C 이상에서 Bi_2O_3 의 증착속도가 급격하게 감소하였으며, 이는 Bi_2O_3 의 높은 휘발성 때문이었다. BIT 박막의 성장은 주로 TiO_2 의 형성에 의해 제한되었고 bismuth가 부족한 파이로클로르 이차상이 막 내에 혼재하였다. 이러한 문제를 극복하기 위해 펠스주입법이 도입되었다. 펠스주입법에 의해 BIT 박막 내에 함유된 bismuth 양은 증가하였고 또한 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 와 실리콘 사이의 계면특성이 우수하고 깊이 방향으로의 조성이 균일한 박막을 얻을 수가 있었다. 그 결과로 펠스주입법에 의해 bismuth가 부족한 파이로클로르 이차상은 상당히 감소하였고 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막의 결정성은 크게 향상되었다. 연속주입법에 의해 증착된 막의 누설전류밀도보다 펠스주입법에 의해 증착된 막의 누설전류밀도가 $1/2 \sim 1/3$ 정도 낮아졌다. 펠스주입법에 의해 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막이 더 낮아진 누설전류밀도를 보이는 것은 bismuth가 부족한 파이로클로르 이차상의

감소와 결정성의 향상때문이라 생각되어진다. 시계방향의 C-V 이력곡선이 관찰되었고 펠스주입법에 의해 증착된 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 박막에 대해 강유전성 스위칭 거동이 확인되었다.

참고문헌

- [1] S. E. Cummins and L. E. Cross, *J. Appl. Phys.* **39**, 2268 (1968).
- [2] S. Y. Wu, *IEEE Trans. Electron Devices* **ED-21**, 499 (1974).
- [3] K. Sugibuchi, Y. Kurogi, and N. Endo, *J. Appl. Phys.* **46**, 2877 (1975).
- [4] R. Muhammet, T. Nakamura, M. Shimizu, and T. Shiosaki, *Jpn. J. Appl. Phys.* **33**, 5215 (1994).
- [5] K. Yoshimura, M. Ishinabe, S. Okamura, and T. Tsukamoto, *Jpn. J. Appl. Phys.* **34**, 2425 (1995).
- [6] T. Kijima, S. Satoh, H. Matsunaga, and M. Koba, *Jpn. J. Appl. Phys.* **35**, 1246 (1996).
- [7] T. Kijima, M. Ubhikubo, and H. Matsunaga, *Jpn. J. Appl. Phys.* **38**, 127 (1999).
- [8] Shinji Migita, Yuji Kasai, Hiroyuki Ota, and Shigeki Sakai, *Appl. Phys. Lett.* **71**, 3712 (1997).
- [9] C. D. Theis, J. Yeh, and D. G. Schlom, *Appl. Phys. Lett.* **72**, 2817 (1998).
- [10] J. H. Sone, S. O. Kim, K. J. Kim, H. S. Kim, and H. J. Kim, *Thin solid films* **253**, 377 (1994).
- [11] Ho Jin Cho, and Hyeong Joon Kim, *Appl. Phys. Lett.* **72**, 786 (1998).
- [12] P. Hesto, in *Instabilities in Silicon Devices: Silicon Passivation and Related Instabilities*, edited by G. Barbottin and A. Vapaille (Elsevier Science, Amsterdam, 1986), p. 263.