

공정변수와 후속 열처리가 저압화학증착 다결정 실리콘 박막의 특성에 미치는 영향

황완식† · 최승진 · 이인규

한국항공대학교 항공재료공학과
(논문접수일 : 2002년 6월 23일)

The effect of process variations and post thermal annealing on the properties of LPCVD polycrystalline silicon

W. S. Hwang†, S. J. Choi, and I. G. Lee

Department of Aviation Materials Engineering, Han Kuk Aviation University
200-1, Hwajon-dong, Deokyang-ku, Koyang-city, Kyunggi-do, Korea

(Received June 23, 2002)

요 약

LPCVD로 560°C와 650°C 온도에서 실리콘 박막을 제작하였다. 온도에 따른 친이온도를 살펴보고, 비정질로 제작된 실리콘 박막을 900°C와 1100°C에서 열처리하였다. 제작된 박막에 대해서 XRD, SEM, ellipsometer, Tektak³, Tencor FLX-2320 등 그 외 장비를 사용하여, 박막의 결정 방향, 표면 거칠기, 활성화 에너지, 잔류 응력 등을 조사하였다. 본 실험을 통해 560°C에서 비정질로 증착시키고 900°C-1100°C 열처리 통해 얻은 다결정실리콘 박막은 처음부터 다결정으로 제작한 박막에 비해 낮은 잔류 응력과 표면 거칠기를 보였다.

Abstract

LPCVD silicon films were deposited at temperatures between 560°C and 650°C. Structure, surface roughness, films thickness and residual stress were measured by using XRD, SEM, ellipsometer, Tektak³, Tencor FLX-2320 and other techniques. Polysilicon films of low stress, small surface roughness were obtained when the films are deposited at 560°C in the amorphous phase and subsequently annealed to make polycrystalline silicon layers at 900°C-1100°C. The silicon films deposited in amorphous phase and crystallized by post thermal treatment showed better mechanical properties.

1. 서 론

최근 몇 년 사이에 다결정 실리콘 박막은 MOS 소자의 gate, RAM, EEPROM, LCD(Liquid Crystal Display) 등과 같은 미세 전자 구조물과 활성화 소자로 널리 이용되고 있다 [1,2]. 특히 다결정실리콘 박막이 active matrix(AM) LCD 등의 속도를 제어하는 역할로 사용될 때는 다결정실리콘 박막의 표면 거

칠기, 입자 크기, trap density가 중요한 역할을 한다. 다결정실리콘 박막을 제작하는 방법으로는 APCVD [3], LPCVD [4], PECVD [5]가 있다. 현재까지는 LPCVD 증착법이 가장 우수한 박막을 형성시키는 방법이라고 보고되고 있다 [6]. 다결정실리콘 박막은 처음부터 높은 온도에서 성장시키거나 [4], 낮은 온도에서 비정질로 증착시킨 후 열처리를 통해 다결정으로 만드는 방법이 있다 [7]. 본 연구에서는 비정질 박막

† E-mail : ligsal@mail.hankong.ac.kr

을 제작후 RTA(rapid thermal annealing)와 진공 열처리를 이용하여 결정화 조건을 살펴보았다. 또한 온도에 따른 결정화 정도와 활성화 에너지, 잔류 응력, 표면 거칠기 등을 살펴보았다. 비정질 박막을 열처리하여 얻은 결정화 박막은 처음부터 다결정으로 제작한 박막에 비해 잔류 응력과 표면 거칠기에서 우수한 특성을 보였다.

2. 실험 방법

본 연구에서는 4인치 실리콘웨이퍼를 사용하였다. 사용 가스는 diluted siliane(5%SiH₄-95%Ar)이다. 공정 압력은 500 mtorr, 유량은 60 sccm, 증착온도는 560°C에서 650°C로 2000-3000 Å 박막을 증착시켜 결정성 및 잔류 응력을 살펴보았다. 또한 비정질로 증착된 박막을 900°C와 1100°C사이에서 RTA와 진공열처리하였다. 박막의 두께는 ellipsometer를 사용하여 측정하였고, 표면 거칠기는 Tektak³를 사용하였다. 결정구조와 방향성은 Richseifert사의 XRD3000를 이용하여 측정하였다.

3. 결과 및 고찰

3.1 실리콘 박막의 제조

증착 온도에 따른 실리콘 박막의 결정화 정도를 그림 1에 나타내었다. 실리콘의 경우 회절 피크 값은 $2\theta = 28.2^\circ, 33.0^\circ, 47.2^\circ, 55.8^\circ$ 에서 각각 (111), (211), (220), (311)면을 나타낸다. 그림 1에서 보는 바와 같이 본 실험의 경우 비정질 박막을 이루는 천이온도는 560°C이고 그 이하의 온도에서는 비정질 박막이 형성된다. 그러나 다른 연구에서는 공정 압력을 150 mtorr로 낮추면 500°C에서도 뚜렷한 (211) 방향의 다결정실리콘 박막을 제작 할 수 있다고 보고된 바 있다 [8]. 하지만 그 경우도 공정 압력을 증가시키면 결정화율이 감소하고 500°C 750 mtorr에서는 비정질로 증착된다.

증착 압력이 증가할수록 원자 표면 확산 거리는 감소한다. 따라서 원자가 제 위치에서 증착되기 힘들기 때문에 결정화율이 감소된다고 사료된다 [9].

그림 1에서 낮은 온도인 570°C에서는 (211)방향이

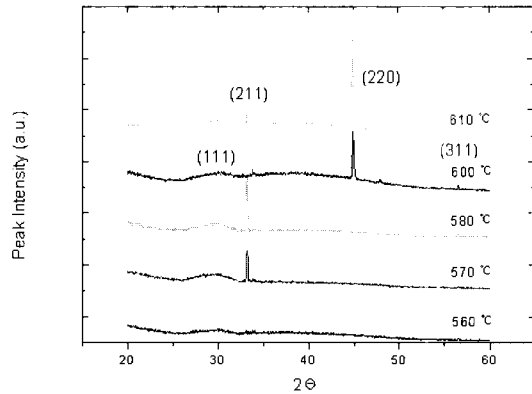


그림 1. 증착 온도에 따른 결정성 변화.

우선 성장하고 온도가 580°C로 증가할수록 (221) 방향의 결정화 정도가 증가한다. 증착온도가 600°C 이상 일 경우 (211)방향으로의 성장은 억제되고 (220) 방향으로 주로 성장하게 된다. 증착 온도가 610°C 일 경우 (211)은 변함이 없으며 (220)방향의 결정화도가 증가한다. 비정질 상태로 증착되고 열처리를 통해 제작된 다결정실리콘 박막은 처음부터 다결정 상태로 증착된 박막과는 다른 방법으로 그레인 성장을 이루는 것으로 보인다. 열처리는 박막의 결정 방향을 변화시키지 못하고, 결정화도와 결정립 크기만 증가시킨다. 그러나 증착 후 진공을 유지한 상태에서 바로 열처리를 하면 결정화 방향을 바꿀 수 있다고 보고된 바 있다 [10].

그림 2는 diluted siliane(5%SiH₄-95%Ar)의 증착 온도 변화에 따른 증착 속도이다. 측정된 활성화 에너지는 약 11.65 Kcal/mol이며 이것은 undiluted siliane의

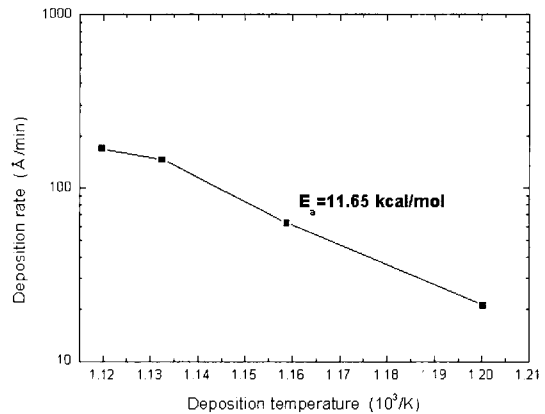


그림 2. 실리콘박막의 활성화 에너지.

표 1. 공정 조건에 따른 활성화에너지.

활성화 에너지 (Kcal/mol)	증착 압력 (mtorr)	가스 종류	유량 (sccm)	참고 문헌
11.65	500	5% silane	60	
19.06	300	pure silane	60	13
30	300	pure silane		14
32	120		50	15
39.9	350		200	15
36.5	150	pure silane	200	16

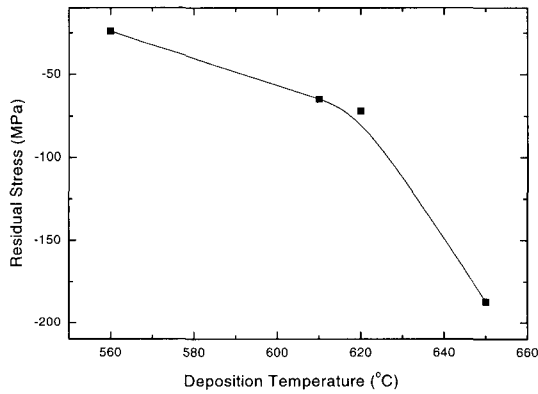


그림 3. 증착 온도에 따른 잔류 응력 변화.

경우인 36-37 kcal/mol과 비교해 낮은 값이다 [11,12]. 활성화 에너지는 가스 성분, 증착 압력, 가스 유량, 튜브의 치수 등의 공정 조건에 따라서 변할 수 있다. 본 연구에서는 가스성분의 차이로 인해 활성화 에너지 값이 낮게 나온 것으로 사료된다. 표 1은 증착 압력, 유량, 가스 종류 등 여러 공정 조건 변화에 따른 활성화 에너지 비교 값이다.

그림 3은 증착 온도에 따른 잔류 응력 변화이다. 증착 온도가 높을수록 압축 응력이 많이 발생하였고 이것은 다결정실리콘 박막의 구조물을 휘게 한다. 따라서 열처리를 통해 잔류 응력을 제거하거나 증착 공정 조건을 변화시켜 낮은 잔류 응력의 박막 제조가 필요하다.

3.2 실리콘 박막의 열처리

그림 4와 그림 5는 560°C에서 증착한 비정질 실리콘 박막을 900°C와 1100°C에서 RTA한 것이다.

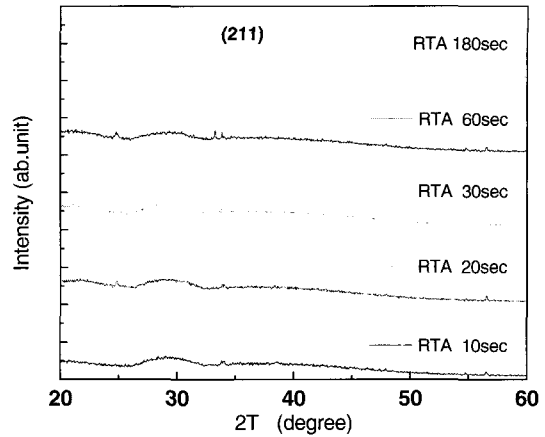


그림 4. 900°C 열처리 시간에 따른 실리콘 박막의 회절 피크.

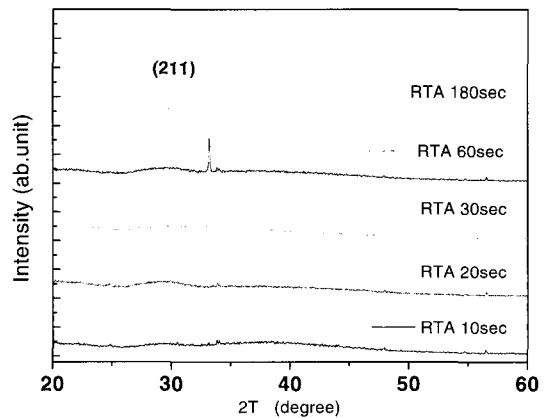


그림 5. 1100°C 열처리 시간에 따른 실리콘 박막의 회절 피크.

900°C RTA는 180sec부터 X-ray 회절 피크 값을 보인다. 1100°C RTA는 900°C보다 빠른 60sec 이후부터 X-ray 회절 피크 값을 보인다. 열처리를 통하여 제작된 다결정실리콘 박막에서 (211)면의 피크 값이 가장 크게 나타났다. 900°C와 1100°C 사이에서 진공열처리 수행한 비정질 박막의 경우 비슷한 경향을 볼 수 있다.

표 2는 Tektak3을 이용하여 실리콘 박막의 표면 거칠기를 측정된 결과이다. 560°C 증착한 비정질 실리콘 박막의 경우 약 441 Å, 610°C에서 증착한 다결정 실리콘 박막은 약 464 Å으로 매우 거친 표면을 갖는다. 각각의 실리콘 박막을 900°C 진공 열처리 수행한 결과 560°C에서 증착한 실리콘 박막은 222 Å, 610°C에서 증착한 실리콘 박막은 288 Å으

표 2. 증착 온도와 진공 열처리에 따른 표면 거칠기.

증착온도(°C)	표면 거칠기(Å)	
	열처리 전	열처리 후
560	441	222
610	464	288

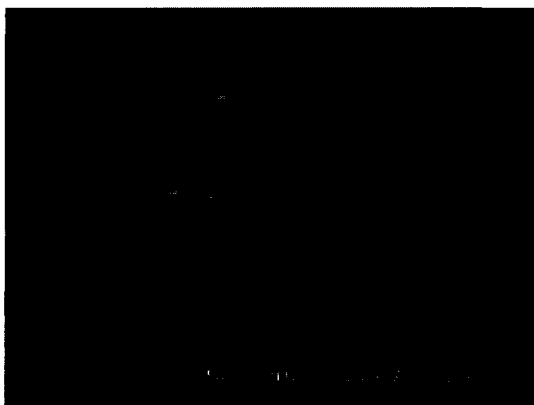


그림 6. 610°C 증착한 다결정실리콘 박막.

로 표면 거칠기의 감소를 보인다. 각각 샘플에 대한 박막의 두께는 약 2500 Å 이다.

그림 6은 610°C에서 증착한 다결정 실리콘 박막의 표면을 60° 기울여 촬영한 SEM 사진이다. 그림 6에서 보는 것과 같이 높은 온도에서 증착한 실리콘 박막은 거친 표면을 보인다. 상대적으로 낮은 온도에서 증착하고 후속 열처리를 수행한 다결정 박막의 경우는 그림 6과 같은 거칠기를 보이지 않는다.

560°C 증착된 박막을 900°C 진공 열처리 수행한 결과 -24MPa의 잔류 응력이 -3.9MPa으로 감소하여 잔류 응력이 적은 박막을 제작할 수 있었다. 몇몇의 연구는 진공 열처리일 경우 여러 공정 조건의 변화에도 불구하고 여전히 압축 잔류 응력을 보인다. 하지만 RTA를 하였을 경우는 잔류 응력을 제거할 수 있고 심지어 인장 응력을 갖는 박막을 제조할 수 있다고 보고 된 바 있다 [13]. 본 실험에서는 추후 RTA 열처리후 잔류응력 변화를 측정하여 진공열처리와 비교할 예정이다.

4. 결 론

본 연구에서는 공정 압력을 고정시키고 온도에

따른 결정성, 잔류 응력, 표면 거칠기, 증착율, 활성화 에너지 등을 살펴보았다. 전자 재료에 사용되는 다결정 실리콘 박막은 전기적 성질에 영향을 주는 표면 거칠기와, 기계적 성질에 영향을 주는 잔류 응력의 변화가 중요한 인자로 보고되고 있다. 낮은 표면 거칠기와 잔류 응력을 갖는 다결정 실리콘 박막을 제작하는 것이 중요하다. 따라서 본 연구에서는 LPCVD 방법을 이용하여 560°C에서 증착시킨 비정질 박막을 진공 열처리하여 낮은 표면 거칠기와 낮은 잔류 응력을 갖는 다결정 실리콘 박막을 제작하였다.

참 고 문 헌

- [1] W. G. Hawkins, IEEE Trans. Electron Devices, vol. ED-33, 477 (1986).
- [2] S. D. Brotherton, Semicond. Sci. Technol. 10, 721 (1995).
- [3] N. Nagasima and N. Kubota, Jpn. J. Appl. Phys. 14, 1105 (1975).
- [4] T. I. Kamins, M. M. Mandurah, and K. C. Saraswat, J. Electrochem. Soc. 927, 125 (1978).
- [5] T. I. Kamins and K. L. Chiang, J. Electrochem. Soc. 129, 2326 (1982)
- [6] W. A. Brown and T. I. Kamins, Solid State Technol. 22, 51 (July 1979).
- [7] A. T Voutsas and M. K. Hatails, Appl. Phys. Lett. 63, 1546 (1993).
- [8] M. Modreanu et al., J. Thin Solid Films, 383, 2534 (2001).
- [9] J. C. Paik, Korean Journal of Materials Research, 6 (1996).
- [10] E. G. Lee, Korean Journal of Material Research 5 (1995).
- [11] K. Nakazawa, J. Appl. Phys. 69, 1703 (1991).
- [12] G. Harkete, L. Krausbauer, E. F. Streigmeier, A. E. Wildmer, H. F. Kappert, and G. Neugebauer, J. Electrochem. Soc. 131, 675 (1984).
- [13] 조동일, "표면미세가공 기반기술개발에 관한 연구", 산업자원부, 과학기술처 (1998).
- [14] C. H. Hong and C. Y. Park, J. Appl. Phys. 71,

- 5427 (1992).
- [15] G. Harbeke, L. Krausbauer, E. F. Steigmeier and A. E. Widmer, J. Electrochem. Soc. **131**, 675 (1984).
- [16] Effiong Ibok and Shyam Garg, J. Electrochem. Soc. **140**, 2927 (1993).
- [17] X. Zhang et al, J. Journal of microelectro-mechanical systems **7** (1998).