

## V<sub>2</sub>O<sub>5</sub> 도핑한 페라이트 페이스트로 제조된 칩인더터의 자기적 특성

제해준\*

한국과학기술연구원 재료연구부  
서울시 성북구 하월곡동 39-1, 136-791

(2003년 3월 12일 받음, 2003년 4월 20일 최종수정본 받음)

NiCuZn 페라이트에 V<sub>2</sub>O<sub>5</sub>를 0~0.5 wt% 첨가하여 페라이트 페이스트를 준비한 후, 스크린 인쇄법으로 내부전극이 4.5회 회전된 임의의 크기(7.7×4.5×1.4 mm)의 칩인더터를 제조하여, V<sub>2</sub>O<sub>5</sub> 첨가량에 따른 미세구조 및 자기적 특성 변화를 분석하였다. V<sub>2</sub>O<sub>5</sub> 첨가량이 증가할수록 액상소결이 발달하여 페라이트 입계에 내부전극 Ag의 확산과 Cu 석출 현상이 촉진되고, 이로 인하여 과대입자성장이 발달되었다. 이러한 현상은 칩인더터의 자기적 특성에 큰 영향을 미쳐, 900 °C에서 소결된 V<sub>2</sub>O<sub>5</sub> 0.5 wt% 첨가 시편의 주파수 10 MHz에서의 인더턴스 값이 3.7 μH로 0.3 wt% 첨가 시편의 4.2 μH보다 작게 나타났는데, 이는 Ag와 Cu의 석출량이 많아짐에 따라 잔류응력 발생이 심화되기 때문으로 생각된다. 또한 V<sub>2</sub>O<sub>5</sub> 0.5 wt% 첨가한 시편의 경우 소결온도가 증가함에 따라 품질계수 값이 감소하였는데, 이 결과도 페라이트 입계에서의 Ag나 Cu의 금속성분의 석출량 증가 및 과대입자성장에 의한 입자크기 증대로 인하여 전체 전기비저항이 감소되기 때문인 것으로 생각된다. 결론적으로 자기적 특성을 고려할 때 0.3 wt%가 적정 첨가량으로 나타났다.

주제어 : 칩인더터, NiCuZn 페라이트 페이스트, V<sub>2</sub>O<sub>5</sub> 도핑, 스크린 인쇄법, 과대입자성장

### I. 서 론

가전 및 전자 부품 산업이 발전함에 따라 수동부품(L, C, R)의 소형화와 고성능화에 대한 요구에 부응하여 표면설장기술(SMT: surface mount technology)이 급격히 발전되어 왔다. 인더터를 표면설장소자(SMD: surface mount device)화한 칩인더터는 도체 전극선이 페라이트 내부에 밀폐되어 있기 때문에 자기차폐 형태(magnetic shield type)로 손실이 적고, 부품간의 상호 간섭이 적으며, 높은 인더턴스(L)와 신뢰성을 얻을 수 있다. 인더터의 소재로는 10<sup>6</sup> Ω·cm 정도의 높은 전기 비저항을 갖기 때문에 고주파 특성이 우수하고 공기 중에서 소결이 가능한 Ni-Zn계 페라이트가 사용되어지고, 내부전극으로는 높은 품질계수(Q factor)를 얻기 위해 우수한 전기 전도도(1.62×10<sup>-6</sup> Ω·cm)를 갖으며 공기 분위기에서 소결할 수 있고, 가격이 비교적 저렴한 Ag가 주로 사용되어진다. 그러나 Ag는 융점(961 °C)이 낮기 때문에 페라이트 내로의 확산에 의한 영향 등을 고려하여 900 °C이하의 저온에서 소결하는 것이 바람직하다[1].

일반적으로 치밀한 Ni-Zn 페라이트를 소결하기 위해서는 1100 °C 이상에서 소결해야하기 때문에 소결온도를 낮추고자 CuO 성분을 첨가한다. CuO는 페라이트 내에서 확산을 촉진하며, 최적의 CuO 함량은 10 mol% 정도로 알려져 있다[2]. 또한 페라이트 조성을 Fe<sub>2</sub>O<sub>3</sub> 결핍 조성의 비화학양론적 비율

갖게 하여 산소공공 확산에 의한 소결 촉진을 도모한다[3]. 간단한 방법으로 Bi<sub>2</sub>O<sub>3</sub>[4], V<sub>2</sub>O<sub>5</sub>[5, 6] 등의 액상 소결조제를 사용하기도 한다. 그러나 액상 형성을 통한 소결 촉진은 입자의 불균질성장을 일으켜 투자율 감소 및 손실을 증가시킬 수 있으며, 생성되는 액상은 페라이트 내로의 Ag 확산을 촉진시켜 내부전극의 저항을 증가시키고, 확산된 Ag는 NiCuZn 페라이트에서 입계로 Cu를 석출시켜 불균질 입자 성장과 입계의 변형 및 잔류응력 발생을 일으킬 수 있다[7-12]. 또한 분쇄조건 제어를 통한 미분말을 제조하여 저온소결하려는 연구도 수행되었다[9, 13].

한편, 대부분의 소결 첨가제 실험은 벌크(bulk) 코어의 제조를 통한 특성 고찰에 머무르며, 칩부품 제조를 위한 페라이트 후막이나 실제 칩인더터에 적용했을 때 일어날 수 있는 페라이트의 미세구조 변화 및 이에 따른 자기적 특성 변화를 간과하고 있다. 특히 페라이트에서 소결 촉진 및 자기적 특성 개선에 사용되는 대표적인 첨가제인 V<sub>2</sub>O<sub>5</sub>[5, 6, 14-18]가 페라이트 후막 및 칩인더터의 물성 및 자기적 특성에 미치는 영향에 대한 연구는 매우 부족한 실정이다. 따라서 일차적으로 페라이트 후막에서의 V<sub>2</sub>O<sub>5</sub> 첨가 영향에 관한 연구결과를 보고하였다[19].

본 연구에서는 내부전극 Ag 층이 적층된 칩인더터에서의 V<sub>2</sub>O<sub>5</sub> 첨가 영향을 고찰하기 위하여, NiCuZn 페라이트에 V<sub>2</sub>O<sub>5</sub>를 0~0.5 wt% 첨가하여 페라이트 페이스트를 준비한 후, 스크린 인쇄법으로 페라이트 후막과 내부전극을 번갈아 인쇄하여 임의의 크기(7.7×4.5×1.4 mm)의 칩인더터를 제조하여 미세구조 및 자기적 특성을 분석하였다.

\*Tel: (02)958-5514, E-mail: hje@kist.re.kr

## II. 실험 방법

페라이트의 조성은 저순실 특성을 가지는  $(\text{Ni}_{0.3}\text{Cu}_{0.2}\text{Zn}_{0.5}\text{O})_{1.03}$   $(\text{Fe}_2\text{O}_3)_{0.97} + \text{Co}_3\text{O}_4$  (1 wt%) 조성으로 고정하였으며,  $\text{Fe}_2\text{O}_3$ 와  $\text{ZnO}$ 는 국산 공업용 고순도(>99.9%) 분말을,  $\text{NiO}$ ,  $\text{CuO}$  및  $\text{Co}_3\text{O}_4$ 는 일제 시약급(>99.9%) 분말을 사용하였다. 분말 혼합은 원료와 분산매(물), 그리고 steel 볼을 사용하여 6시간 볼 밀링 하였으며, 건조 후 750 °C에서 2시간 동안 하소하였다. 하소한 분말에  $\text{V}_2\text{O}_5$ 를 0, 0.1, 0.3, 0.5 wt% 각각 첨가하였으며, 저온소결을 위한 분말의 소결도를 증진시키기 위하여 4시간 attrition 밀링하여 평균입자크기 0.65 μm의 페라이트 분말을 준비하였다.

제조된 페라이트 미세 분말에 용매, 결합제, 분산제, 가소제 등의 유기물들을 원하는 조성으로 혼합하여 페라이트 페이스트를 제조한다. 페이스트 제조에 사용된 유기첨가제로 결합제는 ethyl cellulose, 용매는  $\alpha$ -Terpineol을 사용하였다. 가소제는 polyethylene glycol #400과 dibutyl phthalate가 무게비 1:1로 혼합된 용액을 첨가하였고, 분산제는 Monopol 1014를 사용하였다. 스크린 인쇄용 페이스트의 경우 점도가 높기 때문에 유발에서 1차 혼합하고, 최종적으로 3-roll mill에서 충분히 분산시켜 페라이트 페이스트를 제조하였다.

제조된 페라이트 페이스트와 상용 내부전극 Ag 페이스트(Ferro E1328)를 #325 mesh 스크린을 사용하여 반복 인쇄하여 칩인덕터를 제조한다. 인쇄 면적은 34×34 mm이며, 여기에 10×6 mm 크기의 인덕터가 동시에 15개 인쇄될 수 있도록 설계하였고, 내부전극의 회전수는 4.5회 되도록 인쇄하였다. 인쇄가 끝난 시편을 100 °C 오븐에서 5시간 건조시킨 후, Micro Hole Punching M/C을 사용하여 인덕터를 하나씩 절단하였다. 열처리는 공기분위기에서 각각 870, 880, 890, 900 °C 온도로 2시간 소결하였다. 소결 이후 인덕터 시편의 크기는 7.7×4.5×1.4 mm 정도 되었다. 열처리된 시편의 양쪽에 상용 외부 전극 Ag 페이스트(Heraeus ET1643)를 입혀 850 °C-10분간 열처리하여 최종 칩인덕터 시편을 준비하였다. Fig. 1에는 본 연구에 사용된 칩인덕터 시편 구조를 개략적으로 나타내었다. 내부전극 상·하단 끝이 외부전극에 연결되어 있으며, 3차원적으로 4.5회 회전되어 있음을 알 수 있다.

$\text{V}_2\text{O}_5$  첨가가 칩인덕터의 소결에 미치는 영향을 분석하기 위한 소결밀도 측정은 내부전극이 포함되어 있어 무의미하므로 SEM을 이용한 페라이트 층의 미세구조 변화를 중점적으로 관찰하였다. 미세구조 관찰을 위한 입계부식은 840 °C-10분 열처리하여 준비하였다. 칩인덕터의 자기적 특성은 Impedance Analyzer(H.P., 4194, USA)를 사용하여 주파수 0.1~40 MHz 범위에서의 인덕턴스(L) 및 품질계수(Q) 값을 측정하였다.

## III. 결과 및 고찰

Fig. 2에는 Fig. 1에서 개략적으로 보여진 칩인덕터 시편의 단면을 연마하여, 내부전극 부위를 광학 현미경으로 관찰한 내부구조를 나타내었다. 흰 선의 형태로 들어선 4층의 Ag 내부전극이 주위의 페라이트 층과 비교적 균일한 형태로 적층되었으며, 내부전극의 두께는 30 μm, 내부전극간 거리는 150 μm 정도 됨을 알 수 있다. 본 연구에서는  $\text{V}_2\text{O}_5$ 의 첨가에 따른 Ag 내부전극 주위를 둘러싸고 있는 페라이트 층의 미세구조 변화 및 칩인덕터의 자기적 특성 영향을 조사하였다.

Fig. 3과 Fig. 4에는 각각 870 °C 및 900 °C에서 소결한 칩인덕터의  $\text{V}_2\text{O}_5$ 의 첨가량에 따른 페라이트 층의 미세구조 변화를 나타내었다. Fig. 3의 소결온도 870 °C 결과에서  $\text{V}_2\text{O}_5$ 의 첨가량이 증가할수록 페라이트의 액상소결이 발달하여 연마 시 입자가 떨어지며 입자성장이 억제됨을 알 수 있으며, 0.5 wt% 첨가 시편의 경우 부분적으로 과대입자성장(exaggerated grain growth)이 나타났다. Fig. 4의 900 °C 결과에서는  $\text{V}_2\text{O}_5$  0.1 wt% 첨가 시편의 경우 입자 크기 감소가 확연히 나타나며, 0.3 wt% 이상 첨가된 시편에서 과대입자성장 현상이 전체적으로 심하게 발달되었음을 알 수 있다.  $\text{V}_2\text{O}_5$  첨가량이 미량일 경우  $\text{V}_2\text{O}_5$ 는 액상소결 첨가제의 역할보다 입자성장 억

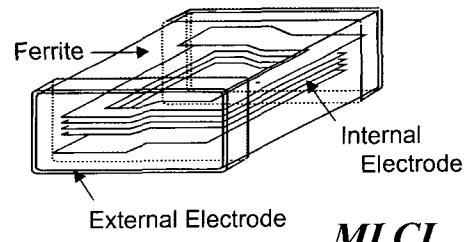


Fig. 1. Structure of multi-layer chip inductor (MLCI).

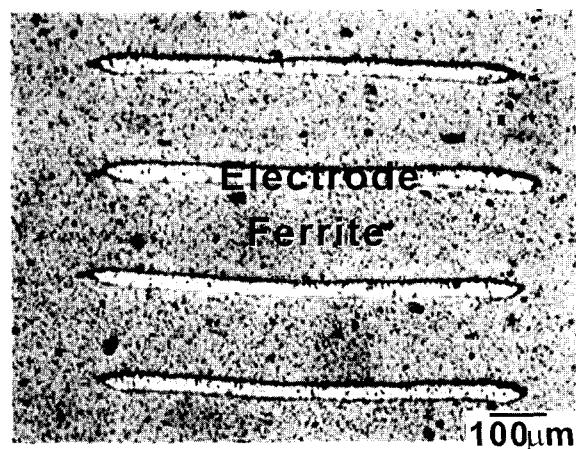


Fig. 2. Optical micrograph of 0.1 wt%  $\text{V}_2\text{O}_5$ -doped chip inductor sintered at 900 °C.

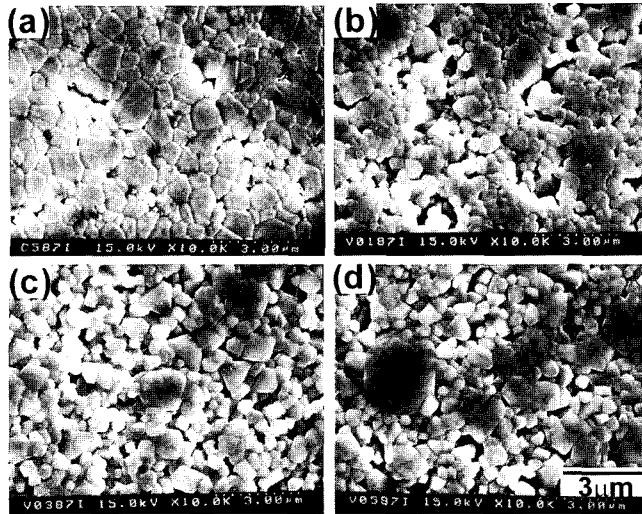


Fig. 3. SEM micrographs of ferrite layers of various V<sub>2</sub>O<sub>5</sub>-doped chip inductors sintered at 870 °C. (a) none, (b) 0.1 wt%, (c) 0.3 wt%, (d) 0.5 wt%.

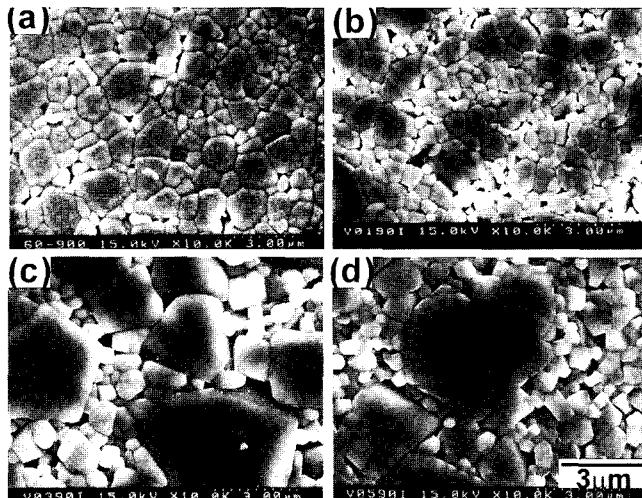


Fig. 4. SEM micrographs of ferrite layers of various V<sub>2</sub>O<sub>5</sub>-doped chip inductors sintered at 900 °C. (a) none, (b) 0.1 wt%, (c) 0.3 wt%, (d) 0.5 wt%.

제제로 작용함은 이전에 보고되었다[19].

이러한 미세구조 변화를 분석하기 위하여, 동일한 조건으로 준비한 페라이트 후막만을 900 °C 소결한 미세구조 결과를 Fig. 5에 나타내었다. 내부전극 Ag가 있는 Fig. 4의 칩인더터 결과와 Ag가 없는 Fig. 5의 페라이트 후막 결과와 비교할 때, 페라이트의 미세구조 상에 확연한 차이가 있음을 알 수 있다. V<sub>2</sub>O<sub>5</sub>를 첨가치 않거나 0.1 wt%로 미량 첨가 시 내부 전극 Ag가 있는 경우 입경의 불균질도가 증가하며, 0.3 및 0.5 wt% 첨가 시 내부전극 Ag가 없을 경우에는 과대입자성장이 전혀 발생치 않았다.

결론적으로 내부전극 Ag가 칩인더터 소결 시 페라이트 미

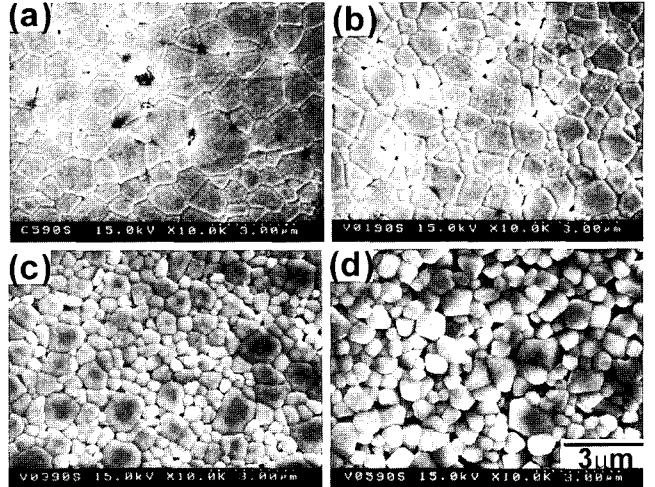


Fig. 5. SEM micrographs of various V<sub>2</sub>O<sub>5</sub>-doped ferrite sheets sintered at 900 °C. (a) none, (b) 0.1 wt%, (c) 0.3 wt%, (d) 0.5 wt%.

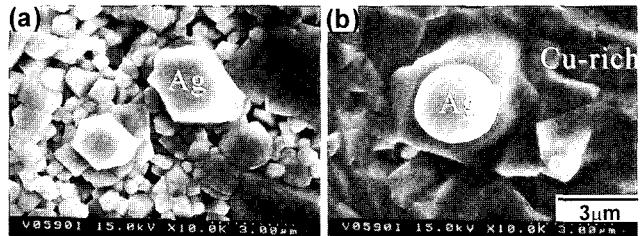


Fig. 6. SEM micrographs of Ag phase (a) and Ag & Cu-rich phases (b) precipitated at the polished surface of ferrite layer of 0.5 wt% V<sub>2</sub>O<sub>5</sub>-doped chip inductor sintered at 900 °C during annealing at 840 °C.

세구조에 지대한 영향을 미침을 알 수 있다. Nakano[9]는 NiCuZn 페라이트에 Ag를 미량 첨가시킬 경우 액상소결에 의한 치밀화 효과와 아울러 과대입자성장 현상이 나타남을 보고하였다. 또한 이러한 과대입자 주위에 Cu가 석출됨을 확인하였다.

Fig. 6에는 900 °C에서 소결된 V<sub>2</sub>O<sub>5</sub> 0.5 wt% 첨가된 시편의 페라이트 층 표면에 생성된 석출물의 미세구조 및 EDS 분석을 통한 성분을 나타내었다. 이러한 석출물은 표면 연마 후 입계부식을 위한 840 °C 열처리 시 생성되는 것으로서, V<sub>2</sub>O<sub>5</sub> 첨가량이 많을수록 소결온도가 높을수록 생성량이 증가하였다. 석출물 분석 결과 Fig. 6(a)의 페라이트 층위에 생성된 석출물과 Fig. 6(b)의 구형 석출물은 Ag 단일 성분으로 판명되었고, Fig. 6(b)의 Ag 석출물 주위는 주성분이 Cu이며 Fe 성분이 미량 검출되었으나 V 성분은 검출되지 않았다. 대부분의 Ag 석출물은 Fig. 6(a)와 같이 단일로 생성되기도 하는 Fig. 6(b)와 같이 Cu 성분과 인접하여 생성되며, 그 형태는 다면체이거나 구 형상으로 나타났다. 이러한 결과들은 인위적으로 페라이트에 Ag를 첨가할 때 입계에 CuO-Ag가 석

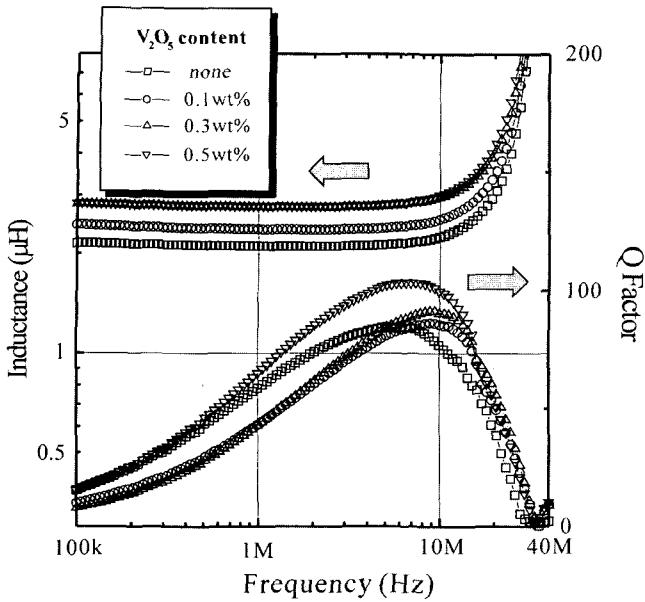


Fig. 7. L-Q curves of various  $V_2O_5$ -doped chip inductors sintered at 870 °C.

출된 Nakano의 결과[9]와, 내부전극 Ag와 페라이트와의 반응을 통한 저용접 Cu-Ag 액상이 생성되는 Fugimoto의 결과[10]와 일치된다. 그러므로 본 연구에서와 같이 페라이트에 소결조제  $V_2O_5$ 가 첨가된 경우, 소결 시 생성된 액상에 의해 Ag의 확산이 촉진되어 Ag나 Cu가 입계나 입자간 접합점에 석출되어 존재하다가, 연마 후 입계부식을 위한 열처리 시 표면으로 확산되어 나오는 것으로 생각된다. 이러한 Ag나 Cu의 석출은 입계에서의 잔류응력 발생을 촉진시켜 칩인덕터의 인덕턴스를 저하시킨다고 보고하였다[9, 10]. 그러나 이후에 발표된 Nakamura의 결과[20]에서 보면, 소결조제 없이 순수 페라이트로 칩인덕터를 제조할 경우에는 페라이트 계면에서의 Ag 확산은 소결온도에 비례하여 매우 미량에 지나지 않으며, Cu 석출 및 다른 상의 생성 및 과대입자성장과 같은 현상은 900 °C 이상에도 뚜렷이 나타나지 않음을 알 수 있다.

이상의 결과들을 종합하여 볼 때, 칩인덕터 제조 시  $V_2O_5$  첨가량이 증가할수록 액상소결이 발달하여 페라이트 입계에 내부전극 Ag의 확산과 Cu 석출 현상이 촉진되고, 이로 인하여 과대입자성장이 발달되며, 이러한 현상들은 소결온도가 올라갈수록 심화되는 것으로 나타났다.

Fig. 7에는 870 °C에서 소결한 칩인덕터의  $V_2O_5$  첨가량에 따른 주파수 0.1~40 MHz 범위의 인덕턴스와 품질계수변화를 측정한 결과를 나타내었다. 870 °C에서의 인덕턴스는 액상소결에 의해 치밀화된  $V_2O_5$  0.3 및 0.5 wt% 첨가 시편에서 높게 나타났으며, 품질계수는 치밀화 효과 및 입자크기가 작은 0.5 wt% 첨가 시편에서 가장 크게 나타났다.

상기의 방법으로 전체 소결온도에서 측정한 칩인덕터의 자

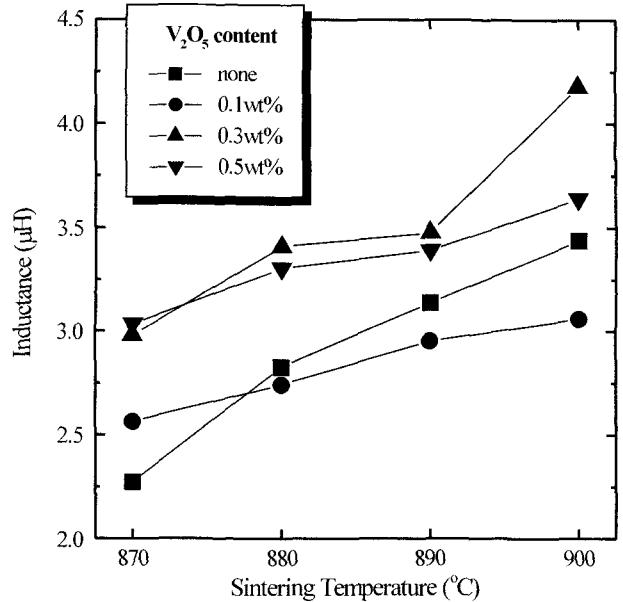


Fig. 8. Dependence of inductance at 10 MHz of chip inductors on sintering temperature and  $V_2O_5$  contents.

기적 특성 결과에서, 주파수 10 MHz에서의 L 및 Q값을 비교하여  $V_2O_5$  첨가 영향을 분석하였다. Fig. 8에는  $V_2O_5$  첨가량에 따른 주파수 10 MHz에서의 칩인덕터의 L값 변화를 나타내었다. 전체 소결온도에서  $V_2O_5$  0.3 및 0.5 wt% 첨가 시편의 L값이 높게 나타났다. 이는 Fig. 7에서도 언급했듯이 액상소결에 의한 치밀화 효과로 생각된다. 그러나 900 °C의 경우  $V_2O_5$  0.5 wt% 첨가 시편의 L값이 3.7 μH로 0.3 wt% 첨가 시편의 값 4.2 μH보다 작게 나타났다. 이는 Fig. 6의 결과에서 언급했듯이 액상량이 많아짐에 따라 Ag나 Cu의 석출이 심화되어 잔류응력 발생이 심화되기 때문으로 생각된다. 또한 900 °C의 경우  $V_2O_5$  0.1 wt% 첨가 시편의 L값이 첨가되지 않은 시편의 값보다 작게 나타나는데, 이는 Fig. 4의 미세구조에서 알 수 있듯이  $V_2O_5$  0.1 wt%가 첨가될 경우 페라이트의 입자크기가 감소되기 때문인 것으로 생각된다.

Fig. 9에는  $V_2O_5$  첨가량에 따른 주파수 10 MHz에서의 칩인덕터의 Q값 변화를 나타내었다. 870 °C에서는  $V_2O_5$  첨가량이 증가할수록 Q값이 증가하였다. 이는 액상소결에 의한 치밀화 및 Fig. 3에서와 같이 입자성장 억제에 따른 입자크기 감소로 전체 전기비저항이 커지기 때문인 것으로 생각된다.  $V_2O_5$ 가 첨가되지 않은 시편은 소결온도가 증가함에 따라 치밀화 효과로 Q값은 증가하였다. 그러나  $V_2O_5$  0.5 wt% 첨가한 시편의 경우 소결온도가 증가함에 따라 Q값은 감소하였다. 이는 소결온도가 올라감에 따라, Fig. 6에서와 같이 입계에 Ag나 Cu의 금속성분의 석출량이 증가함과 동시에, 과대입자성장에 의한 입자크기 증대로 인하여 전체 전기비저항이 감소되기 때문인 것으로 생각된다.  $V_2O_5$  0.1 및 0.3 wt%

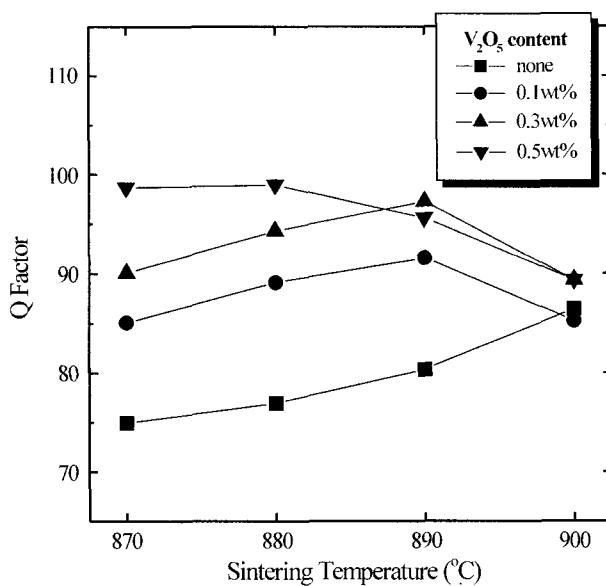


Fig. 9. Dependence of Q factor at 10 MHz of chip inductors on sintering temperature and V<sub>2</sub>O<sub>5</sub> contents.

첨가 시편의 경우에는 소결온도 890 °C까지는 치밀화 효과에 의해 Q값이 증가하나 900 °C에서는 0.5 wt% 첨가 시편과 동일한 이유로 Q값이 감소하는 것으로 생각된다.

결론적으로 NiCuZn 페라이트에 V<sub>2</sub>O<sub>5</sub>를 첨가하여 칩인더터를 제조할 경우, 페라이트의 미세구조 변화, 특히 Ag 확산과 Cu 석출 및 이에 따른 과대입자성장이 자기적 특성에 큰 영향을 미침을 알 수 있으며, 자기적 특성을 고려할 때 0.3 wt%가 적정 첨가량으로 나타났다.

#### IV. 결 론

칩인더터 제조 시 V<sub>2</sub>O<sub>5</sub> 첨가 영향을 고찰하기 위하여, NiCuZn 페라이트에 V<sub>2</sub>O<sub>5</sub>를 0~0.5 wt% 첨가하여 페라이트 페이스트를 준비한 후, 스크린 인쇄법으로 내부전극이 4.5회 회전된 임의의 크기(7.7×4.5×1.4 mm)의 칩인더터를 제조하여 미세구조 및 자기적 특성을 분석하였다.

V<sub>2</sub>O<sub>5</sub> 첨가량이 증가할수록 액상소결이 발달하여 페라이트 입계에 내부전극 Ag의 확산과 Cu 석출 현상이 촉진되고, 이로 인하여 과대입자성장이 발달되며, 이러한 현상들은 소결온도가 올라갈수록 심화되는 것으로 나타났다. 900 °C에서 소결된 V<sub>2</sub>O<sub>5</sub> 0.5 wt% 첨가 시편의 주파수 10 MHz에서의 인더터스 값이 3.7 μH로 0.3 wt% 첨가 시편의 4.2 μH보다 작게 나타났는데, 이는 액상량이 많아짐에 따라 Ag 확산이나 Cu의 석출이 심화되어 잔류응력 발생이 심화되기 때문으로 생각된다. 또한 V<sub>2</sub>O<sub>5</sub> 0.5 wt% 첨가한 시편의 경우 소결온도가 증

가함에 따라 품질계수 값이 감소하였는데, 이 결과도 페라이트 입계에서의 Ag나 Cu의 금속성분의 석출량 증가와 과대입자성장에 의한 입자크기 증대로 인하여 전체 전기비저항이 감소되기 때문인 것으로 생각된다.

결론적으로 NiCuZn 페라이트에 V<sub>2</sub>O<sub>5</sub>를 첨가하여 칩인더터를 제조할 경우, 페라이트의 미세구조 변화, 특히 Ag 확산과 Cu 석출 및 이에 따른 과대입자성장이 자기적 특성에 큰 영향을 미침을 알 수 있으며, 자기적 특성을 고려할 때 0.3 wt%가 적정 첨가량으로 나타났다.

#### 참 고 문 헌

- [1] 구기덕, Telecommunications Review, **III**(7), 92(1993).
- [2] 남중희, 정현학, 신재영, 오재희, 한국자기학회지, **5**(3), 191 (1995).
- [3] A. L. Stuijts, J. Verweel and H. P. Peloschek, *Trans. IEEE Commun. Electron.*, **75**, 726(1964).
- [4] Jen-Yan Hsu, Wen-Song Ko, Hon-Dar Shen and Chi-Jen Chen, *IEEE Trans. Magn.*, **30**(6), 4875(1994).
- [5] Jen-Yan Hsu, Wen-Song Ko and Chi-Jen Chen, *IEEE Trans. Magn.*, **31**(6), 3994(1995).
- [6] Jau-Ho Jean and Cheng-Horng Lee, *Jpn. J. Appl. Phys.*, **40**(4A), 2232(2001).
- [7] F. G. Brockman and K. E. Matteson, *J. Am. Ceram. Soc.*, **53**(9), 517(1970).
- [8] T. Nomura and A. Nakano, 6th Int. Conf. Ferrite (ICF6), 1198 (1992).
- [9] A. Nakano, H. Moroi and T. Nomura, *J. Jpn Soc. of Powder and Powder Metallurgy*, **39**(8), 612(1992).
- [10] M. Fujimoto, *J. Am. Ceram. Soc.*, **77**(11), 2873(1994).
- [11] S. Sugihara and K. Okazaki, 6th Int. Conf. Ferrite (ICF6), 370 (1992).
- [12] M. Satoh, A. Ono, T. Maruno and N. Kaihara, 6th Int. Conf. Ferrite (ICF6), 1210(1992).
- [13] Hsiao-Miin Sung, Chi-Jen Chen, Wen-song Ko and Hong-Ching Lin, *IEEE Trans. Magn.*, **30**(6), 4906(1994).
- [14] S. Gasiorek and J. Kulikowski, *J. Magn. Magn. Mater.*, **26**, 295 (1982).
- [15] G. C. Jain, B. K. Das, R. B. Tripathi and R. Narayan, *IEEE Trans. Magn.*, **18**(2), 776(1982).
- [16] T. Shinohara, S. Murakami, K. Tsuchiya and H. Harada, 4th Int. Conf. Ferrite (ICF4), Part 2, 317(1984).
- [17] O. Kimura, 5th Int. Conf. Ferrite (ICF5), Part 1, 169(1989).
- [18] M. F. Yan and D. W. Johnson, Jr., *J. Am. Ceram. Soc.*, **61**(7-8), 342(1994).
- [19] 제해준, 김병국, 박재환, 박재관, 한국결정학회지, **12**(2), 70(2001).
- [20] T. Nakamura, Y. Okano and S. Miura, *J. Mat. Sci.*, **33**, 1091(1998).

## Magnetic Properties of Chip Inductors Prepared with V<sub>2</sub>O<sub>5</sub>-doped Ferrite Pastes

Hae June Je\*

Materials Sci. & Tech. Div., Korea Institute of Sci. & Tech. P. O. Box 131, Cheongryang, Seoul 130-650, Korea

(Received 12 March 2003, in form final 20 April 2003)

The purpose of this study is to investigate the effect of V<sub>2</sub>O<sub>5</sub> addition on the microstructures and magnetic properties of 7.7×4.5×1.0 mm sized multi-layer chip inductors prepared by the screen printing method using 0~0.5 wt% V<sub>2</sub>O<sub>5</sub>-doped NiCuZn ferrite pastes. With increasing the V<sub>2</sub>O<sub>5</sub> content, the exaggerated grain growth of ferrite layers was developed due to the promotion of Ag diffusion and Cu segregation into the grain boundaries of ferrites, which affected significantly the magnetic properties of the chip inductors. After sintering at 900°C, the inductance at 10 MHz of the 0.5 wt% V<sub>2</sub>O<sub>5</sub>-doped chip inductor was 3.7 μH less than 4.2 μH of the 0.3 wt% V<sub>2</sub>O<sub>5</sub>-doped one, which was thought to be caused by the residual stress at the ferrite layers increased with the promotion of Ag diffusion and Cu segregation. The quality factor of the 0.5 wt% V<sub>2</sub>O<sub>5</sub>-doped chip inductor decreased with increasing the sintering temperature, which was considered to be caused by the electrical resistivity of the ferrite layer decreased with the promotion of Ag/Cu segregation at the grain boundaries and the growth of the mean grain size of ferrite due to exaggerated grain growth of ferrite layers.

**Key words :** chip inductor, NiCuZn ferrite paste, V<sub>2</sub>O<sub>5</sub>-doping, screen printing, exaggerated grain growth