

## Ion-cut에 의한 SOI웨이퍼 제조에서의 양성자조사기구

우형주† · 최한우 · 김준곤 · 지영용

한국지질자원연구원, 입자빔응용팀  
(2003년 8월 21일 접수)

### Proton implantation mechanism involved in the fabrication of SOI wafer by ion-cut process

H-J. Woo, H-W. Choi, J-K. Kim, Y-Y. Chi

*Ion Beam Application Team, Korea Institute of Geoscience & Mineral Resources,  
P.O. Box 111, Daedeok Science Town, Daejeon, 305-350, Korea*

(Received August 21, 2003)

#### 요 약

양성자 주입과 웨이퍼접합기술을 접목한 ion-cut기술로서 SOI 웨이퍼를 제조하는 기술을 개발하고자 하였다. TRIM 전산모사결과 표준 SOI 웨이퍼 (200 nm SOI, 400 nm BOX) 제조를 위해서는 65 keV의 양성자주입이 요구됨을 알 수 있었다. 웨이퍼분리를 위한 최적 공정조건을 얻기 위해 조사선량과 열처리조건(온도 및 시간)에 따른 표면변화를 조사하였다. 실험결과 유효선량범위는  $6\sim 9\times 10^{16}$  H<sup>+</sup>/cm<sup>2</sup> 이며, 최적 아닐링조건은 550℃에서 30분 정도로 나타났다. 주입된 수소의 깊이분포는 ERD(Elastic Recoil Detection)와 SIMS(Secondary Ion Mass Spectrometry) 측정에 의해 실험적으로 확인되었다. 아울러 상해층의 미세구조 형성기구를 X-TEM측정을 통해 조사하였다.

주제어 : SOI, 이온절단, 양성자주입

#### Abstract

The SOI wafer fabrication technique has been developed by using ion-cut process, based on proton implantation and wafer bonding techniques. It has been shown by TRIM simulation that 65 keV proton implantation is required for the standard SOI wafer (200 nm SOI, 400 nm BOX) fabrication. In order to investigate the optimum proton dose and primary annealing condition for wafer splitting, the surface morphologic change has been observed such as blistering and flaking. As a result, effective dose is found to be in the  $6\sim 9\times 10^{16}$  H<sup>+</sup>/cm<sup>2</sup> range, and the annealing at 550℃ for 30 minutes is expected to be optimum for wafer splitting. The depth distribution of implanted hydrogen has been experimentally confirmed by ERD and SIMS measurements. The microstructure evolution in the damaged layer was also studied by X-TEM analysis.

Key Words : SOI, ion-cut, proton implantation

## 1. 서 론

SOI(Silicon-On-Insulator)는 Si박막/Si산화층/Si 기판으로 이루어진 3층의 웨이퍼로서 저전력, 저전압, 고속의 ULSI제조에 필수적이며, Gb DRAM제조, 우주선 등의 내방사선 회로, 자동차와 연소엔진용 고온회로, MEMS(MicroElectroMechanical System), 태양전지, smart power 등에도 활용성이 뛰어나다 [1-3].

SOI 제조기술은 1980년대 이후 SIMOX(Separation by IMplanted OXYgen)가 지금까지 시장을 주도해 왔으며, 근래에는 BESOI(Bonded & Etch back SOI), smart-cut 등 다양한 후속기술들이 개발되었다 [4-8]. 특히 프랑스 LETI로부터 80년대 중반에 제안된 소위 smart-cut(일명 ion-cut)기술은 웨이퍼접합과 양성자주입기술을 결합하여 각 기술들의 장점을 취함으로서 두께균일성, 우수한 결정특성, 경제성, 두께 가변성과 다양성 등을 확보하게 되었다 [9-11]. 또한 ion-cut에 요구되는 장비들은 대전류 이온주입기, 범용전기조, 습식세정기, CMP 등 기존의 반도체공정용 범용 장비들이므로 산업화에 용이한 측면도 있다. 이 기술은 SOI 웨이퍼뿐만 아니라 SOS(Silicon-On-Sapphire), Si on quartz, SiC on glass, 매입형금속층, 3차원구조형성 등 다양한 활용이 가능하다 [12-15].

본 논문에서는 ion-cut공정중 양성자주입 및 웨이퍼분리를 위한 일차열처리 공정과 이에 관련된 양성자 조사기구에 대한 연구결과를 소개하고자 하며, 공정연구대상은 4인치 직경의 표준형 SOI 웨이퍼이다.

## 2. 실험 및 논의

### 2.1 전산모사를 이용한 이온주입조건 조사

기존에 상업적으로 생산되고 있는 SOI 웨이퍼 사양의 일례를 표 1에서 보이고 있으며, 기본사양을 만족하며 완벽한 웨이퍼접합이 가능하도록 Si기판을 준비하고 열산화막을 형성하였다. 본 연구에서 사용된 Si 기판은 4인치 직경의 P-형(B-doped)으로서 비저항은 14~22 Ωcm, 기판두께는 525 μm, TTV(Total Thickness Variation)는 1.5 μm, 표면조도

표 1. General specifications for SOI wafers.

Parameters	standard	customized
SOI thickness	200 nm	0.2-1.5 μm
Uniformity (max-min)	<5%	<5%
Top layer Type	CZ, P type	CZ, P type
Resistivity	14-22 Ωcm	14-22 Ωcm
Orientation	<100>	<100>
Box thickness	400 nm	0.2-3 μm
Uniformity (max-min)	<2.5%	<2.5%
Base wafer Type	CZ, P type	CZ, P type
Resistivity	14-22 Ωcm	14-22 Ωcm
Orientation	<100>	<100>
Thickness	525 μm	525 μm
Dislocation density	<100/cm <sup>2</sup>	<100/cm <sup>2</sup>
Pipe density	none	none
Roughness (rms)	<2 Å	<2 Å
(max-min)	<15 Å	<15 Å
Metal contamination	<5x10 <sup>10</sup> /cm <sup>2</sup>	<5x10 <sup>10</sup> /cm <sup>2</sup>
Bonding exclusion	<3 mm	<3 mm

는 5 Å의 Prime급이다.

본 논문에서는 표준형 SOI(200 nm SOI, 400 nm BOX)가 대상이므로, 습식산화공정을 통하여 400 nm의 SiO<sub>2</sub> 산화층을 형성하였으며, 분광타원분석기(Spectroscopic Ellipsometer)를 이용하여 열산화막의 두께를 5개소 측정된 바 406.1±1.6 nm로 측정되었다.

준비된 열산화막 기판에 요구되는 최적 이온주입조건을 조사하기 위해 그림 1과 같이 TRIM(Trans-

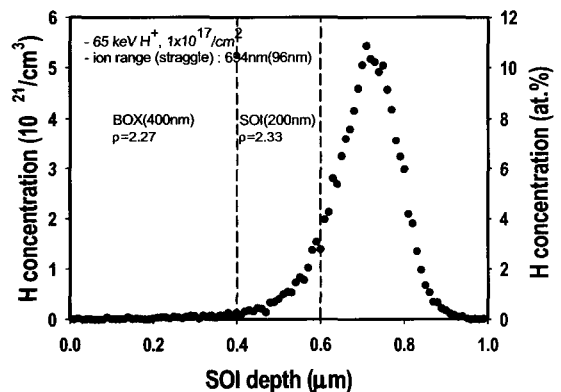


그림 1. Estimated depth profile of hydrogen concentration for implantation dose of 1x10<sup>17</sup> H<sup>+</sup>/cm<sup>2</sup> at 65 keV in SOI wafer.

port of Ions in Matter) 프로그램으로 전산모사하였다. 이로서 표준 SOI 제조를 위해서는 절단면의 표면 거칠음과 CMP연마시의 추가 제거분을 고려하면 65 keV의 양성자조사(Rp=694 nm, ΔRp=96 nm)가 요구됨을 알 수 있었다.

## 2.2 대면적 양성자 주입 및 미세구조 조사

Ion-cut을 위한 대면적(4" 웨이퍼), 대선량(~5x10<sup>16</sup> H<sup>+</sup>/cm<sup>2</sup>) 양성자 주입을 위해서는 수 mA급의 대전류 이온주입기가 요구되며, 조사빔 크기가 5" 이상이 되어야 한다. 아울러 주입된 양성자의 깊이 분포제어를 위해 조사빔 에너지분산은 5% 이내가 되고, 웨이퍼상의 공간적인 선량균일도 또한 5% 이내의 분산을 가져야 한다 [10].

따라서 국내에서 가용한 양성자조사장치로서 양성자 빔 전류가 수 mA급인 원자력연구소의 가스이온주입기를 우선 검토하였다. 이 장치의 최대 조사 직경은 7"로서 충분하나 이온빔 공간균일도는 ±15% 정도로서 다소 불량하였다. Si 기판에 1x10<sup>17</sup> H<sup>+</sup>/cm<sup>2</sup>의 선량을 주입한 다음 He(2.7 MeV) ERD(Elastic Recoil Detection)로서 수소분포를 측정된 결과 깊이방향으로 몇 개의 피크들이 관찰되었으며, 이는 이온주입기에서 방출되는 입자들이 단일 에너지의 양성자가 아니라 다양한 에너지들의 입자들이 혼재되어 있음을 보여주고 있다. 특히 390 nm 깊이의 피크는 H<sub>2</sub><sup>+</sup> 빔의 존재를 보여주고 있

며, 이는 이 주입기에는 원하지 않는 질량이나 에너지의 불순이온들을 걸러낼 수 있는 분해전자석(analyzing magnet)이 없기 때문에 나타나는 현상으로 보여진다.

결국 이 가스이온주입기는 앞에서 언급한 고품질 이온주입조건에 부적합하며, 질량분해와 빔 주사(scanning) 기능을 갖춘 반도체 이온주입기를 대안으로 고려하게 되었다. 그러나 현재 이 장치의 표적에서의 조사전류용량은 0.15 mA 정도로서 최소한 10배 정도 인출전류를 증가시켜 사용할 수 있는 방안을 강구해야 할 것으로 판단된다.

기본공정 연구를 위해 양성자조사만은 불가피하게 프랑스의 IBS(Ion Beam Services)사에 의뢰하였다. 선량은 3, 6, 9, 12x10<sup>16</sup> H<sup>+</sup>/cm<sup>2</sup> 내 가지이며, 이온주입시 채널링현상을 피하기 위해 시료면을 약 7° 기울여 조사되도록 하였다. 이중에 9x10<sup>16</sup> H<sup>+</sup>/cm<sup>2</sup> 시료에 대한 수소깊이분포특성을 ERD와 SIMS를 이용하여 파악하였다. 그림 2(a)의 ERD 스펙트럼으로부터 65 keV 양성자의 비정에 해당되는 640 nm 위치에 예상대로 단일 피크가 형성됨을 확인할 수 있었으며, 그림 2(b)의 SIMS 스펙트럼에서 피크위치는 약 580 nm로서 ERD결과와 다소 차이가 나지만 정상적인 단일 수소분포를 재확인할 수 있었다.

그림 3(a)는 양성자주입시료에서 상해밴드(damage band)가 TRIM 전산모사결과와 전반적으로 일치하고 있음을 보여주고 있다. 비정영역에서 측정

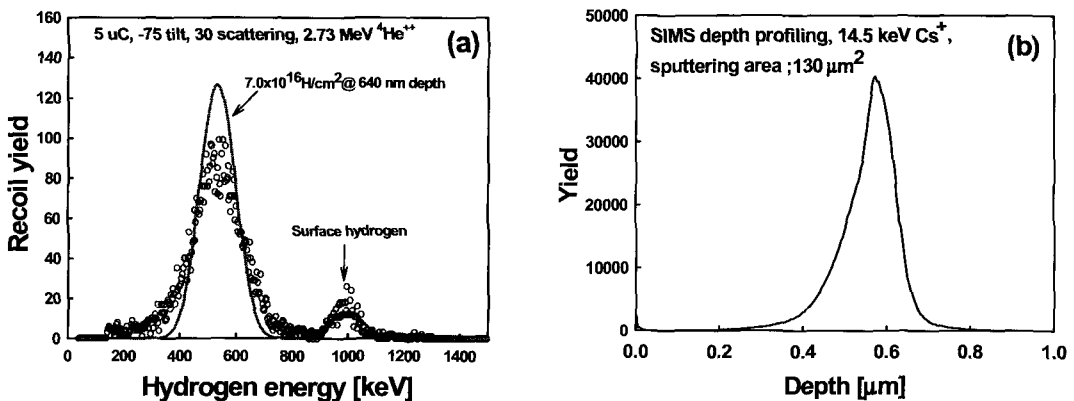


그림 2. Hydrogen depth profiling by (a) ERD (Elastic Recoil Detection), and (b) SIMS from Si implanted at a dose of 9x10<sup>16</sup> H<sup>+</sup>/cm<sup>2</sup> with 65 keV proton beam.

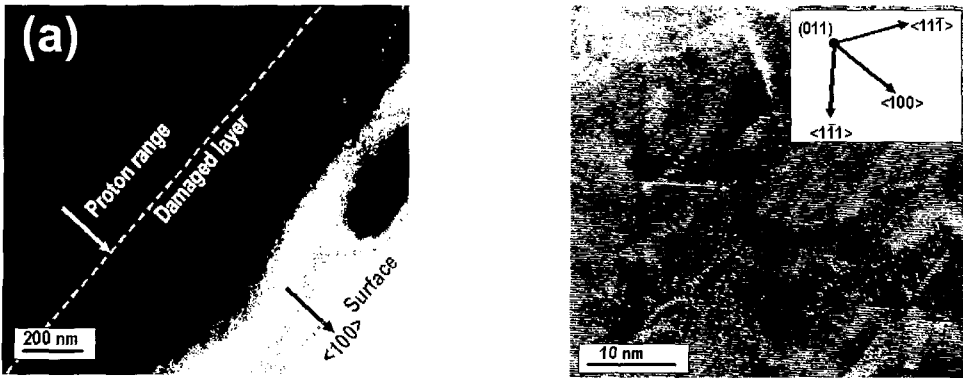


그림 3. X-TEM images showing (a) damaged layer, and (b) three different orientations of platelets in the damaged layer in Si implanted at a dose of  $6 \times 10^{16}$   $H^+/cm^2$  with 65 keV proton beam before annealing.

된 그림 3(b)를 살펴보면 양성자주입에 의해 생성되는 결함은 대부분 미세 판상(platelet-like) 결함이며 두 종류의  $\{111\}$  platelet과 한 종류의  $\{100\}$  platelet을 볼 수 있다 [16]. 이 경우 전자빔의 방향은  $\langle 011 \rangle$ 이며, platelet들의 두께는 0.3-0.6 nm(1-2 원자층)이고 직경은 10-25 nm 범위에 있다. (111)과 (100) 면들은 Si 결정내에서 밀집된(closely packed) 면들로서, 수소원자들의 용집에 의해 결함들이 쉽게 형성된다. 특히 표면과 평행한 (100) 면상에서의 platelet형성이 상대적으로 우세하며 [17], 이는 이 면상에서의 생성에너지가 더 낮기 때문으로 여겨진다. 결함내에는 Si-H, H-H, 준안정  $H_2^+$  complex 등 몇 가지 상태로 수소원자들이 존재하는 것으로

알려져 있으나 이들의 물리적상태를 확인하기는 어렵다 [18, 19].

선량이 증가하면 상해밀도 증가 및 상호반응으로 인해 기포(bubble)가 형성되며, 고선량( $>10^{17}$   $H^+/cm^2$ )에서는 기포 성장에 따른 blister(및 flake)형성이 관찰된다 [16]. 본 연구에서 가장 높은 선량에서( $1.2 \times 10^{17}$   $H^+/cm^2$ ) TEM측정을 통한 상해층에서의 기포관찰은 실패하였으나, 그림 4와 같이 열처리 없이도 Si 표면에 blister가 형성됨을 관찰하였다. 그림 5는 이 시료의 X-TEM 영상을 보여주고 있으며, 이온주입만으로도 640 nm 비정위치에 micro-cavity들이 성장하여 표면과 평행하게 crack을 형성하고 있음을 볼 수 있다 [9,10,19].

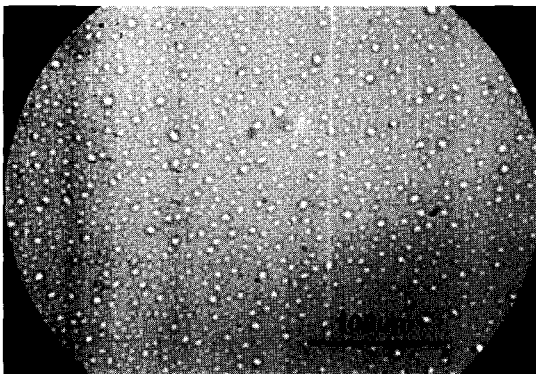


그림 4. Photograph of Si wafer for implantation dose of  $1.2 \times 10^{17}$   $H^+/cm^2$  with 65 keV proton beam without thermal treatment.

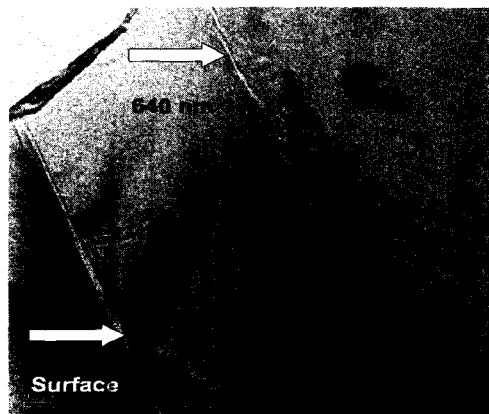


그림 5. X-TEM image of Si implanted at a dose of  $1.2 \times 10^{17}$   $H^+/cm^2$ .

### 2.3 Splitting을 위한 1차 열처리공정 연구

앞 절에서 언급한 바와 같이 Si 표면에 저온에서(25~300°C) 과량의 수소 이온을 주입하게 되면 열처리 없이도 blistering/flaking이 일어나게 된다. 한편 저온에서 적정량을 조사시키면 표면에 눈에 띄는 변화가 없으나, 이를 고온(400~700°C)에서 열처리하면 blistering과 flaking이 일어난다. 이러한 제한적인 수소주입시 시료표면은 다른 웨이퍼와 직접접합이 가능할 정도로 매끄러운 표면상태를 유지한다.

열처리를 하면 결함내 포획되어 있는 수소원자들이 확산되어 수소가스로 이루어진 micro-cavity들을 형성하며, 포획된 기체의 압력증가가 micro-cavity 팽창과 성장의 원동력이 된다. 만일 기계적 특성이 충분한 기판(handle wafer)을 상부층에 접합하면, 가스압력 효과에 의한 상부층의 탄성변형은 억제되고 micro-cavity들 간의 반응이 결함표면과 평행한 micro-crack들의 전파로 이어져 전체 웨이퍼가 동시에 분리되는 현상이 나타나게 된다. 이 기판은 전달층(transferred layer)에 대한 stiffener 뿐만 아니라 지지층 역할도 동시에 수행한다.

### 1) Ion-cut을 위한 최적 이온주입 및 1차열처리 조건 결정

이러한 Ion-cut이 일어나게 하기 위해서는 조사하는 수소이온의 양, 열처리 온도와 시간 등의 적정범위를 결정하여야 한다. 이온조사 후에도 표면상태는 유지하되, 열처리 후에는 충분한 blistering과 flaking이 일어나는 조건을 추적하였다. 이러한 조건을 찾기 위하여 실리콘 웨이퍼에 65 keV 양성자 조사량을 3, 6, 9,  $12 \times 10^{16} \text{ H}^+/\text{cm}^2$ 로 변화시켜 주입하였으며, 이온조사 후 시료표면을 500배 광학현미경을 이용하여 관찰하였다.

$3 \sim 9 \times 10^{16} \text{ H}^+/\text{cm}^2$ 로 조사시킨 시료의 경우에는 표면에 아무런 변화가 나타나지 않았으나,  $12 \times 10^{16} \text{ H}^+/\text{cm}^2$ 로 조사시킨 시료의 경우 blistering이 일어났다. 즉, 최대 이온조사량은  $9 \sim 12 \times 10^{16} \text{ H}^+/\text{cm}^2$  사이에 있음을 알 수 있었다.  $3 \sim 9 \times 10^{16} \text{ H}^+/\text{cm}^2$ 로 조사시킨 시료들은 450°C, 550°C, 650°C 세 단계 온도에서 각각 5, 10, 20, 30분간 열처리하였다. 가장 낮은 선량인  $3 \times 10^{16} \text{ H}^+/\text{cm}^2$ 로 조사시킨 시료의 경우 어떠한 조건에서도 blister나 flake가 형성되지 않았다.

그림 6(a)에  $6 \times 10^{16} \text{ H}^+/\text{cm}^2$ 로 조사시킨 시료의 광학현미경 사진을 나타내었다. 이 시료의 경우

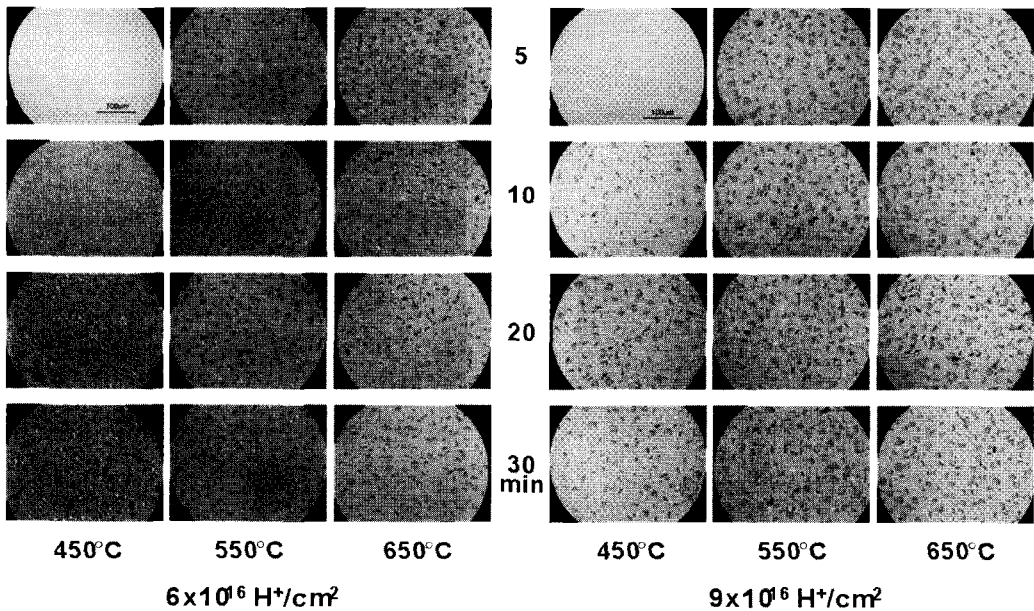


그림 6. Photographs of Si wafer for implantation doses of (a)  $6 \times 10^{16} \text{ H}^+/\text{cm}^2$ , and (b)  $9 \times 10^{16} \text{ H}^+/\text{cm}^2$  with thermal treatment.

450°C에서 5분 열처리 한 경우에는 표면에 아무 변화가 일어나지 않았으나 450°C에서 10분 열처리 한 결과 수 마이크론 크기의 blister가 나타나기 시작하였다. 450°C에서 20분이 지나자 flake가 나타나기 시작하였으며, 450°C 30분에서는 flaking의 정도가 심해짐을 알 수 있었다. 550°C와 650°C 열처리에서는 시간에 상관없이 blister와 flake가 나타났으며, 이 조건에서 blister와 flake의 정도는 시간에 따라 큰 변화가 없었으나 온도가 높아질수록 flake의 크기가 크게 나타남을 알 수 있었다.

그림 6(b)에서는  $9 \times 10^{16} \text{ H}^+/\text{cm}^2$  시료의 사진을 볼 수 있으며,  $6 \times 10^{16} \text{ H}^+/\text{cm}^2$ 로 조사시킨 경우와 전반적으로는 유사한 경향을 나타냈다. 450°C로 5분간 열처리한 경우 blister만 나타났으며 10분 이후부터 flake도 나타나기 시작했다. 450°C 열처리한 경우 flaking의 정도는 시간이 증가함에 따라 심해짐을 알 수 있었다. 550°C와 650°C의 열처리한 경우, blistering과 flaking의 정도는 시간에 따라 큰 변화가 없이 포화되는 양상을 보였으며, 열처리 온도가 높을수록 flake의 크기가 크게 나타남을 알 수 있었다. 동일 열처리 조건에서 조사량에 따른 flaking 정도를 비교하여보면 조사량이 큰 경우 flake의 크기가 좀 더 크게 나타났다.

이 실험을 통해 양성자 조사량은  $6 \sim 9 \times 10^{16} \text{ H}^+/\text{cm}^2$  범위 내에서 조사되어야 함을 알 수 있었

으며, 열처리 시간이 550~650°C에서 10분 이상만 되면 충분한 flaking이 일어남을 알 수 있었다. 따라서 조사량은  $6 \times 10^{16} \text{ H}^+/\text{cm}^2$ , 열처리 온도와 시간은 650°C에서 20분 정도가 ion-cut을 위한 최적조건으로 예상된다.

## 2) 열처리에 의한 미세구조 변화

그림 7은 조사량은  $6 \times 10^{16} \text{ H}^+/\text{cm}^2$ , 열처리 온도와 시간은 600°C에서 30분인 시료의 고배율 X-TEM 사진으로서 화살표(A)로 표시된 것과 같은 (100)면상의 결함들이 아직 상당수 관찰됨을 볼 수 있다. 표면상태가 다소 불량하여 유감스럽게도 결정상 관찰은 용이하지 않지만, 상해층에서의 뚜렷한 변화는 상해층 하단부에 형성되는 비정질띠(amorphous band)이며 전반적으로 (100)면과 평행을 유지하고 있다.

그림 8은 저배율 X-TEM 사진으로서 TEM 측정을 위해 접착된 웨이퍼 2장이 동시에 나타나며, 웨이퍼 사이의 에폭시 접착층도 보이고 있다. 화살표(B)에는 micro-crack들이, 화살표(A)에는 완전히 분리된 층을 보여주고 있으며, 비정질띠와 마찬가지로 micro-crack들도 상해층의 하부에 위치한다. 이러한 micro-crack들은 비정질층에서 생성되는 것으로 알려져 있으며 [19], 비정질층내의 수소가스 압력에 의한 응력이 Si의 임계과쇄값을 넘으면 발생한다.

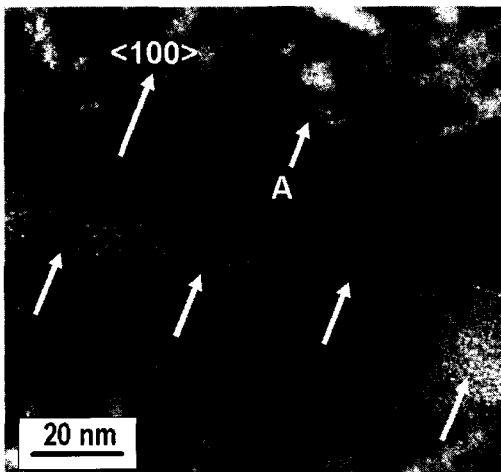


그림 7. X-TEM image of damaged layer after annealing in Si implanted at a dose of  $6 \times 10^{16} \text{ H}^+/\text{cm}^2$ .

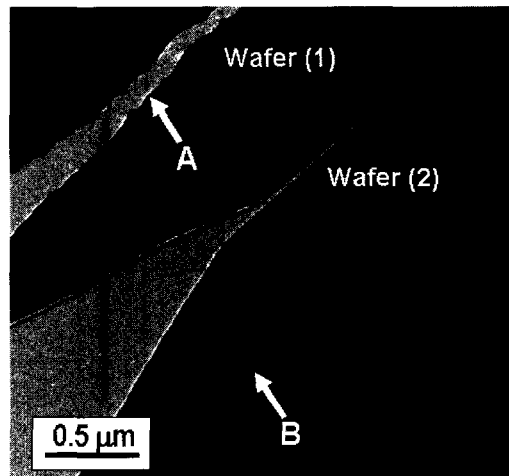


그림 8. Image of micro-crack in the damaged layer after annealing in Si implanted at a dose of  $6 \times 10^{16} \text{ H}^+/\text{cm}^2$ .

### 3. 결 론

Ion-cut 기술을 이용한 SOI 웨이퍼 제조공정의 1 단계인 양성자주입 및 열처리공정을 확립하였다. 전산모사를 이용한 이온주입조건 조사결과 ion-cut을 이용한 표준형 SOI 웨이퍼(200 nm SOI, 400 nm BOX) 제조를 위해서는 65 keV의 양성자 조사가 요구됨을 알 수 있었다. 양성자조사시료의 수소깊이분포, 비정위치의 결합형성특성을 ERD, X-TEM, SIMS 등을 이용하여 파악하여 전산모사결과와 비교하였다. ERD 스펙트럼으로부터 65 keV 양성자의 비정에 해당되는 640 nm 위치에 예상대로 단일 피크가 형성됨을 확인할 수 있었으며, SIMS 측정에 의해서는 정상적인 단일 수소피크를 재확인할 수 있었다.

X-TEM사진은 양성자주입시료에서 상해밴드(damage band)가 TRIM 전산모사결과와 전반적으로 일치하고 있음을 보여주었다. 비정영역에서 양성자 주입에 의해 생성되는 결합은 대부분 미세 판상결합이며 {111}과 {100} platelet들을 볼 수 있었으며, 생성에너지가 낮은 (100) 면상에서의 platelet형성이 상대적으로 우세하였다.

고선량( $>10^{17}$  H<sup>+</sup>/cm<sup>2</sup>)에서는 기포 성장에 따른 blister(및 flake) 형성이 관찰될 수 있다고 보고되고 있으며, 본 연구에서도 가장 높은 선량에서 ( $1.2 \times 10^{17}$  H<sup>+</sup>/cm<sup>2</sup>) 열처리 없이도 Si 표면에 blister가 형성됨을 관찰하였다. 아울러 X-TEM 영상을 통해 640 nm 비정위치에 micro-cavity들이 성장하여 표면과 평행하게 crack을 형성하고 있음을 볼 수 있었다.

웨이퍼분리를 위한 1차 열처리 시험결과 유효 양성자 조사선량의 범위는  $6 \sim 9 \times 10^{16}$  H<sup>+</sup>/cm<sup>2</sup>이며, 열처리 조건(350~650℃, 5~30분)에 따라 blistering/flaking 상황이 변하며, 최적선량은  $6 \times 10^{16}$  H<sup>+</sup>/cm<sup>2</sup>, 최적열처리 조건은 600℃, 30분으로 나타났다.

아닐링에 의한 미세구조 변화의 전개과정을 X-TEM을 이용하여 조사하였다. 아닐링시료에서도 (100)면상의 결합들이 아직 상당수 관찰되며, 상해층에서의 뚜렷한 변화는 상해층 하단부에 형성되는 비정질띠(amorphous band)로서 전반적으로 (100)면과 평행을 유지함을 알 수 있었다. 또한 micro-

crack들이 비정질층과 거의 유사한 위치에서 발견되며, 이로서 micro-crack들은 비정질층에서 생성되는 것임을 알 수 있었다.

### 감사의 글

본 연구는 과학기술부에서 시행하는 프론티어사업의 지원에 의해 이루어진 연구로서, 관계부처에 감사드립니다.

### 참 고 문 헌

- [1] S. Cristoloveanu, Solid State Electronics **45**, 1403 (2001).
- [2] A. Ploessel and G. Krauter, Solid-State Electronics **44**, 775 (2000).
- [3] Next generation Semiconductor Wafer, SOI wafer and its manufacturing method invented by Canon, Eltran, <http://www.canon.com/technology/production/index.com>.
- [4] A. Ploessel and G. Krauter, Wafer direct bonding: tailoring adhesion between brittle materials, Materials Science & Engineering, **R25**, 1 (1999).
- [5] Q.-Y. Tong and U. Goesele, Semiconductor Wafer Bonding-Science & Technology, (John Wiley & Sons, New York, 1999), pp. 1-15.
- [6] S. S. Iyer and A. J. Auberton-Herve, Silicon Wafer Bonding Technology for VLSI and MEMS Applications, The Institution of Electrical Engineers, 2002.
- [7] J. Haisma and G.A.C.M. Spierings, Mat. Sci. Eng. **R269**, 1 (2002).
- [8] A. Berthold, B. Jakoby and M.J. Vellekoop, Sensors and Actuators A **68**, 410 (1998).
- [9] M. Bruel, Nucl. Instr. Meth. **108**, 313 (1996).
- [10] B. Aspar, M. Bruel, H. Moriceau, C. Maleville, T. Poumeyrol, A.M. Papon, A. Claverie, and G. Benassayag, Microelectronic Engineering **36**, 233 (1997).
- [11] C. Maleville, B. Aspar, T. Poumeyrol, H. Moriceau, M. Bruel, A. J. Auberton-Herve, and

- T. Barge, *Mat. Sci. & Eng. B* **46**, 14 (1997).
- [12] J. D. Hunn, S. P. Withrow, C. W. White, R. E. Clausing, L. Heatherly, C. P. Christian, and N. R. Parikh, *Nucl. Instr. Meth. B* **99**, 602 (1995).
- [13] T. W. Simpson, I.V. Mitchell, G. O. Este, and F. R. Shepherd, *Nucl. Instr. Meth. B* **148**, 381 (1999).
- [14] C. H. Yun and N. W. Cheung, *J. Microelectro-mechanical Systems* **9**, 474 (2000).
- [15] G.D. Arrigo, S. Coffa, and C. Spinella, *Sensors and Actuators A* **3278**, 1 (2002).
- [16] S. Romani and J. H. Evans, *Nucl. Instr. Meth. B* **44**, 313 (1990).
- [17] H. Iwata, M. Takagi, Y. Tokuda, and T. Imura, *J. Crystal Growth* **210**, 94 (2000)
- [18] C.G. Van de Walle, *Phy. Rev. B* **40**, 4579 (1994).
- [19] J. Wang, Q. Xiao, H. Yu, B. Shao, and A. Liu, *Microelectronic Eng.* **66**, 314 (2003).