

고압의 H₂ 가스 열처리에 따른 원자층 증착 HfO₂ 박막의 특성 연구

안승준*

선문대학교 자연과학대학 신소재과학과, 충남 아산시 탕정면 갈산리 100, 336-708

박철근 · 안성준

선문대학교 공과대학 정보통신공학부, 충남 아산시 탕정면 갈산리 100, 336-708

(2005년 8월 16일 받음, 2005년 9월 7일 최종수정본 받음)

새로운 저온 박막증착 공정인 원자층 증착방법으로 증착된 HfO₂ 박막을 게이트의 유전물질로 사용하여 MOSFET 소자를 제작하기 위하여 HfO₂ 박막의 특성을 개선하고 평가하였다. MOSFET 소자는 p-type (100) 실리콘 웨이퍼 위에 두께가 5~6 nm인 원자층 증착 HfO₂ 박막을 증착한 다음, 압력이 1~20 atm의 H₂ 가스로 열처리 하여 활성 영역이 5×10⁻⁵ cm²이 되도록 알루미늄으로 전극을 증착하였다. 제작된 MOSFET 소자는 열처리 압력이 20 atm일 경우 5~10% 정도 드레인 전류와 transconductance가 개선되었으며, 이것은 고집적화된 소자의 신뢰성 향상에 크게 기여할 것으로 생각된다.

주제어 : HfO₂ 박막, 원자층 증착방법, 고유전막, 고압 H₂ 가스 열처리, transconductance

I. 서 론

Metal-oxide-semiconductor field effect transistor(MOSFET) 소자의 제조에 있어서 게이트의 유전물질로 사용하는 SiO₂ 박막은 고온의 반응로에서 실리콘 웨이퍼를 열적으로 산화시켜 박막을 성장시킨다. 그러나 소자가 점점 고집적화 됨에 따라 많은 연구자들이 SiO₂의 두께가 ~1 nm로 얇아져서 발생하는 터널링 전류와 과도한 boron 침투를 방지할 수 있는 새로운 게이트용 고유전물질의 개발에 주력하고 있다.

새로운 저온 박막증착 공정인 원자층 증착방법(atomic layer deposition: ALD) 방법은 1979년 Finland의 Suntola[1, 2] 교수에 의해 atomic layer epitaxy(ALE)라는 이름으로 처음 소개되었으며 초기에는 형광층 박막의 증착에 응용되었으나 1990년대 중반에 이르러 기존의 증착 공정에 한계를 극복하기 위한 새로운 반도체 공정으로 대두되었다. 원자층 증착방법[3-8]은 기존의 화학기상 증착방법(chemical vapor deposition: CVD)[9, 10]과는 달리, 각각의 반응 기체들을 개별적으로 분리하여 일정한 시간동안 반응로(reactor)에 공급하여 실리콘 웨이퍼의 표면에서 반응 기체들이 순차적으로 표면포화반응(saturated surface reaction)에 의한 화학적 흡착반응과 탈착반응이 일어나도록 하는 새로운 개념의 박막증착 기술이다(Fig. 1 참조). Fig. 1은 원자층 증착방법에서 반응물질(precursor)의 표면포화반응 메커니즘을 보여주고 있다.

원자층 증착방법은 낮은 온도에서 증착이 가능하고, 박막의

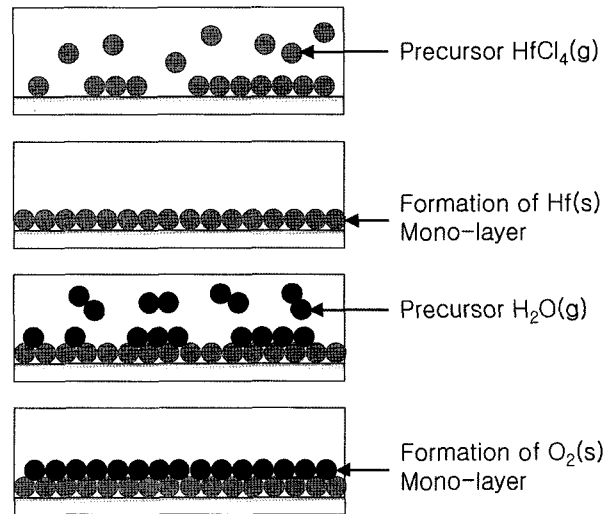


Fig. 1. Schematic diagram of HfO₂ ALD process with HfCl₄ and H₂O as precursors.

두께를 정밀하게 제어할 수 있어서 균일성이 우수한 박막을 증착할 수 있다. 그리고 다성분계 박막의 조성을 정밀하게 제어하는 것이 용이하고, 박막증착 시 particle 발생량이 매우 낮으며, 넓은 대용량의 실리콘 웨이퍼에 대해서는 박막의 균일성이 우수하고, 박막 내의 불순물 농도가 낮을 뿐 아니라 초미세구조에서도 단차 피복성이 우수한(~95% 이상) 장점이 있다.

그리고 원자층 증착방법으로 증착된 고 유전박막을 게이트나 콘덴서의 유전물질로 사용할 경우 무엇보다도 저온에서 대면적의 박막증착이 가능하기 때문에 기존의 화학기상 증착방

*Tel: (041) 530-2261, E-mail: sjan@sunmoon.ac.kr

법(확산 및 LPCVD 포함)에서 문제점으로 대두되고 있는 높은 thermal budget의 단점도 배제할 수 있을 뿐 아니라 박막의 특성(결정성, 전기적 특성, 표면 거칠기 등)을 향상시킬 수 있어서 원자층 증착방법이 효과적일 것으로 생각된다[11, 12]. 특히, 원자층 증착기술은 대형화가 매우 용이한 장점이 있는데, 일례로 ASM Microchemistry사에서는 대형의 유리 기판에 electro-luminescence(EL) 디스플레이용 ZnS 박막[13]을 증착할 수 있는 원자층 증착장비를 상용화 하여 원자층 증착기술의 대형화 가능성을 검증하였다. 현재에 원자층 증착 방법으로 증착할 수 있는 박막은 산화막(SiO₂, Al₂O₃, Ta₂O₅, HfO₂)과 질화막(Si₃N₄, TiN, TaN)으로 실질적으로 소자에 적용되고 있다.

본 연구에서는 차세대 나노 소자용 고유전 박막을 새로운 박막증착 기술인 원자층 증착방법으로 HfO₂ 박막을 증착한 다음 고압의 H₂ 가스로 열처리[14, 15]하여 박막의 전기적 특성 및 물리적 특성을 평가하였다.

II. 실험 및 실험방법

원자층 증착방법으로 증착된 HfO₂ 박막의 특성 및 고압(1~20 atm)의 H₂ 가스 열처리 효과를 평가하기 위하여 MOSFET 소자를 제작하였다. 먼저 p-type (100) 실리콘 웨이퍼에 필드 산화막을 성장시킨 다음 활성 영역 마스크로 패터닝을 하였다. 고유전물질인 HfO₂ 박막을 원자층 증착방법으로 증착하기 전에 자연산화막을 제거하기 위하여 DI water와 HF 용액을 이용하여 세정하였다.

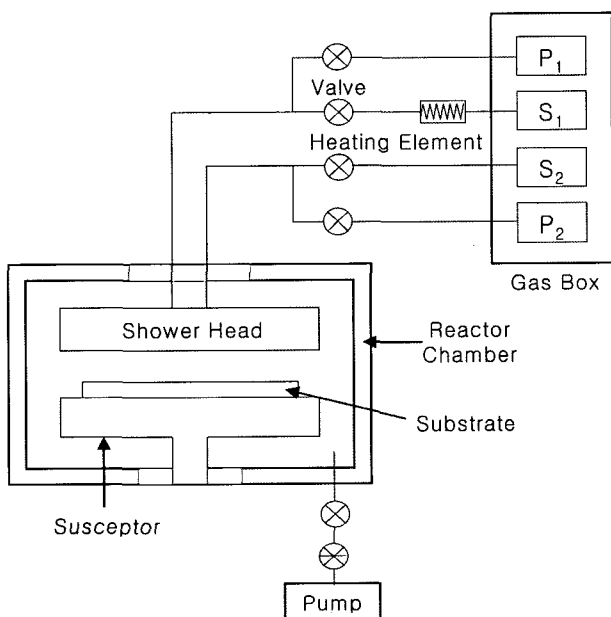


Fig. 2. Schematic diagram of the ALD system.

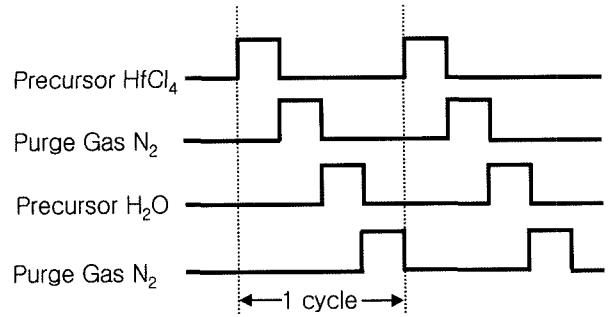


Fig. 3. Sequence of the precursor and purge gas-flow for the HfO₂ ALD process.

Fig. 2는 원자층 증착방법으로 HfO₂ 박막을 증착하기 위한 실험장치도 이다. HfO₂ 박막을 증착하기 위하여 열처리 장치(heating element)로 고체의 hafnium tetra-chloride(HfCl₄)를 190~200°C의 온도에서 가열하여 기화시켜서 증기화 된 H₂O와 함께 반응물질로 사용하였다. Fig. 3과 같이 반응물질과 N₂ 가스를 교대로 흘려주는 방법으로 HfCl₄(1.2~2.0 s), N₂ purge(5.0 s), H₂O(1.2~2.0 s), N₂ purge(5.0 s)를 한 주기로 하여 증착하고자 하는 박막의 두께에 따라 50~500 주기를 증착하였다. N₂ 가스는 반응물질 운반가스와 purge 가스로 사용하였으며 반응로의 압력은 10~100 mtorr 정도로 유지하였다.

적정한 박막 증착율을 유지하고 박막의 구조와 결정 동역학을 고려하여 증착온도는 350°C로 결정하였다. 고압의 H₂ 가스에 의한 열처리를 하기 위하여 Fig. 4와 같은 고압 열처리 반응로를 이용하여 여러 가지 조건으로 증착된 HfO₂ 박막을 열처리하였다. 소자의 전극은 5×10⁻⁵ cm²의 Al 전극으로 패터닝 하였으며 MOSFET 소자의 전기적 특성을 평가하기 위하여 HP 4155A semiconductor parameter analyzer를 사용하여 I-V 특성을 측정하였다.

III. 실험결과 및 토의

본 연구에서는 고체의 HfCl₄를 반응물에 인입하기 전에 열처리 장치로 190~200°C까지 가열하여 기화시켜 산소와 반응

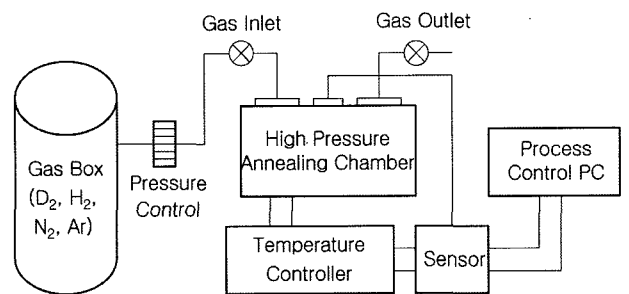


Fig. 4. Schematic diagram of the high pressure anneal system.

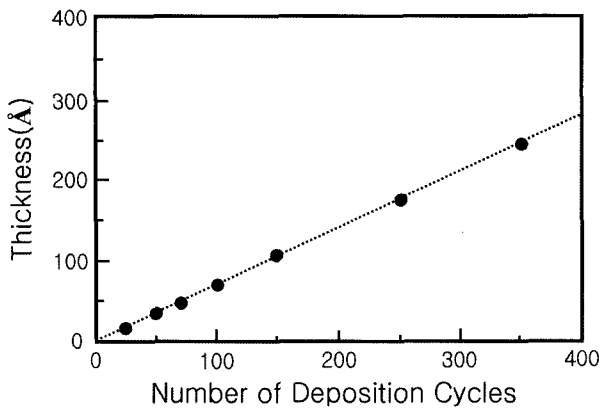


Fig. 5. Thickness variation with the number of deposition cycles at 350°C.

할 Hf의 전구체(precursor)를 형성하였다. 반응로의 증착온도는 350°C로 유지한 다음 기화된 HfCl₄와 H₂O를 반응물질로, 그리고 N₂ 가스를 purge 가스로 사용하여 Fig. 3과 같은 공정으로 70 주기를 증착한 결과 두께가 ~5 nm의 원자층 증착 HfO₂ 박막을 얻었다. Fig. 5는 증착온도가 350°C, 압력이 100 mtorr로 유지되는 반응로에서 증착 주기의 수에 따른 HfO₂ 박막의 두께변화를 보여주는 그래프로서 증착주기 당 박막의 증착율이 ~0.7 Å/cycle임을 알 수 있었다. 화학기상 증착방법에서 박막의 두께는 증착시간과 비례하는데 박막의 증착 메커니즘이 유사한 원자층 증착방법에서도 증착두께가 증착 주기의 수에 선형적으로 비례함을 Fig. 5에서 볼 수 있다.

반응로에 남아 있는 잔류 가스들의 가스상태 반응에 의한 부산물(by-product)을 피하기 위하여 HfCl₄(1.2~2.0 s), N₂ purge(5.0 s), H₂O(1.2~2.0 s), N₂ purge(5.0 s)의 순서로 반응물질과 N₂ 가스를 흘렸다. 반응물질보다 N₂ 가스의 주입 시간을 길게 하여 잔류 가스들을 반응로에서 완전히 제거함으로써 particle 발생의 원인이 되는 잔류가스에 의한 가스상태 반응을 방지하였다. HfCl₄는 산소보다 hydroxyl group과 더 쉽게 반응하기 때문에 박막의 증착온도가 높아질수록 hydroxyl group의 농도가 낮아져 박막 증착율이 낮아지지만 박막의 구조와 결정 동역학이 양호하여 증착온도는 350°C로 결정하였다[16]. 증착온도를 400°C로 올릴 경우 박막의 상태(phase)는 다결정 상태가 되어 전기적 특성은 우수할 수 있으나 박막의 증착율이 ~0.4 Å/cycle로 낮아져 양산성이 떨어지는 문제점이 있다. 반면에 250~300°C로 증착온도를 낮게 하면 증착율은 증가하지만 박막의 상태는 비정질이 되어 그 특성이 열화되는 단점이 있다[17].

MOSFET 소자를 고온, 고압의 forming 가스(FG: 3%의 H₂ 가스를 사용)나 H₂ 가스로 열처리할 경우 Si와 유전물질 사이에 계면층이 성장되기 때문에 대부분의 capacitance

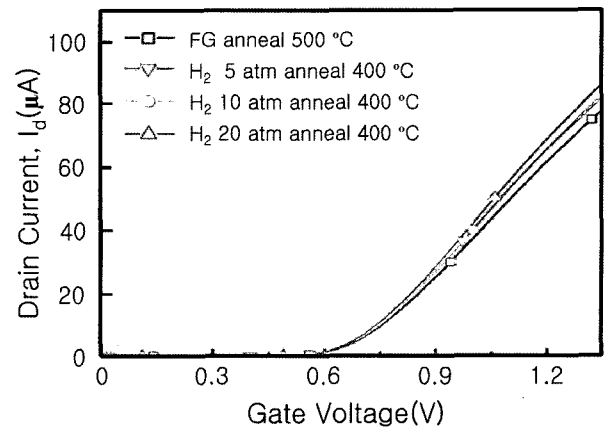


Fig. 6. I_d - V_g characteristics of MOSFET for the FG and high pressure H₂ anneal samples.

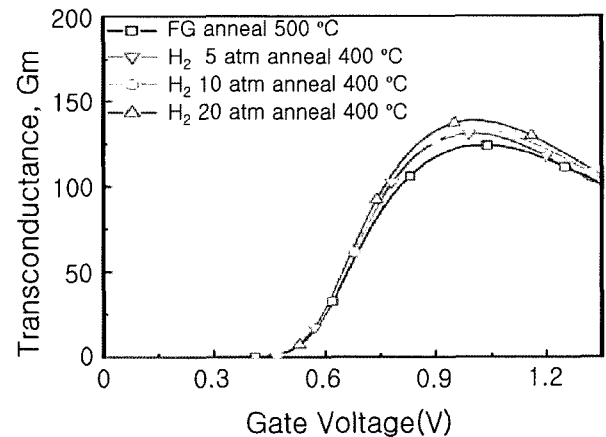


Fig. 7. G_m - V_g characteristics of MOSFET for the FG and high pressure H₂ anneal samples.

equivalent oxide thickness(CET)가 증가하게 되므로 소자의 전기적 특성이 변하게 된다. 그리고 성장된 계면층의 조성은 hafnium silicate로 추정할 수 있는데, 그것은 계면층의 유전상수가 SiO₂ 보다 높기 때문이며 이로 인하여 역시 소자의 특성이 바뀔 수 있다. HfO₂/Si 계면의 H₂ incorporating(doping) 효과를 알아보기 위하여 여러 가지 인자로 증착된 HfO₂ 박막을 500°C의 forming 가스와 400°C에서 1~20 atm의 H₂ 가스로 30분 동안 열처리하여 게이트 전압(V_g)에 대한 드레인 전류(I_d) 특성과 게이트 전압에 대한 transconductance(G_m) 특성을 평가하였다. 본 연구에서는 적절한 H₂ 가스의 열처리 압력(5, 10, 20 atm)에 대하여 MOSFET 소자의 I_d - V_g 특성(Fig. 6)과 G_m - V_g 특성(Fig. 7)을 측정된 결과 FG로 열처리한 경우보다 5~10% 정도 특성이 개선되었음을 알 수 있었다.

이것은 MOSFET 소자에서 대부분의 트랩 밀도는 유전물질/Si의 계면에서 실리콘 dangling bond로 존재하는데 계면의 트랩 밀도를 감소시키기 위하여 HfO₂ 박막을 증착한 후,

400°C에서 고압(1~20 atm)의 H₂ 가스로 30분 동안 열처리 하였다. 따라서 고압의 H₂ 가스로 열처리할 경우 H₂는 유전 물질 층을 통과하여 계면에 존재하고 있는 실리콘 dangling bond와 결합함으로써 계면의 트랩 밀도를 감소시키게 된다 [18, 19]. 소자의 성능은 계면의 트랩 밀도가 증가할수록 저하 되기 때문에 고압의 H₂ 가스로 열처리할 경우 소자의 수명과 전기적 특성(drain current I_d , transconductance G_m)이 향상 된 것으로 생각된다.

IV. 결 론

게이트의 절연막으로 사용하기 위하여 SiO₂ 박막을 대체할 수 있는 고유전 물질의 박막을 형성하는데, 원자층 증착방법 기술이 가장 유력한 기술로 평가받고 있다. 차세대 메모리 소자인 강유전체 메모리 소자의 유전박막과 자기 메모리 소자의 자성박막 층을 양산하는 방법으로도 원자층 증착방법 기술이 응용되고 있다.

본 연구에서는 새로운 저온 박막증착 공정인 원자층 증착 방법으로 증착된 HfO₂ 박막의 전기적 특성 및 물리적 특성을 평가하기 위하여 원자층 증착 HfO₂ 박막을 게이트 유전 물질로 사용하여 MOSFET 소자를 제작하였다. MOSFET 소자는 p-type (100) 실리콘 웨이퍼 위에 ~0.7 Å/cycle의 증착율로 두께가 ~5 nm인 HfO₂ 박막을 증착한 다음 400°C, 1~20 atm의 H₂ 가스와 500°C의 FG로 30분 동안 열처리하여 HfO₂/Si 계면의 H₂ incorporating(doping) 효과를 평가하였다. 제작된 MOSFET 소자의 열처리 압력이 증가할수록 I_d-V_g 특성과 G_m-V_g 특성이 향상되었으며, H₂ 가스의 열처리 압력이 20 atm일 경우 500°C의 FG로 열처리한 경우보다 5~10% 정도 I_d-V_g 특성과 G_m-V_g 특성이 개선되었다. 이것은 계면에 존재하고 있던 트랩 밀도의 감소에 의한 것으로 생각된다.

감사의 글

이 논문은 2005년도 정부(교육인적자원부)의 재원으로 한국대학교육협의회 대학교수 국내교류 연구비 지원에 의한 것임.

참고문헌

- [1] T. Suntola and J. Antson, U. S. Patent No. 4058430(1977).
- [2] T. Suntola, J. Hyvärinen, Ann. Rev. Mater. Sci., **15**, 177(1985).
- [3] O. Sneh, R.B. Clark-Phelps, A.R. Londergan, J. Winkler, and T.E. Seidel, Thin Solid Films, **402**, 248(2002).
- [4] R.G. Gordon, D. Hausmann, E. Kim, and J. Shepard, Chem. Vap. Deposition, **9**, 73(2003).
- [5] J.J. Ganem, I. Trimaille, I.C. Vickridge, D. Blin, and F. Martin, Nuclear Instruments and Methods in Physics Research B, **219-220**, 856(2004).
- [6] Y.S. Kim, H. Jeon, Y.D. Kim, and W.M. Kim, J. Korean Phys. Soc., **37**, 1045(2000).
- [7] H.S. Chang, H. Hwang, M.H. Cho, D.W. Moon, S.J. Doh, J.H. Lee, and N.I. Lee, Appl. Phys. Lett., **84**, 28(2004).
- [8] M. Leskela and M. Ritala, Thin Solid Films, **409**, 138(2002).
- [9] M.L. Hitchman, Chemical Vapor Deposition Principle and Application, Academic Press, p. 212(1993).
- [10] D.L. Smith, Thin Film Deposition, McGraw Hill Inc., p. 156(1995).
- [11] Y.S. Lin, R. Puthenkovilakam, and J.P. Chang, Appl. Phys. Lett., **81**, 2041(2002).
- [12] Y.K. Park, Y.S. Ahn, S.B. Kim, K.H. Lee, C.H. Cho, T.Y. Chung, and K. Kim, J. Korean Phys. Soc., **44**, 112(2004).
- [13] T. Suntola, Mat. Sci. Rep., 261(1989).
- [14] R. Choi, K. Onishi, C.S. Kang, H.J. Cho, Y.H. Kim, S. Krishnan, M.S. Akbar, and J.C. Lee, IEEE Electron Device Lett., **24**, 144(2003).
- [15] K. Onishi, C.S. Kang, R. Choi, H.J. Cho, S. Gopalan, R.E. Nieh, S.A. Krishnan, and J.C. Lee, IEEE Trans. Electron Devices, **50**, 384(2003).
- [16] T. Lee, J. Ahn, J. Oh, Y. Kim, Y.B. Kim, D.K. Choi, and J. Jung, J. Korean Phys. Soc., **42**, 272(2003).
- [17] N. Takahashi, S. Nonobe, and T. Nakamura, J. Solid State Chem., **177**, 3944(2004).
- [18] S. Mudanai, F. Li, S.B. Samavedam, P.J. Tobin, C.S. Kang, R. Nieh, J.C. Lee, L.F. Register, and S.K. Banerjee, IEEE Electron Device Lett., **23**, 728(2002).
- [19] R.J. Carter, E. Cartier, A. Kerber, L. Pantisano, T. Schram, and S. De Gendt, Appl. Phys. Lett., **83**, 533(2003).

Study on the Characteristics of ALD HfO₂ Thin Film by using the High Pressure H₂ Annealing

Seungjoon Ahn*

*Department of Physics & Advanced Materials Science, Sunmoon University,
100, Kalsan-ri, Tangjeong-myeon, Asan-si, Chungnam 336-708, Korea*

Chul Geun Park and Seong Joon Ahn

*Division of Information and Communication Engineering, Sunmoon University,
100, Kalsan-ri, Tangjeong-myeon, Asan-si, Chungnam 336-708, Korea*

(Received 16 August 2005, in final form 7 September 2005)

We have investigated and tried to improve the characteristics of the thin HfO₂ layer deposited by ALD for fabricating a MOSFET device where the HfO₂ film worked as the gate dielectric. The substrate of MOSFET device is p-type (100) silicon wafer over which the HfO₂ dielectric layer with thickness of 5~6 nm has been deposited. Then the HfO₂ film was annealed with 1~20 atm H₂ gas and subsequently aluminum electrodes was made so that the active area was 5×10^{-5} cm². We have found out that the drain current and transconductance increased by 5~10 % when the H₂ gas pressure was 20 atm, which significantly contributed to the reliable operation of the high-density MOSFET devices.

Key words : HfO₂ thin film, ALD, high x dielectric thin film, high pressure H₂ gas annealing, transconductance