

기술 특 집

대형 LCD TV 개발을 위한 시뮬레이션 S/W 기술 개발 동향

윤상호 ((주)사나이시스템)

I. 서 론

현재 평판 디스플레이(FPD, Flat Panel Display) 분야에서 가장 높은 비율을 차지하고 있는 액정 디스플레이(LCD, Liquid Crystal Display)는 저소비전력, 경량, 박형, 고해상도 등의 장점으로 휴대폰, PDA, 노트북 등과 같은 휴대용 단말기의 디스플레이 및 데스크탑(Desktop) 모니터와 같은 중소형 디스플레이 영역의 시장을 확고하게 점유하였을 뿐만 아니라, 30인치 이상의 대형 디스플레이 영역에서도 기술적인 경쟁력을 확보한 상태이다^[1].

그러나, 대형 LCD TV 적용을 위해 액정 디스플레이 패널의 대면적화 및 고정세화가 진행됨에 따라 액정 패널에 대한 소비전력, 휘도, 색재현성, 동영상 화질 등에 있어서의 사양이 보다 높아지고 있다. 따라서, 소비전력, 휘도, 색재현성 등과 같은 특성 향상 및 동영상 화질의 개선을 위한 구동 기술에 대한 연구가 더욱더 요구되고 있다^[2].

따라서, 본 고에서는 향후 고품위 LCD TV 응용제품으로써 액정 디스플레이의 경쟁력을 계속하여 유지하기 위한 제조업체의 요구에 부응하는 시뮬레이션 S/W의 역할과 이에 대한 적용 방안, S/W 구현의 문제점 및 해결 방안에 대해 살펴보기로 한다.

II. 시뮬레이션 S/W의 역할

현재까지 액정 셀 시뮬레이션 S/W는 액정 셀을 구성하고 있는 각 전극에 인가된 전압에 따른 액정 저동 해석 및 액정 분포에 따른 광 투과도의 시야각 특성에 대한 해석 기능을 제공하고 있다. 또한, 해석 결과를 다양하게 분석할 수 있는 분석 기능을 제공하고 있다.

이와 더불어, 향후 LCD TV 응용제품을 위한 시뮬레이션 S/W의 역할은 크게 최적의 액정 셀 설계와 동화상을 포함하는 패널 이미지 구현 특성에 대한 해석기능으로 구분할 수 있다.

전술한 액정 디스플레이의 색재현성, 휘도, 소비전력, 동영

상 화질 특성은 시야각 및 대비비 특성과 함께 강한 상호 연관성을 가지고 있다. 따라서, 고색재현성, 광시야각, 고대비비, 고휘도, 저소비전력, 고품위 화질을 얻기 위한 최적의 액정 셀 설계를 위한 시뮬레이션 S/W의 역할은 액정 셀의 특성 분석과 더불어 그 중요성이 실로 크다고 할 수 있다.

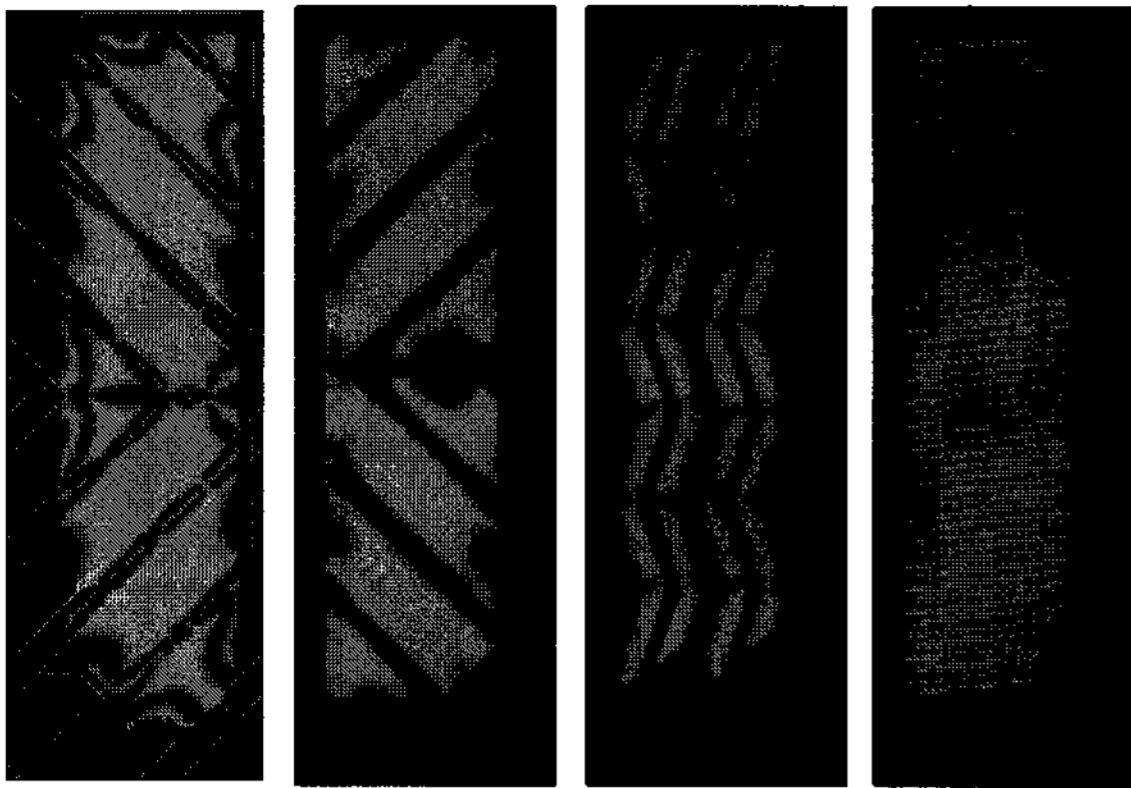
더욱이, 액정 디스플레이 대면적화에 따른 게이트 신호선(gate line) 및 데이터 신호선(data line)의 부하 증가, 고해상도에 따른 행 선택 시간(row-line time) 감소, 고품위 화질을 위한 화소 전압(pixel voltage)의 안정성 및 동화상 화질의 개선을 위한 새로운 구동 기술에 대한 요구는 패널의 회로 해석에 의한 이미지 구현 특성 분석의 중요성을 더욱 가중시키고 있다.

1. 최적의 액정 셀 설계

액정 디스플레이는 기본적으로 액정 물질이 가지고 있는 광 이방성에 기인한 좁은 시야각 및 시야각에 따른 색 변화 특성을 가지고 있다. 이러한 액정 디스플레이의 광 이방성에 기인한 열화 특성을 개선하기 위해서 각 제조업체는 IPS(In-Plane Switching), FFS(Fringe Field Switching), MVA(Multi-domain Vertical Align), PVA(Patterned Vertical Align) 등과 같은 이중 또는 다중 도메인(Multi-domain)을 이용한 액정 모드를 사용하고 있으며, 최근 Super IPS, Advanced-Ultra FFS, Premium MVA, Super PVA 등과 같은 향상된 액정 셀의 디자인을 계속하여 발표하고 있다^[3-5]. 그러나, 액정 셀의 디자인이 향상됨에 따라, 셀 내에 포함된 전극의 모양 및 구조가 복잡해져 텍스처 패턴(texture pattern) 및 오프 상태(off state)에서의 빛샘(light leakage) 분석이 더욱 중요하게 되었다.

1) 텍스처 패턴 분석

액정 셀의 디자인이 점점 더 복잡해짐에 따라, 전극의 모서리에서 발생하는 3차원 전계 성분에 의한 텍스처 패턴과 다중 도메인을 사용함에 따라 도메인 월(domain wall)에서 도메인의 불연속에 따른 텍스처 패턴이 발생하게 된다.



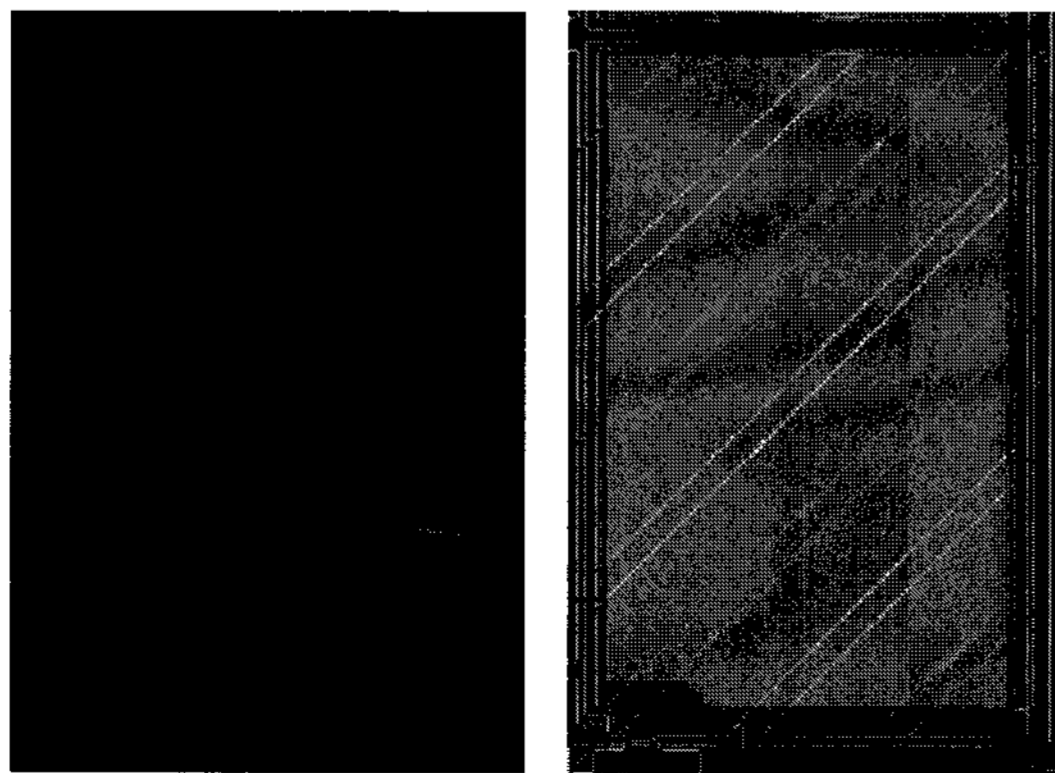
[그림 1] 각 모드 액정 셀에서의 전극 모서리와 도메인 월에 형성된 텍스처 패턴.

텍스처 패턴은 주로 셀의 투과도 측면에서 대부분 어두운 영역으로 나타나거나, 제어가 불가능하기 때문에 BM으로 막아 개구율 감소에 따른 액정 셀 전체의 투과율 저하를 가져오게 된다. 따라서, 액정 셀의 고휘도를 구현하기 위하여, 반드시 텍스처 패턴을 최소화 시켜줄 수 있는 최적의 액정 셀 설계 방안이 요구되고 있으며, 텍스처 패턴에 대한 정확한 해석을 필요로 하고 있다.

2) 오프 상태의 빛샘 분석

액정 셀의 빛샘 현상은 액정 디스플레이의 대비비를 감소시키는 원인으로 대비비를 증가시키기 위해서는 온 상태 (on state)의 휘도를 증가시키거나 오프 상태 (off state)의 휘도를 완벽 차단시켜야 한다. 그러나, 일반적으로 오프상태의 휘도를 완벽히 차단시키는 것이 보다 중요하게 여겨지고 있다.

게이트 라인의 오프 전압에 의해 발생하는 전계 성분에 의한 주변 액정 배향 분포의 변화 및 MVA 모드 돌기 (protrusion) 주변의 액정 배향 분포 변화는 오프 상태에서의 빛샘 현상을 유발하게 되는 주요 원인이다. 따라서, 전술한 빛샘 현상에 대한 정확한 해석을 수행하기 위해서는 게



(a) (b)

[그림 2] (a) 게이트 주변부 및 (b) 돌기 구조 영역에서의 빛샘 현상.

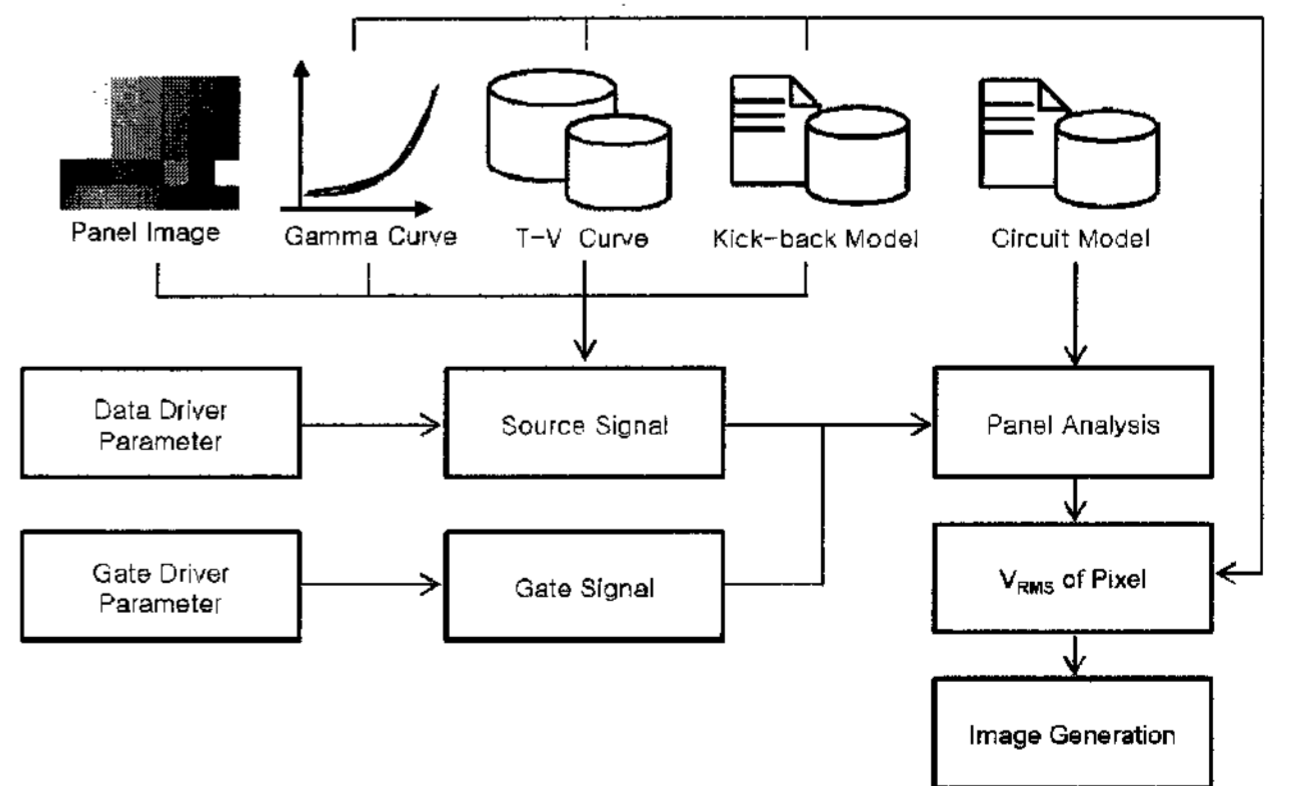
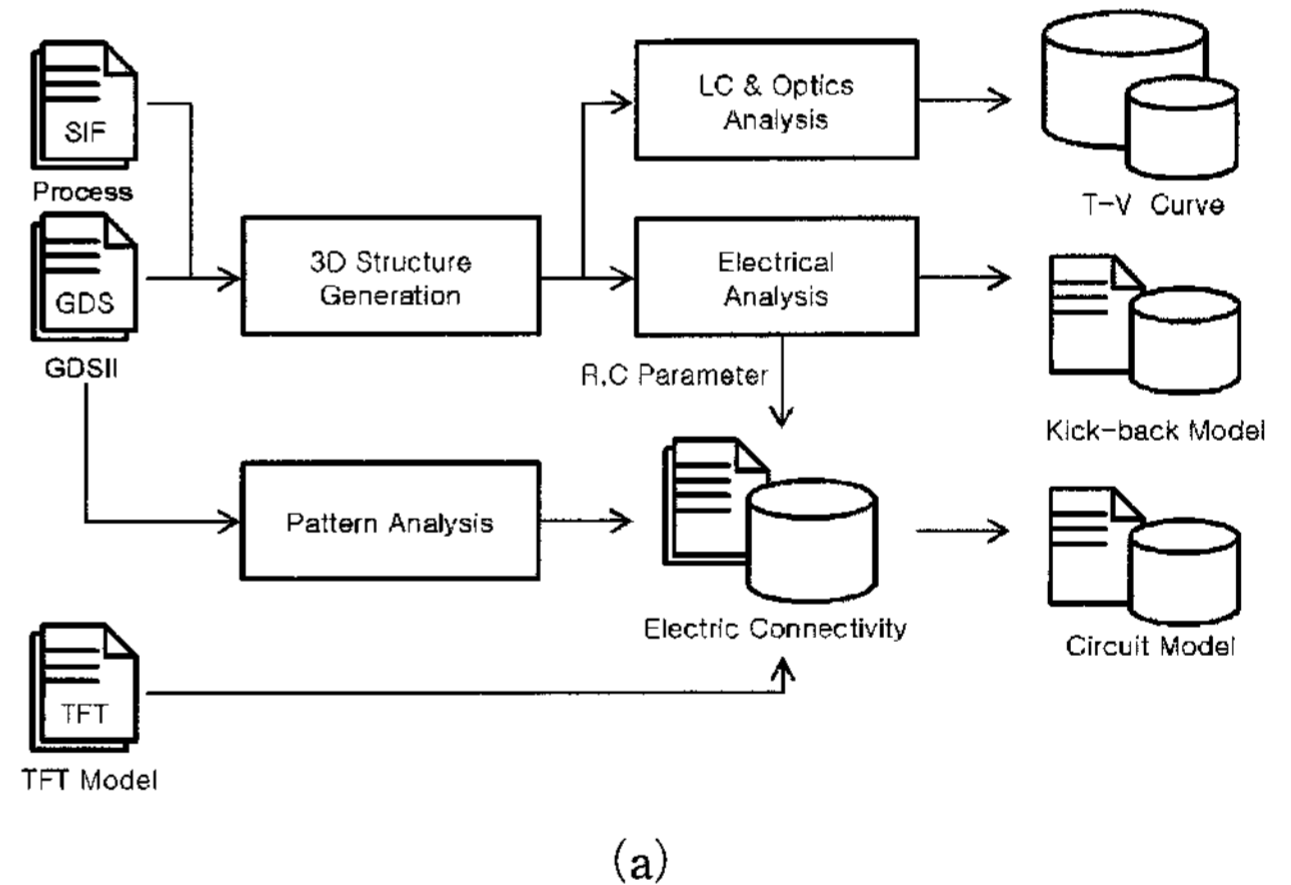
이트 라인 주변에 발생하는 전계 성분에 의한 액정 배향 분포 및 돌기 주변에서의 액정 배향 분포에 정확한 해석이 필요하다.

2. 회로 해석에 의한 이미지 구현 특성 해석

현재, LCD TV의 해상도는 40인치급 이하에서 주로 HD (high definition, 1366×768)급, 40인치급 이상에서 FHD (full high definition, 1920×1080)급이 사용되고 있다. 이와 같은 액정 디스플레이의 해상도 증가는 비단 LCD TV 뿐만이 아니라, 액정 디스플레이 전 분야에서 나타나고 있는 현상으로, 해상도의 증가는 대표적으로 행 선택 시간 (row-line time)의 감소를 가져오게 된다. 행 선택 시간의 감소는 액정 셀에 대한 정확한 기생 성분의 추출을 요구하며, 안정적인 화소 전압 (pixel voltage)을 제어하기 위한 구동 기법에 대한 정확한 분석을 요구하게 된다. 따라서, LCD TV 셀에 대한 회로 해석을 위해 3차원 액정 셀 등가회로 생성 및 회로 해석 환경의 필요성이 증가하고 있다.

1) 3차원 기생 성분(R, C) 계산

대형 LCD TV의 경우, 단위 셀 사이즈의 증가와 함께 계



[그림 3] TechWiz LCD 2006 버전의 시뮬레이션 개념도 : (a) 액정 특성 해석, (b) 패널 특성 해석.

이트 신호선 및 데이터 신호선의 부하 증가를 수반하게 된다. 더욱이, 향상된 액정 셀 디자인에서의 전극 모양이 복잡해짐에 따라, 횡전계 성분이 캐패시턴스 성분 및 저항 성분에 미치는 영향이 더욱 커질 것으로 예상된다. 따라서, 캐패시턴스 계산 모듈과 더불어 기생 저항 성분을 계산할 수 있는 수치해석 모듈의 필요성을 증가시키고 있다.

2) 액정 셀 등가회로 및 회로 해석

또한, 기생 성분 값의 증가는 등가회로의 변화를 요구하게 된다. 즉, 종래에 무시 가능하였던 기생 성분이 등가회로 상에 고려가 되어야 한다. 종래에는 액정 캐패시턴스만을 가변 캐패시턴스 모델로 고려하였으면 충분하였으나, 향후 가변 캐패시턴스 모델로 고려해야 하는 주변의 기생 캐패시턴스 성분이 늘어날 것으로 전망된다.

행 선택 시간 감소와 더불어서, 풀 컬러(full color)를 구현하기 위한 계조의 범위가 증가함에 따라, 화소 전압 제어에 대한 정확성을 요구하기 때문에 이미지에 대한 구현특성을 정확히 해석하기 위해서는 반드시 SPICE 시뮬레이션을 통한 회로해석 단계를 필요로 할 것으로 예상된다.

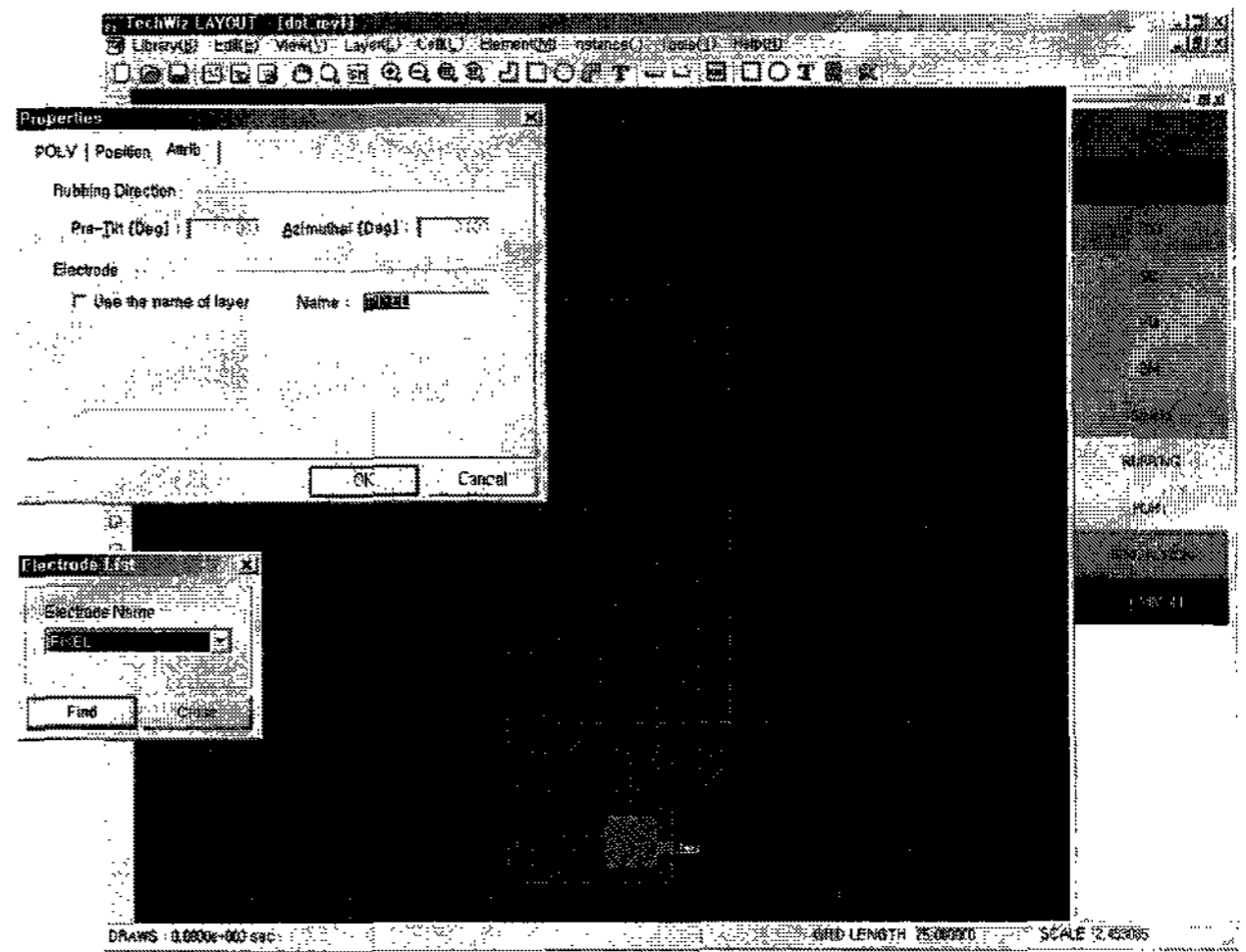
III. 시뮬레이션 S/W의 적용 방안

[그림 3]은 당사에서 현재 2005년말 릴리즈를 목표로 개발하고 있는 TechWiz LCD 2006 버전의 시뮬레이션 개념을 나타낸 개념도이다. [그림 3]을 참고로 하여, 향후 대형 LCD TV 액정 셀 개발을 위한 시뮬레이션 S/W의 적용 방안에 대하여 논의하고자 한다.

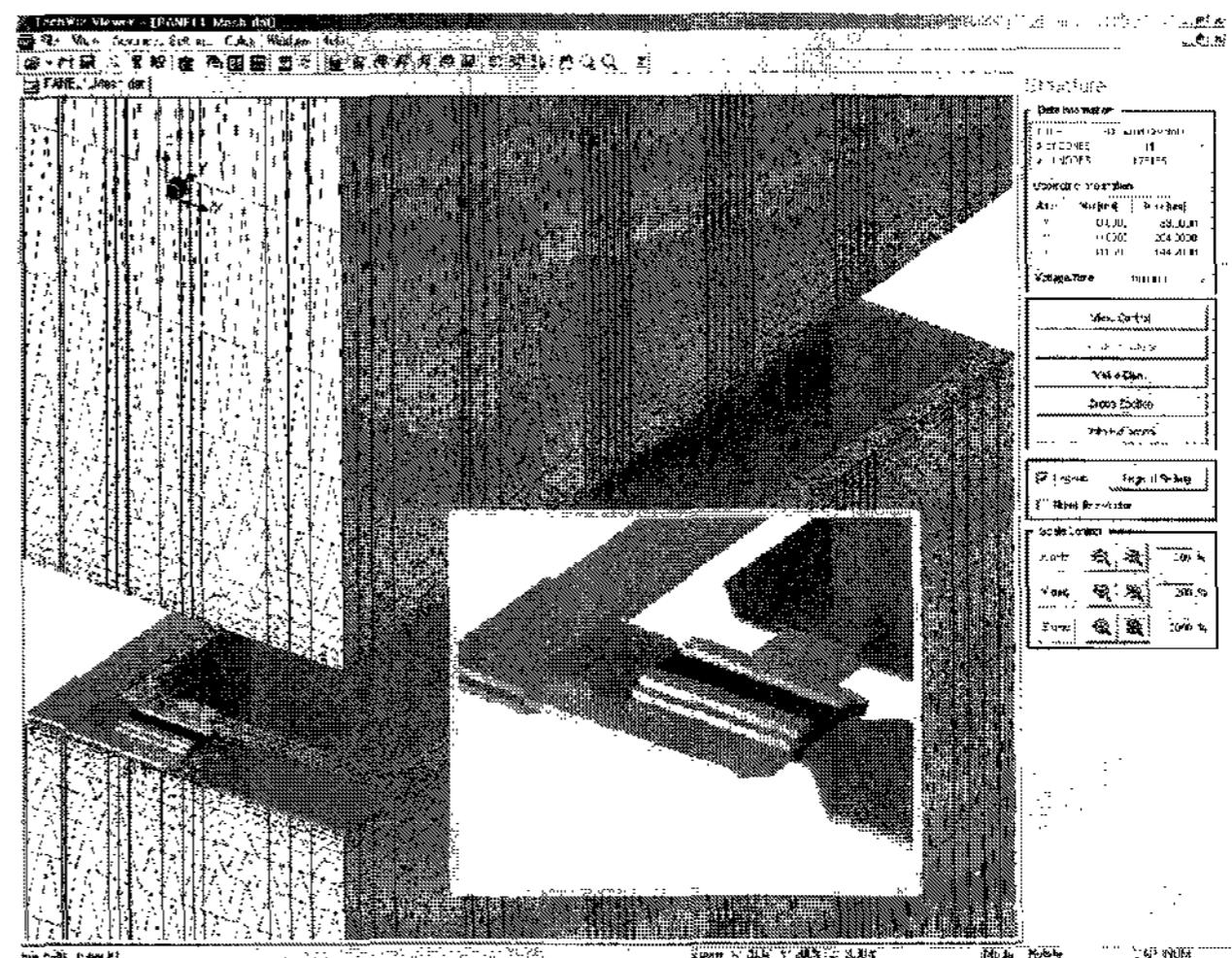
[그림 3]에 나타낸 바와 같이 사용자는 액정 셀에 대한 GDSII 레이아웃 파일과 구조 정보(structure information)를 포함하고 있는 공정 순서를 입력하여 액정 셀에 대한 3차원 시뮬레이션 구조를 생성한다(3D structure generation). 생성된 시뮬레이션 구조를 사용하여, 액정 거동 해석 및 광 투과 특성 해석(LC & Optic analysis) 및 전기적인 특성 해석(Electrical Analysis)을 수행한다. 액정 거동 해석 및 광 투과 특성 해석은 전압에 따른 투과율 데이터를 생성하게 되며(T-V curve), 이로부터 각종 광학 관련 데이터(응답특성, 투과도, 색재현성, 휘도, 대비비, 시야각)를 생성하게 된다. 또한, 전기적인 특성 해석은 액정 셀 구조에서의 액정 캐패시턴스를 포함한 존재하는 모든 기생 캐패시턴스 및 저항 성분을 계산하고, 단위 셀에서의 kick-back 모델을 생성한다.

한편, 입력된 GDSII 표준 레이아웃 파일은 전극 및 포트 정보를 입력받아 패턴 분석(Pattern Analysis)을 수행하여 전기적인 연결도(electrical connectivity)를 생성한 후, 계산된 저항 및 캐패시턴스 성분, 사용자가 입력한 TFT 모델과 결합하여 단위 액정 셀에 대한 등가회로 모델(circuit model)을 생성하게 된다.

[그림 4]는 TechWiz LCD 2006의 레이아웃 에디터인 TechWiz Layout 인터페이스를 나타낸 것으로, 표준 레이



(a)



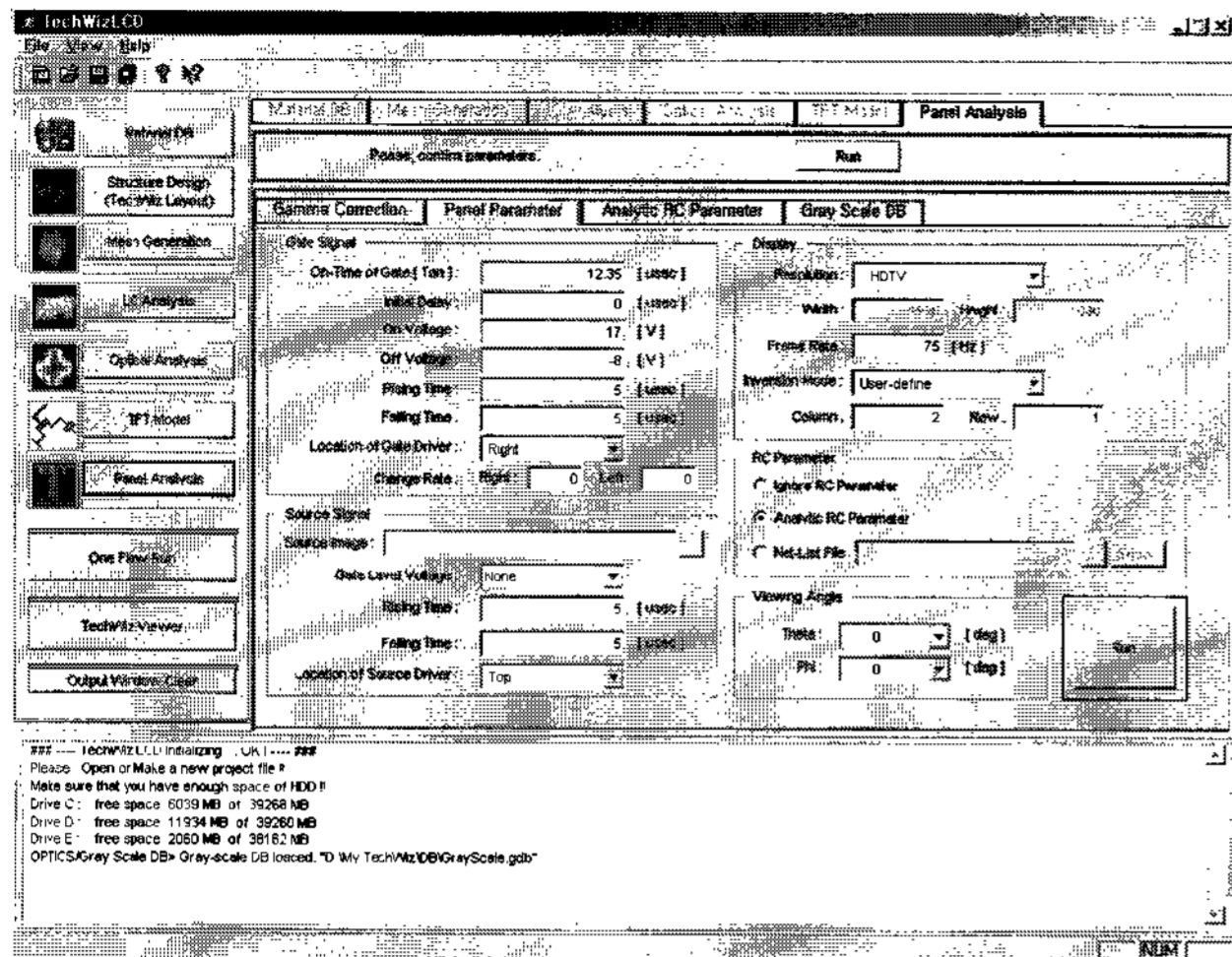
(b)

[그림 4] (a) TechWiz Layout : 전극 및 포트 정의 인터페이스, (b) 구조 생성 결과.

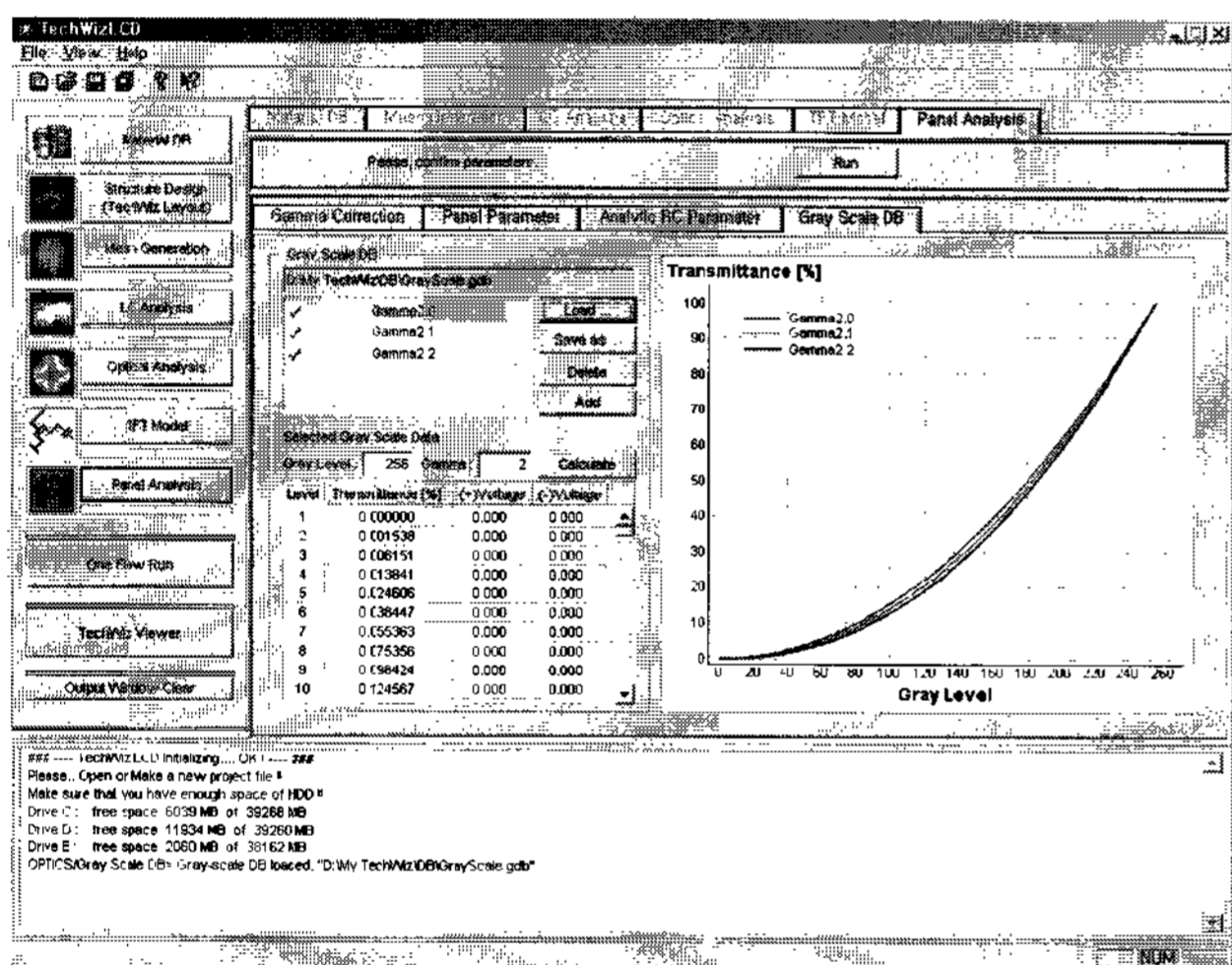
아웃 포맷인 GDSII파일에 대한 입출력이 가능할 뿐만 아니라 편집이 가능하여, 최적의 액정 셀 디자인을 설계하는데 사용될 수 있다. 또, 반도체 설계 분야에서 사용되는 전극 및 포트 정의 방식을 도입하여, 패널 설계자의 사용자 편의성을 높였다.

아울러, 3차원 구조 생성을 위한 공정 순서를 입력할 수 있는 모듈을 포함하고 있어, 설계된 레이아웃에 공정 순서만을 입력하여 수치 해석을 위한 3차원 구조를 생성할 수 있다. 특히, 구조 생성 모듈은 배선 라인의 측면각(taper angle)을 정의할 수 있으며, 공정에 의하여 발생하는 단차를 정의할 수 있어, 측면각을 갖는 돌기 구조 및 복잡한 완전 3차원 구조를 효율적으로 정의할 수 있다.

[그림 5]는 패널 해석(panel analysis)을 수행하기 위한 패널 파라미터 입력 사용자 인터페이스 및 제조 데이터베이스를 나타낸 것으로, [그림 5]를 참조하면, 패널 파라미터 입력을 위한 사용자 인터페이스는 게이트 시그널의 형태 및



(a)



(b)

[그림 5] 패널 해석을 위한 사용자 인터페이스 :
(a) 패널 파라미터 및 (b) 계조 데이터베이스.

게이트 드라이버(gate driver)의 위치, 주사 방식을 정의하는 게이트 드라이버 파라미터와 입력 패널 이미지, 반전 모드, 계조 전압 설정을 위한 감마 커브(gamma curve), 데이터 드라이버(data driver)의 위치를 정의할 수 있는 데이터 드라이버 파라미터, 그리고, 패널의 해상도 및 프레임 주기를 입력할 수 있는 패널 사이즈 파라미터로 구성된다. 특히, 감마 커브는 계조 데이터베이스로부터 얻어온다.

전반부 3차원 시뮬레이션 구조에 대한 수치해석 결과 얻어진 T-V 커브, kick-back 모델, 등가회로 모델은 [그림 5]에 도시된 패널 파라미터와 함께, 패널의 회로 해석을 수행하기 위한 게이트 구동 신호 및 데이터 구동 신호에 대한 SPICE 입력 파라미터를 생성하기 위하여 사용된다. 이렇게 생성된 게이트 구동 신호 및 데이터 구동 신호에 대한 SPICE 입력 파라미터와 액정 단위 셀에 대한 SPICE 모델로부터 패널에 대한 SPICE 등가회로를 생성하여 회로 해석을 수행한다.

회로 해석 결과, 입력 패널 이미지에 대한 패널 각 화소에 서의 신호 파형을 예측할 수 있으며, 시그널의 RMS(root mean square) 값과 계조전압 설정으로부터 결과 패널 이미지를 생성할 수 있다. 따라서, 패널 전체의 기생성분을 고려하여, 기생 성분에 의한 신호지연(delay) 및 신호간섭(cross-talk) 효과를 정확하게 예측하여 패널의 결과 이미지를 출력할 수 있게 된다. 또한, 시야각에 따른 T-V 커브를 이용하여, 시야각에 따른 결과 이미지의 변화까지도 예측이 가능하다.

IV. LCD TV 시뮬레이션의 당면 과제

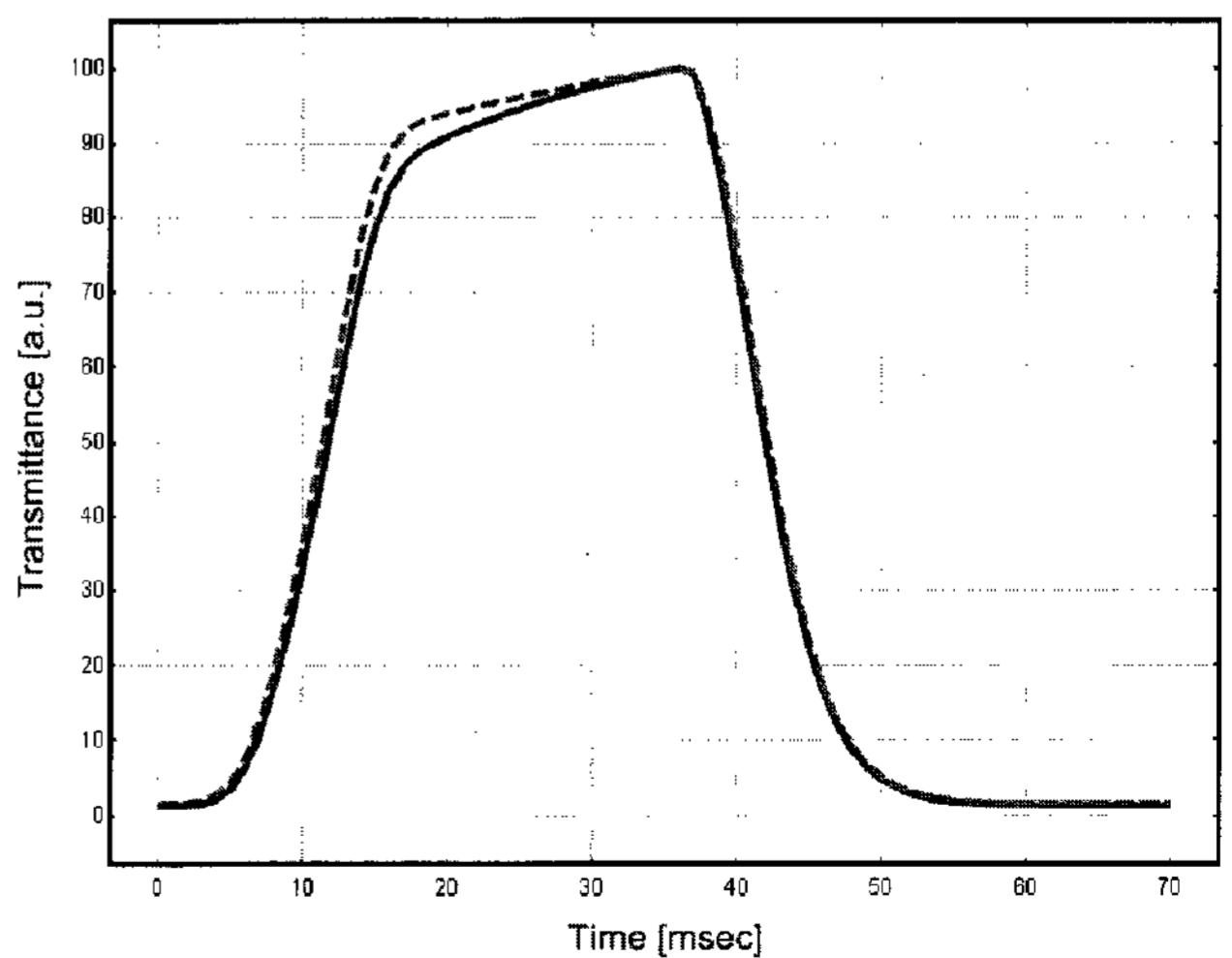
패널제조업체의 LCD TV용 액정 디스플레이 시뮬레이션 요구에 대한 시뮬레이션 소프트웨어의 당면 과제는 크게 시뮬레이션 결과의 정확성, 계산 시간 및 메모리 사용 효율성 측면으로 나누어 생각할 수 있다.

1. 시뮬레이션 결과의 정확성

1) 3차원 구조 정의의 정확성

액정 셀 내의 텍스처 패턴 분석 및 빛샘 분석 등 대부분의 액정 단위 셀에 대한 특성 분석 분야는 액정 셀 내에서의 전계 성분에 대한 계산의 정확성이 중요한 요소로 작용하게 된다. 즉, 전극의 모서리에서 발생하는 텍스처 패턴이나, 게이트 주변부에서 발생하는 빛샘 현상은 전극 모서리와 주변부에서 발생하는 전계 또는 게이트 전극에 인가된 오프 전압에 의한 게이트 주변의 전계 성분에 영향을 받게 된다.

따라서, 액정 셀 내의 배선 라인에 대한 형상의 정확한 묘사가 시뮬레이션의 정확성에 중요한 인자로 작용하게 된다. 특히, 공정상의 단차에 의한 배선 라인의 형상 변화 및 돌기 구조의 경사각에 대한 정확한 묘사가 반드시 가능해야 한다. MVA 구조의 경우 돌기 구조 주변의 액정 배향이 주된 동



[그림 6] 응답 특성 : 45도 경사각 돌기구조(점선), 25도 경사각 돌기구조(실선).

작 매카니즘에 영향을 주기 때문에 돌기 구조의 정확성에 따라, 셀의 동작 특성을 정확하게 예측할 수 있느냐 없느냐 하는 중요한 문제에 당면하게 된다.

[그림 6]은 돌기구조의 경사각에 따른 액정 응답특성의 변화를 나타낸 그림으로, 돌기 구조 주변의 액정 배향이 시뮬레이션 결과에 미치는 영향을 한 눈에 볼 수 있다. 따라서, 실제 액정 셀 내의 배선 라인의 형상 및 단차 구조, 돌기 구조를 최대한 정확하게 묘사하는 것이 시뮬레이션 S/W가 풀어야 할 과제이다.

2) 새로운 수치해석 방법에 대한 연구

현재까지 액정 디스플레이의 특성을 분석하는 상용 시뮬레이션 S/W의 경우, 액정 해석은 에릭스-레슬리 방정식(Erickson-Leslie equation)에 대하여 벡터 모델(vector model)을 적용하여 해석을 수행하고, 광 해석 방법에 있어서는 2×2 확장된 존스 방법(extended Jones method) 또는 4×4 베레만 방법(Berremann method)를 이용한 해석이 대부분이었다.

그러나, 최근 LCD TV 개발과 더불어서 액정 거동에 있어서 액정의 응답 속도가 주요 관심사가 되었으며, 액정의 응답 특성에 대한 정확한 해석 및 OCB 모드의 액정 셀에 대한 액정 거동 해석에 대한 요구가 빈번히 제기되고 있다. 이와 같은 요구는 현재 사용되고 있는 벡터 모델을 이용해서는 극복하기 어려운 문제점이 있다. 따라서, 벡터 모델이 가지고 있는 액정 응답 특성 해석의 정확성에 대한 한계를 극복하고, OCB 모드에 대한 액정 거동 시뮬레이션을 수행할 수 있는 텐서 모델(tensor model)에 대한 개발이 또 하나의 당면 과제이다. 물론 텐서 모델을 개발하는데 있어서도 정확한 3차원 구조에 대한 해석의 가능성은 중요 인자 중의 하나이다.

한편, VA 계열의 액정 모드에서는 백-플로우(back-flow)가 액정의 응답 특성에 영향을 미칠 것으로 알려진 바와 같이, 향후 정확한 응답 특성의 모델링을 위하여, 백-플로우 현상을 모델링할 수 있는 수치해석기의 적용이 필요할 것으로 예상된다. 그러나, 현재까지 백-플로우 현상을 해석하기 위한 수치 해석기에 대한 정확한 검증이 이루어지지 못하고 있는 형편이다. 그 이유는 백-플로우 현상의 지배 방정식인 유동 방정식(fluid equation) 해석에 필요한 액정 물질의 레슬리 계수(Leslie coefficient)를 액정 물질 파라미터 측정 업체에서 제공해 주지 못하고 있기 때문이다. 따라서, 향후 백-플로우 현상을 해석하기 위한 레슬리 계수의 측정과 검증 작업은 해결해 나가야 할 당면과제 중의 하나이다.

또한, 광 해석 방법에 있어서도, 종래 존스 또는 베레만 방법이 빛의 경로를 고려할 수 없는 한계에 부딪치게 되어 빛의 경로를 고려할 수 있는 광선추적법(Ray-tracing method) 또는 시간영역에서의 맥스웰 방정식(Maxwell equation)을 해석할 수 있는 유한요소시간영역법(FETD, finite element time domain)과 같은 새로운 방법에 대한 요구도 제기되고 있다.

2. 계산 시간 및 메모리 사용의 효율성

LCD TV 해석용 시뮬레이션 S/W가 당면한 또 하나의 문제는 계산 시간 및 메모리 사용의 효율성이다. 즉, 예전의 단순한 TN 모드의 경우에 비교하였을 때, 최근 Super-IPS, Advanced Ultra-FFS, Super-PVA, Premium-MVA와 같은 향상된 디자인을 갖는 액정 셀의 경우 시뮬레이션에 필요한 노드의 개수가 무려 5-7배 정도 증가된 상태이다. 특히, 액정 및 광 투과 해석의 경우, 전압, 시간, 파장, 시야각에 대한 다 변수 해석으로서, 수 기가바이트(Giga byte)에 이를 정도의 계산 결과가 출력되며, 액정 셀에 대한 모든 시뮬레이션 결과를 도출하는데 펜티엄IV 3.4 GHz의 CPU, 2GB의 메인 메모리를 갖는 컴퓨터에서 2-3일 정도의 시뮬레이션 시간을 소요하고 있다.

그러나, LCD TV용 액정 셀의 경우 대면적화에 따른 셀 사이즈가 증가하면서, 셀 면적이 4-9배 증가하게 되었다. 이러한 셀 면적의 증가에 따른 문제점은 액정 셀의 기본 패턴의 사이즈는 그대로 유지하면서, 셀 면적만 증가했다는 데 있다. 즉, 셀 면적 증가에 비례하여 단위 메쉬의 길이는 증가할 수 없기 때문에 셀 면적의 증가가 곧바로 시뮬레이션 노드의 증가로 이어지게 되는 문제점이 있다. 특히, 시뮬레이션의 정확성을 위하여 3차원 시뮬레이션 구조 정의의 정확성이 요구되는 점을 감안할 때 시뮬레이션 계산 시간의 효율성을 높이기 위한 병렬 계산 시스템의 도입이 불가피할 것으로 예측된다.

한편, 병렬 계산 시스템의 적용과 더불어, LCD TV 셀 시뮬레이션에서 겪고 있는 문제점은 메모리사용에 있다. 즉, 현재 32비트 체계의 MS Windows OS에서는 32비트 주소 표현의 한계 때문에 하나의 응용 소프트웨어가 사용할 수 있는 최대 메모리가 2GB로 제한되어 있어 효율적인 메모리 사용이 요구되고 있다. 특히, 메모리 사용과 계산 시간은 상반되는 트레이드-오프(trade-off)관계에 있기 때문에 메모리의 효율적인 사용이 보다 중요시 되고 있다. 이러한 문제점은 64비트 OS와 컴파일러(compiler)가 등장하게 될 2005년 말 시점에서는 사용 메모리 제한에 따른 문제점은 어느 정도 해결될 것으로 예상되나, 그래도 여전히 계산 시간에 대한 문제점은 남아있는 상태이다.

V. 결 론

본 고에서는 향후 고품위 LCD TV 응용제품으로써 액정 디스플레이의 경쟁력을 계속하여 유지하기 위한 제조업체의 요구에 부응하는 시뮬레이션 S/W의 역할과 이에 대한 적용 방안, S/W 구현의 문제점 및 해결 방안에 대해 살펴보았다. 향후 LCD TV 응용제품을 위한 시뮬레이션 S/W의 역할은 크게 최적의 액정 셀 설계와 동화상을 포함하는 패널 이미지 구현 특성에 대한 해석으로, 이를 위해서는 보다 정확한 3차원 구조에 대한 정의 방식과 정확한 수치해석 모델의 개발이 요구될 것으로 사료된다. 특히, 3차원 구조의 정확성이

시뮬레이션 결과의 정확성에 미치는 영향을 고려할 때, 향후 시뮬레이션의 S/W의 기본 방향은 임의 구조에 대한 적응성이 가장 좋은 사면체 메쉬를 이용한 유한요소법(finite element method) 수치해석 방법이 액정 거동 해석에 반드시 필요할 것으로 사료되며, 광 해석 측면에서는 빛의 경로를 고려한 새로운 수치해석 방법이 필요할 것으로 사료된다. 한편, 패널의 동화상 화질 개선을 위해서, 반드시 회로 해석 시뮬레이션이 병행되어야 하며, 종래의 액정 거동 시뮬레이션 S/W와의 연동이 반드시 필요할 것으로 사료된다.

또한, 향후 셀 면적 증가에 따른 시뮬레이션 계산 시간 증가 및 메모리 사용량의 증가는 병렬 계산 시스템의 도입과 64비트 OS 및 컴파일러의 출현으로 어느 정도 해소될 것으로 사료된다.

참고 문헌

- [1] Y. Yoshida *et al*, *Proc. of IDRC*, p.30 (2004).
- [2] H. Kitahara *et al*, *SID Digest*, p.1108 (2000).
- [3] S. H. Lee *et al*, *J. of the SID* 9/3, 155 (2001).
- [4] Y. Mishima *et al*, *SID Digest*, p.260 (2000).
- [5] N. Konishi, *Flat-Panel Display 2000*, p.98.

저자 소개



윤상호

1995. 인하대학교 전자재료공학과 학사,
1997. 인하대학교 전자재료공학과 석사,
2002. 인하대학교 전자전기공학부 반도체공학 박사, 2002.~현재 (주)사나이 시스템 대표이사