

한양대학교(안산 캠퍼스) ASIC/SoC 관련 연구활동

한양대학교 안산캠퍼스는 전국 전자, 전기 및 반도체 관련 산업체의 70%, 전국 대학 반도체 관련 학과의 50% 이상이 주변에 밀집되어 있는 수도권에 위치하며, 경기/서울/충청/강원 지역 등을 연결하는 매개적 위치에 있다. 한양대(안산)의 반도체 설계 교육센터와 IT SoC 지역캠퍼스는 긴밀히 협력하여, 경기, 서울지역의 대학 및 기업에 대한 교육 강좌, 기술 개발 동향 및 필요 기술 파악, 설계 및 CAD 관련 연구 개발, 산학연 합동 연구 체제 구축, 기술 및 설계 방법 지원, 설계 환경의 개발 등의 상호 협력 지원 사업을 통한, 우리나라의 SoC 설계 분야에서의 기술 발전 및 설계 인력 양성을 목표로 한다.

디지털 시스템 연구실(Digital Systems Lab)

한양대학교 디지털 시스템 연구실 (<http://digital.hanyang.ac.kr> 지도교수: 신 현 철 ;U.C Berkeley박사)은 지난 1989년 설립된 이래 "Global World 에서의 전문지식을 갖춘 전문가 육성"을 목표로 연구원들 모두가 함께 세계적인 연구실을 만들기 위해 연구에 노력하고 있다. 설립이후 40여명의 석·박사 인력이 배출되어 국내·외 유수의 전자 회사에서 근무하고 있다. 현재 10여명의 석·박사과정의 연구원으로 구성되어 있으며, 저전력 설계 연구, MPEG 4/H. 264/3D Graphics가속기 설계, Design for manufacturing(DFM)을 위한 design methodology 및 CAD연구 등을 수행하고 있다.

멀티미디어 시스템 연구실 (Multimedia System Lab.)

한양대학교 Multimedia System 연구실 (<http://mslab.hanyang.ac.kr> 지도교수 박성주;U. Massachusetts박사)은 지난 1995년 이래 첨단 반도체 설계 분야 및 그의 응용에 대한 연구를 수행하기 위하여 설립되었다. 이후, 병렬처리에 의한 고속 신호 처리 기술, 채널 기반형 고속 네트워크 디바이스, 재사용 가능한 다양한 IP 코어 개발 및 SoC 테스트 기반 기술을 축적하였고 14명의 석박사 설계인력을 배출하였다. 현재 10여명의 연구원이 소속되어 있으며 연구실 주요 연구분야는 VLSI 설계 및 CAD, 고속 신호처리 하드웨어 및 소프트웨어시스템 개발, 논리합성, 상위합성 및 테스트 합성, 테스트를 고려한 메모리, ASIC 설계, 통신 인터페이스회로 설계 및 SoC Testing methodology, 무선 멀티미디어 기술 등이다.

ASIC 연구실(ASIC Lab.)

한양대학교 ASIC 연구실(<http://asic.hanyang.ac.kr> 지도교수:최명렬)은 반도체 설계 및 반도체를 이용한 시스템 설계를 바탕으로 IC카드, LCD, 통신, 멀티미디어서버, RF 등 우리나라 차세대 주력 분야인



Digital Systems Lab,
미국 기업 CEO방문



MS Lab,
연구실 연구원들



실습실
(실습장비 30세트)



한양대(안산)
제 3 공학관

정보통신산업 전반에 관련된 과제를 수행하고 있다. 최명렬 교수는 미시간주립대학교에서 전기공학과 박사학위를 취득하고 생산기술연구원산하 전자부품 종합기술 연구소 선임연구원으로 있었고 지금은 한양대학교 ASIC연구실에서 연구원들과 함께 정보통신산업의 연구에 박차를 가하고 있다. 현재 6명의 대학원생이 연구 중이다.

SoC 연구실(System on Chip Lab.)

한양대학교 SoC(System On Chip) (<http://soc.hanyang.ac.kr>) 노정진 교수 연구실은 2001년 출범하여 low-voltage mixed signal circuit design연구에 주력하고 있다. 두개의 핵심 연구 분야는 고해상도 Oversampled Delta-Sigma data converter 와 power management 회로이다. 현재 수요가 급격히 증가하고 있는 휴대폰 및 기타 이동식 단말기에 사용가능하도록 저 전력 특성의 회로 연구의 초점을 맞추고 있다. 석사급 인력 5명을 배출하였고 현재 7명의 연구원과 프로젝트를 진행 중이다. 이 연구실은 핵심 전문분야에서 세계적인 연구 기술의 개발을 목표로 한다. 또한 기업체에 입사시 바로 업무를 맡을 수 있도록 삼성 공정의 MPW를 통한 이론적, 실무적 지식을 겸비할 수 있도록 한다. 현재까지 delta-sigma converter 와 switching power converter IC 제작을 통해 고성능의 working silicon 제작을 여러 건 완료했으며, 이를 바탕으로 다수의 국내외 논문 및 국내, 국제 특허들을 획득하고 있다.

고속회로 연구실(Giga Electric System Lab.)

한양대학교 고속회로 연구실 (<http://giga.hanyang.ac.kr> 지도교수: 어영선)은 지난 1995년 설립 이래 2000년 심종인 교수와 공동 연구를 시작하여, 고속회로 연구실로 개명해서 지금 NRL연구실로 지정

되었다. 주요 연구 분야는 High-speed VLSI circuit design, signal integrity of high speed VLSI circuits, integrated circuit package design, RF circuit modeling & characterization이다. 어영선 교수는 플로리다대학교 전자공학과 박사학위를 취득하였고, 세계최고의 권위를 인정하는 미국전기전자공학회 논문지 (IEEE Transaction) 에 주 저자(author)로서 이미 16편을 발표한 바 있고, 미국 실리콘 밸리에 소재하는 산업현장 (LSI Logic 연구소 및 Applied Micro Circuits Corp.)에서 다년간 축적한 경험과 국내 기업과 다수의 관련 연구 및 연구 및 지문을 수행한 경험이 있다. 신성규(박사 4기) 외 3명을 비롯한 연구실 학생들과 김범열 외 다수의 졸업생을 배출하였다.

고신뢰 및 고속 컴퓨팅 연구실

(Reliable and High Speed Computing Lab.)

RSC(Reliable & high-Speed Computing) 연구실(<http://hyweb.hanyang.ac.kr> 지도교수: 백상현)은 2004년에 신설되었으며, 백상현 교수를 지도교수로 현재 3명의 연구원들과 연구활동을 하고 있다. 반도체의 프로세스의 기술은 계속해서 그 집적도 면에서 많은 향상을 거듭하고 있다. 칩들은 그 집적도나 속도면에서 거듭 진보하고 있으며, SoC(System On Chip)의 형태를 이루고 있다. 그러한 발전과 더불어서, 칩들이 실제 시스템에 장착되어 사용되기 위해서는 기존의 VLSI의 ASIC 형태의 칩에서 발생하지 않는 칩의 안정성 및 신뢰성 문제들이 발견되는데, RSC 연구실에서는 이러한 문제들에 대한 분석 및 연구를 주로 하게 되며, 현재 주 관심분야는 고속, 저전력, SER에 강한 메모리 연구, 자가 진단과 On-line 관찰이 가능한 SoC 디자인, 고속 입출력 트랜시버의 고장 분석이 가능한 IP개발 등 이다. ☺

STARC Today

Tadahiko NAKAMURA Fellow Business Promotion STARC

Semiconductor Technology Academic Research Center, STARC(반도체기술 학술연구센터), 는 1995년 12월 일본의 주요 11개 반도체 회사*가 공동으로 설립한 컨소시엄이다. STARC의 사명은 최신 SoC 설계기술을 개발하여 일본 반도체산업의 성장에 기여하고자 하는 것이다. 현재 STARC는 이 사명을 성취하기 위해서 6가지의 목표를 설정하고 이를 추진하고 있다:

- 1) 설계개선을 위한 기술개발
- 2) 설계자산(IP)의 공유와 재사용을 목표로 하는 기술개발
- 3) SoC의 부가가치 증진을 위한 설계기술의 개발
- 4) 대학과의 협동연구의 증진
- 5) 반도체 분야에서 엔지니어와 연구자를 위한 훈련 및 교육지원
- 6) 기술발표, 세미나, 워크숍 개최 및 학술단체와의 협력추진

STARC는 Advanced SoC Platform Corporation, ASPLA와 협력하여 일본산업체에서 공동으로 사용할 90-nm SoC Technology Platform을 개발하여, 설계규칙, 설계 셀(cell) 자료실, 기본 설계 흐름도 등을 제공하였고 ASPLA는 90-nm 공정처리 기술을 개발하였다. 다음은 STARC이 최근에 성취한 주요업무 내용이다.

IP 재사용 영역에서 몇몇 IP 제공자는 그들의 IP를 90-nm Soc Technology Platform에 이식(移植) 적용하였다. ARM과 Renesas Technology는 자사의 ARM7TDMI와 SH4 마이크로프로세서의 이식(移植, port)을 완료하였다고 발표하였다.

Renesas SH4의 이식처리(port)에는 STARCAD-21이라고 명명한 기본설계 흐름도를 사용하였는데, 이것은 상업적으로 사용 가능한 도구세트를 기반으로 하여 RT 레벨의 설명에서부터 GDS까지의 설계수행 (implementation) 흐름을 표시한 것이다. 이것이 미크론 이하의 극히 깊은 영역의 기술에 잠재



되어 있는 문제점을 예견하고 해결하는 유일한 방법이다. SH4 설계수행 STARCAD-21의 다양한 도구세트와 함께 2가지 설계 흐름도를 사용하여 SH4 설계수행에 사용되었다.

더 중요한 것은 IP이식 프로젝트를 통해서 ARM과 Renesas가 ASPLA 원형 셔틀(prototype shuttle)의 최초 실리콘(silicon)이 완벽하게 작동하는 프로세서임을 확인한 것이다. 이러한 사실로 90-nm SoC Technology Platform의 완전성이 입증되었다. 기타 영역에서 ASPLA와 STARC는 90-nm SoC Technology Platform을 지원하는 IP 제공자를 장려하기 위하여 IP Partner Program을 막 시작하였는데, 이 프로그램이 더 많은 IP 제공자를 Platform으로 유인할 것으로 생각된다.

이러한 성취내용이 2005년 1월 27일과 28일에 개최된 Electronic Design and Solution Fair(전자설계 및 솔루션 박람회)에 전시되었으며 이 박람회는 EDA와 반도체 설계솔루션에 초점을 맞춘 주요 무역 전시회이다. 그림은 그 박람회의 STARC 부스(booth)의 사진이다.

일본에서 STARC는 한발 앞선 경쟁단계에서의 반도체개발 활동을 지속적으로 확대해 나갈 것이다. 관심 있는 제조분야에 더 많은 초점을 맞추어 시작하고 있으나, 앞으로는 IP 재사용 문제에도 많은 노력을 기울이게 될 것이다. 또한 IP 재사용 표준에 대하여 SIPAC와 계속 협력해 나갈 계획이다. Ⓜ

주 : *) (알파벳 순서)

Fujitsu Limited, Matsushita Electric Industrial Co., Ltd., NEC Electronics Corporation, Oki Electric Industry Co., Ltd., Renesas Technology Corporation, Rohm Co., Ltd., Sanyo Electric Co., Ltd., Seiko Epson Corporation, Sharp Corporation, Sony Corporation, Toshiba Corporation