

ATCA 기반의 OTH 스위치패브릭 구성방안

Configuration Scheme for OTH Switch Fabric Based on Advanced TCA

양충열 (C.R. Yang)	다중전송기술팀 책임연구원
고제수 (J.S. Ko)	다중전송기술팀 팀장
고재상 (J.S. Ko)	광통신연구센터 센터장

목 차

-
- I . 서론
 - II . OTH 스위치
 - III . OTH 스위치패브릭 구성방안
 - IV . 결론

본 OTH 스위치패브릭 구성방안은 OTN 망에서 다양한 클라이언트 신호를 수용하기 위한 요구사항을 기반으로 소용량에서부터 320G급 이상의 대용량까지 차세대 전송망에서 다양한 기능과 경쟁력을 갖추기 위한 OTH 스위치패브릭 구성방안을 고찰하였다. OTH 망에서 리턴던시 구조 및 입출력 포트 요구조건의 설정에 따라 망 구성 및 시스템 설계를 할 수 있도록 스위치패브릭을 구성하는 방안을 제시하였다. 본 고에서는 최근 시스템 플랫폼의 세계 추세로 적용되고 있는 Advanced TCA 기반으로 백플레인 구성방법에 따라 가능한 구조를 고찰하였으며, Advanced TCA 플랫폼 및 이와 경쟁 가능한 동등 이상의 플랫폼 기반에서 적용 가능하다.

I. 서론

ITU는 ITU-T G.709 내에 OTN의 새로운 전송 망을 위한 규격화된 인터페이스를 규정하였다. 새로운 OTN 전송망[1]-[5]은 향후 WDM 망내 디지털 광신호의 고속 전송을 제공하며 SONET/SDH 망 등의 전송망에 반하여 비동기 광신호로 동작한다. 이는 각각의 통신 신호가 공통망 타이밍에 동기되지 않고 규정된 오차 범위($\pm 20\text{ppm}$) 내에서 다른 값을 가질 수 있음을 의미한다.

이상적인 전송망을 위해서, 새로 규정된 통신 신호를 스위칭 할 수 있는 망엘리먼트가 개발되어야 한다. 특별한 망엘리먼트는 광크로스커넥트와 ADM 이다. 그러한 망엘리먼트의 필수적인 특징은 중재 제어 방식(arbitrary controlled manner)으로 임의의 포트에서 임의의 포트로 통신신호를 스위칭하는 스위칭 매트릭스이다.

OTN은 광전송망이기 때문에 순수 광스위칭매트릭스의 사용이 제안된다. 그러한 매트릭스는 ODU-k 신호를 스위칭 할 수 있다. ODU-k 신호는 프레임 구조, 속도, 대역폭에 의해 특징지어진다. 그러나 현재 가능한 순수 광매트릭스는 다수 광증폭기, 중계기가 필요하므로 기술적으로 매우 복잡하고 비싸지며 제한된 용량 및 신뢰도를 감당해야 하며 부피도 크다. 또한, 순수 광매트릭스는 통신신호의 전송 프레임의 확실한 정보를 평가할 필요가 있다.

대안으로, 비동기 전기스위칭매트릭스는 확실한 대역폭 범위 내에서 임의의 속도로 전기신호를 스위칭하게 하는 다수 전기회로로 구성되는 스위치매트릭스가 가능하므로 적합하다. 그러나 그러한 IC는 현재 개발되고 있으며 존재하지는 않는다. 따라서 테라급 크로스커넥트 스위칭 매트릭스 구성이 가능한 대용량 상용 스위치 소자를 이용하는 한편, 고속 OTN 신호(2.67G ODU1, 10.71G ODU2, 43.12G ODU3)를 수용하여 목적지로 스위칭하기 위한 중요 기술적 요구사항을 포함하는 OTH 단위스위치 FPGA 개발을 제시한다.

본 고의 OTH 스위치패브릭 구성방안은 최근 시

스템 플랫폼의 세계 추세로 적용되고 있는 ATCA [6] 기반으로 백플레인 구성방법에 따라 가능한 구조를 고찰하였다.

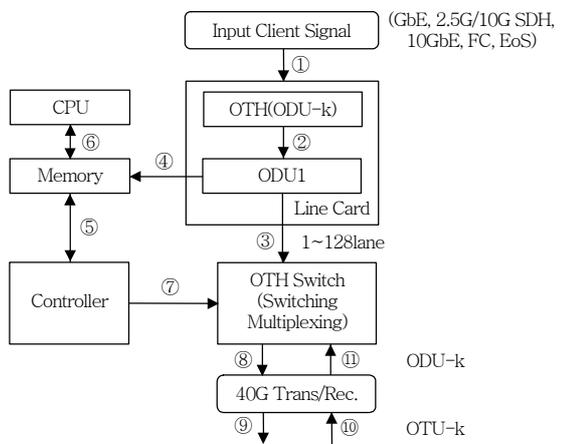
II. OTH 스위치

1. OTH 스위칭 개념

라인카드에서 시스템에 입력되는 GbE, 2.5G/10 Gbps SDH, 10GbE, FC 신호를 ODU-k 신호로 변환한 후, 이를 2.5G ODU1 신호단위로 최대 128 lane에 스위칭 한다.

(그림 1)에 OTH 스위칭 기본 개념도를 나타내었다. 라인카드에서는 각 종속신호(GbE, 10GbE, 2.5G SDH, 10G SDH, FC, EoS 등)를 처리하며 입력된 신호를 ODU-k 형태의 OTH 신호로 만들어서 스위치에서 스위칭 또는 다중화되어 40G 송신부로 전달된다. 40G 송신부에서는 스위치패브릭에서 들어온 신호를 ODU-k 신호로 만들어서 송신하게 된다. 또한, 40G 수신부로 들어온 ODU-k 신호는 오버헤드를 처리 후 추출된 ODU-k 신호를 스위치패브릭으로 전달한다. 라인카드에서는 OTU-k 신호가 다수의 ODU-k 신호를 포함하고 있어서 실제로 데이터를 스위칭하기 위해서 ODU-k 신호를 추출한다.

최근 전송 스위칭의 추세를 살펴보면 다음과 같



(그림 1) OTH 기본 스위칭 개념도

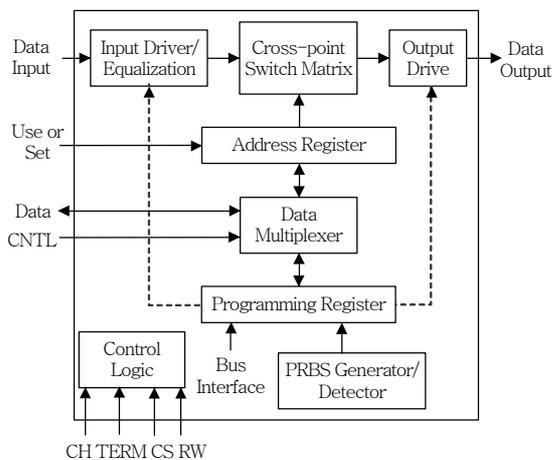
으며 설계요구사항에 반드시 고려되어야 할 사항이다.

- 서비스 트래픽 종류에 상관없이 확장 가능한 스위칭 용량을 제공하는 구조
- Ethernet, TDM, WDM 스위칭을 통합한 혼합 스위치 구조
- 어떠한 서비스 타입도 싱글 매트릭스로 40G/320G 지원하는 구조
- 서킷에서 패킷으로, 패킷에서 서킷으로 매핑없이 전송하고, 원래포맷으로 패킷/서킷 스위칭하는 구조
- 라인카드에서 패킷, TDM, WDM 트래픽 처리(오버헤드관리, 성능모니터링, 프로텍션, OAM, 패킷분류, 폴라이싱, 스케줄링) 후 스위칭

2. OTH 스위칭 요구사항

가. 단위스위치 엘리먼트 구조

단위스위치는 내부의 게이트 용량보다는 I/O 핀수에 제약을 받으므로 단위스위치의 입출력 속도를 증가시키는 방법으로 스위칭 용량을 증가시킬 수 있다. 일반적으로 크로스포인트 스위치 기능구조는 거의 유사하나 프로그래밍 제어방법에 따라 성능에 차이가 있다. 최근에는 대용량의 크로스포인트 상용스위치가 프로그래머블 인터페이스 기능을 포함하여



(그림 2) OTH 단위스위치 엘리먼트 구조

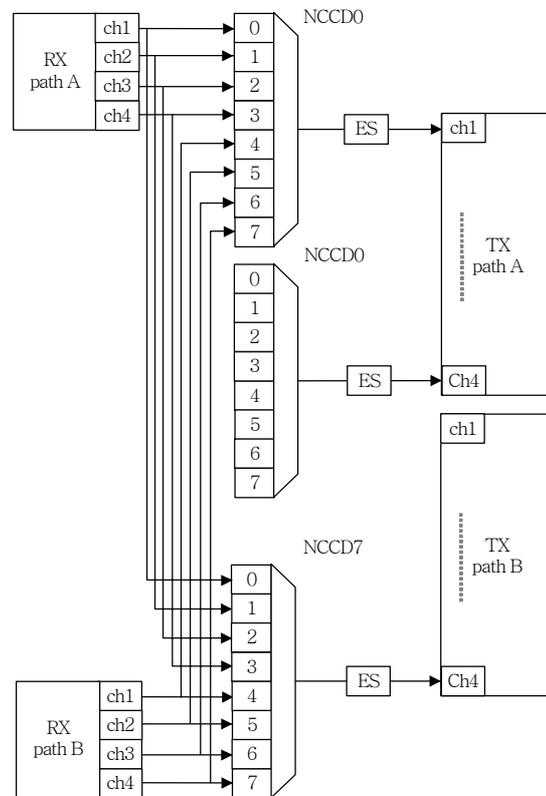
출시되고 있어 사용자 고유의 인터페이스 기능을 추가하지 않는 한 검증된 상용 칩을 사용하는 것이 고가의 FPGA 스위치 디바이스를 별도로 개발하는 것에 비해 유리하다.

(그림 2)에 이퀄라이저를 갖는 일반적인 OTH 논블록킹 크로스포인트 단위스위치 엘리먼트의 구조를 제시한다.

(그림 3)은 입력 드라이버/이퀄라이저, 스위치 매트릭스, 출력드라이버를 포함하는 크로스포인트스위치의 블록도이다.

데이터가 72개 포트에서 들어오고 input driver/equalizer는 각 포트마다 고속입력 버퍼와 이퀄라이저 회로가 있고, 백플레인 트레이스 및 커넥터에서 발생하는 지터를 제거하기 위한 신호등화기를 입력 신호로 등화한다.

크로스포인트 스위치 매트릭스는 임의의 입력을 출력에 연결하기 위한 시리얼 비동기 크로스 커넥트



(그림 3) OTH 스위치매트릭스 기능구조

로 멀티캐스트와 브로드캐스트를 지원한다. 연결은 프로그램인터페이스를 통하여 스위치구조 레지스터를 세팅함으로써 프로그램 된다.

스위치매트릭스 내부의 데이터 멀티플렉서는 입력포트가 하나 이상의 출력포트에 다중접속되도록 할 수 있다. 따라서 크로스포인트스위치는 논블록킹 스위치이다. 스위치 매트릭스의 기능구조는 다음과 같이 구현될 수 있다. (그림 3)에서 전송모듈 측의 8개 2.5G급 출력은 수신모듈 측의 8개 입력채널에 연결될 수 있다. 각 스위치 경로는 데이터와 클럭신호로 구성되고 싱글스위치 패브릭 NCCD에 의해 다중화되며, 스위치는 멀티캐스트와 브로드캐스트를 허용한다.

입력드라이버/이퀄라이저에 제공되는 이퀄라이저는 각 입력포트를 위해 적용되고 입출력 이퀄라이저는 필요시 결합될 수 있다. 적절한 프로그램과 제어 위해 컨트롤 로직 블록에 CH, CS 및 RW가 있고, data multiplexer에 data와 CTRL이 있다.

Output driver는 출력레벨을 제어한다. 조정 가능한 출력증폭기와 디퍼런셜 출력버퍼를 가지며 백플레인 영향을 제거하기 위해 프리엠파시스 기능을 고려할 수 있다.

Address register는 프로그램 및 제어핀을 통하여 프로그램 한다. 최종 컴포넌트가 control register이다. 크로스포인트스위치 어드레스 및 제어 레지스터 구성은 RW, CTRL을 통해 스위치에서 읽혀질 수 있다.

Address register는 스위치매트릭스 연결을 프로그램 한다. 특정 입력을 특정 출력에 연결하는 것은 필요한 출력채널에 채널(CH)을 세팅함으로써 이루어진다. 데이터는 필요한 입력의 채널번호를 갖는다.

Programming interface는 외부 LVTTTL 프로그래밍 신호를 내부버스포맷으로 변환한다. 외부 프로세스 제어를 위한 버스인터페이스를 제공하고, PRBS 발생기와 검출기는 필요한 경우 시스템 디버그와 진단에 사용될 수 있는 PRBS 시험패턴을 발생하는 데 사용된다.

규격 특성은 다음과 같다.

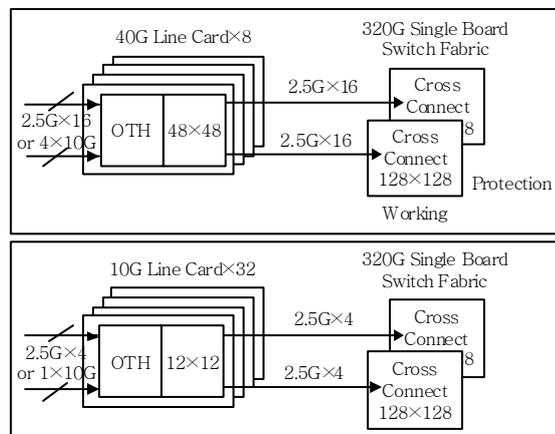
- 2×2~144×144 single stage
- 160G full duplex
- 코어, 에지, 메트로, DWDM, SAN 효과적 솔루션 제공
- 높은 인테그레이션: 칩 종단, 통합 브로드캐스트, 멀티캐스트 능력사용
- 입력신호 이퀄라이저(지터 흡수)는 리타이밍 없이 효과적으로 다단, 논블록킹 구조 허용
- ADM 기능
- 낮은 파워 소모
- 고밀도 스위치로 전기적 기반 광스위치패브릭, 지능 스토리지 스위치 가능

대표적인 주요 기능 요구사항을 다음 장에 기술한다.

나. 단위스위치 엘리먼트의 기능

1) 1+1 리던던시 기능

1+1 리던던시 기능은 점 대 점 구성으로 MSxP OTH 시스템에서 2개의 라인 유닛(예로 OTH-10GTR)으로 운용 및 예비로 구성하여 접속되는 단말과 1+1 리던던시를 갖는다. 한편, 링구성은 MSxP OTH 시스템에서 2개의 라인 유닛(예로 OTH-10GTR)으로 west와 east 링을 접속하여 링형으로 구성한다(그림 4) 참조.



(그림 4) 320G OTH 스위치패브릭 구성

2) ADM 기능

스위치에서 제공하는 add, drop 및 continue 기능은 서비스 중에도 망에서 채널의 추가와 삭제 및 통과 기능이 제공되어야 한다. ADM 기능은 첫번째 링의 소스 노드에서 생성된 신호가 MSxP OTH switch 시스템 내의 첫번째 링에 연결되어 있는 노드에서 drop(drop 1)이 되고, 이 신호가 continue 되어 두번째 링의 노드에서 drop(drop 2)되는 기능 MSxP OTH switch 시스템 내의 service selector는 반대 방향의 신호(첫번째 링에서 생성된 신호와 두번째 링에서 생성된 신호) 중에서 한 개를 선택하여 소스 노드로 전달하는 기능

3) 멀티캐스트/브로드캐스트 기능

멀티캐스트/브로드캐스트 기능은 소스 노드에서 생성된 신호가 첫번째 링 또는 두번째 링에 선정된 노드로 MSxP OTH switch 시스템을 통해 다중 또는 전체 노드에 방송하는 단방향(unidirection) 전송 기능

4) 루프백 기능

루프백 시험 기능을 제공하기 위한 기능

3. OTH 스위치패브릭 구성

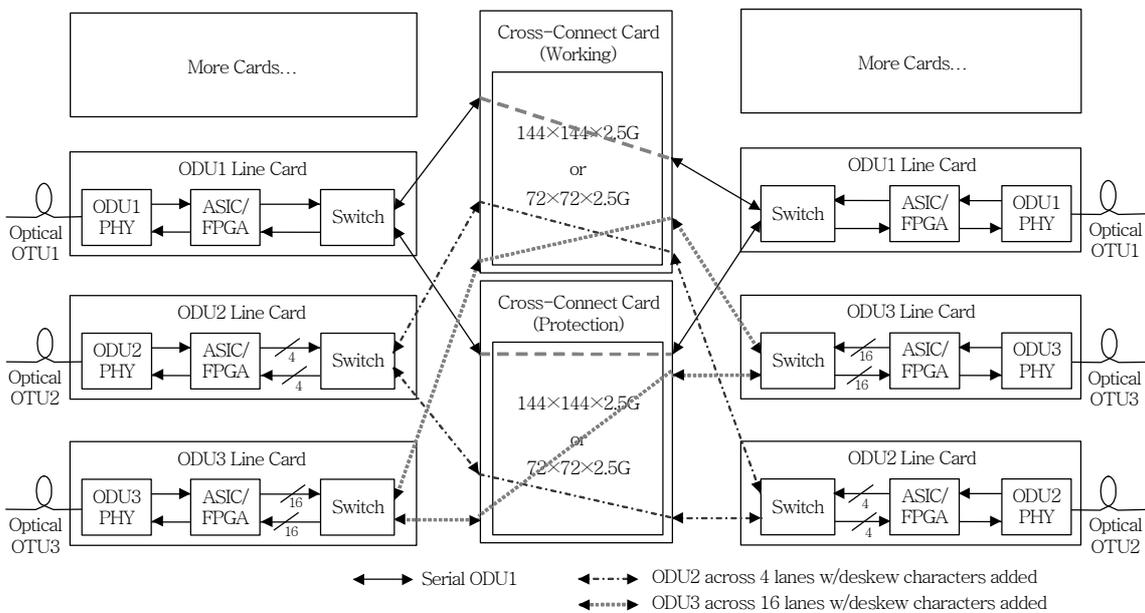
가. 320G OTH 스위치패브릭 연결구성

(그림 4)는 각각 10G, 40G I/O 카드(input/output card)를 수용하는 듀얼스타 싱글 스테이지 구조의 320G OTH 스위치패브릭의 리턴던시 연결구조를 보여준다. 스위치 카드 상에서 논블록킹 크로스 포인트 디바이스를 이용, 다수 2.5G lane을 통하여 1+1 프로텍션[7]을 제공한다(스위치카드 이중화, 모든 데이터 이중화).

나. Vitesse 칩을 이용한 대용량 스위치패브릭 구성

(그림 5)는 Vitesse 상용칩[8]-[10]을 이용한 320G OTH 스위치패브릭 응용 예이다. 1+1 프로텍션(2 카피의 스위치 카드, 2 카피의 all data)을 갖는 스위치 카드에 싱글 스테이지 논블록킹 크로스 포인트 디바이스를 이용한다. ODU1, ODU2 및 ODU3 전송신호를 모두 수용한다.

적색은 시리얼 ODU1을 나타내고, 흑색은 4개의 lane으로 나뉘어 전달되는 ODU2, 청색은 16 lane으



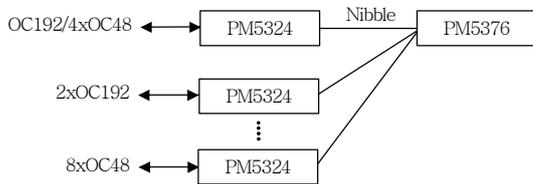
(그림 5) 상용칩을 이용한 320G OTH 스위치패브릭 응용 예

로 나뉘어 전달되는 ODU3 신호이다. ASIC/FPGA에서는 ODU2/ODU3 신호를 2.5G lane으로 나누고 deskew 특성을 추가하여 마지막에 재조립한다. ODU 카드의 작은 스위치는 포트 이중화(working/protection)를 위하여 사용된다.

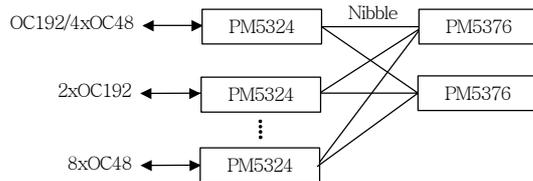
다. PMC 칩을 이용한 대용량 스위치패브릭 구성

PMC 크로스커넥트 칩은 Vitesse의 144×144 같은 대용량 단일 칩이 없는 단점 대신 비트 슬라이싱 모드 방법을 이용하여 64×64 칩으로 320G 스위치패브릭까지 싱글보드로 구성이 가능하다. 때문에 소요 디바이스 수가 적고 백플레인 링크 카운트가 증가하지 않으며 패브릭 구조변경 없이 확장이 가능하고 연결구성에 필요한 알고리즘이 없다. 또한 블록킹 감소를 위해 속도를 향상시키기 위한 필요 때문에 생기는 파워증가 또는 I/O 비용이 없다.

(그림 6), (그림 7)에 160G, 320G를 위한 논블록킹 스위치 패브릭 구성을 각각 나타내었다.



(그림 6) 160G 싱글스테이지 논블록킹 스위치패브릭



(그림 7) 320G 싱글스테이지 논블록킹 스위치패브릭

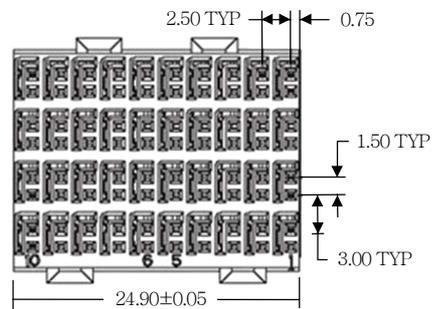
4. Advanced TCA 기반 OTH 스위치 패브릭 구성

ATCA 플랫폼 기반의 스위치패브릭 용량은 스위치 모듈의 (그림 8) 커넥터 타입에 따라 대용량, 소용량이 결정된다. 표준 ATCA 플랫폼에서는 Tyco,

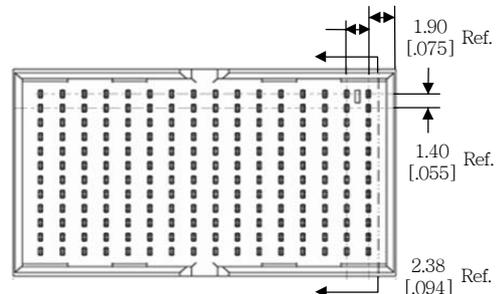
ATCA Z-pack MAX high speed, high density backplane connector를 사용한다. 이 커넥터를 사용하는 경우 최대 구성 가능한 스위치패브릭은 160G이다.

MSxP OTH는 앞에서 살펴본 바와 같이 160G 이상의 시스템은 ATCA 기반으로 불가능하다. 따라서 대용량의 MSxP OTH를 구성하기 위해서는 다음 2가지 방법이 고려된다.

첫째, 320G급 non-ATCA 백플레인 형상의 대

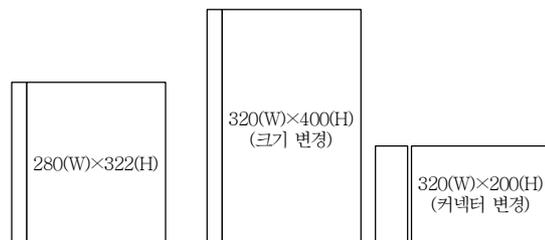


(a) 4 Pair 10 Column Receptacle Assembly Part Number 1469001-1



(b) 4 Pair 16 Column Receptacle Assembly Part Number 469707-1

(그림 8) Z-pack 고속 백플레인커넥터



(a) ATCA 표준 스위치 카드 (b) Non-ATCA 스위치 카드

(그림 9) 대용량 스위치 형상 방안 비교

형 싱글 백플레인 이 설계된다. 궁극적으로 MSxP OTH 시스템을 위한 상용화 플랫폼은 ATCA 기반으로 개발된 시스템을 이미 망에 적용되어 서비스중인 시스템과 범용 인터페이스를 부합하는 구조로 재설계 개발되어야 할 것이다. 이 때 I/O 슬롯은 (그림 9)와 같이 하프 사이즈와 온 사이즈 혼합구조(Ciena4200 형상[11],[12]에 따르면 GbE, STM 서비스는 큰 보드, 저속서비스는 하프보드)로 할 수 있다.

이 때 커넥터를 변경하지 않고 스위치 용량을 크게 설계하려면 보드가 커지고, 커넥터를 변경하면 스위치 용량도 크고 보드(시스템 높이)도 작게 설계할 수 있다.

둘째, 160G급 ATCA 기반의 MSxP를 다단 상호 연결하고 (320G인 경우 4단 연결) 노드 컨트롤러 장치를 구비하여 단일 프로세스 하에서 제어할 수 있도록 구성한다.

5. 메인프로세서 인터페이스 구성

MSxP 시스템 제어를 위한 메인프로세서는 독립적으로 존재하지 않고 스위치카드에 수용할 수 있으며, 320G급 이상의 대용량의 MSxP 시스템을 구성하는 경우, 다수 MSxP 셸프 노드를 다단 연결하고 단일 프로세스 하에서 총괄 제어하기 위하여 노드 컨트롤러를 구비하는 구조이다.

(그림 10)은 ROADM 인터페이스 기능을 통하여 40G급 OTN 고속 멀티서비스 전송 기능[13]을 제공하는 MSxP를 보여준다.

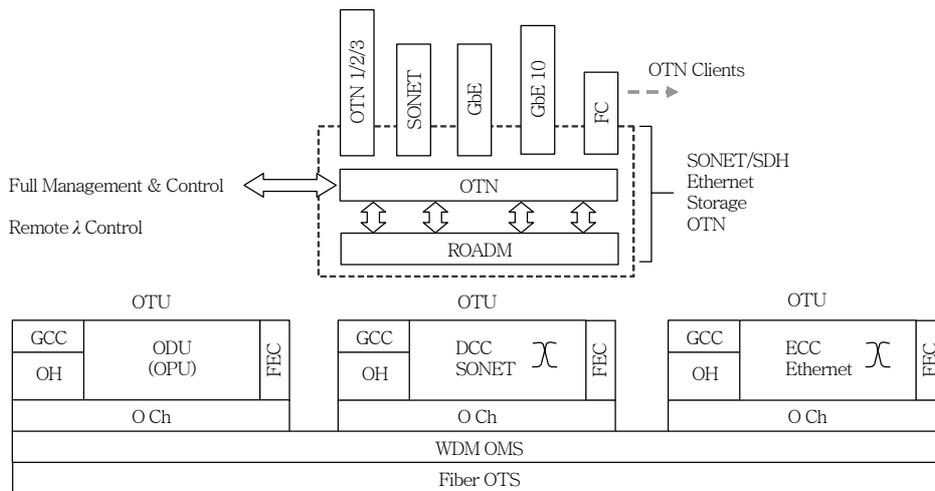
Ⅲ. OTH 스위치패브릭 구성방안

1. OTH 시스템 개념 구조

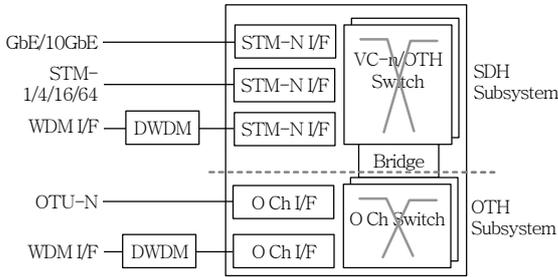
ITU-T G.709는 O/E 변환 없이 광파장 point-to-point 관리를 위한 표준방법을 제공한다. SDH/SONET의 폭넓은 사용 때문에 OTH 기술과 공존할 것이므로 상호 작용이 필수이다. 중요 망 요소는 DWDM, ADM 및 cross-connect이다.

(그림 11)은 OTH 크로스커넥트 스위치 구조이다. OTH 서브 시스템은 광채널 매트릭스를 구성하고 SDH 서브 시스템은 VC-4 매트릭스를 구성한다. Bridge는 파장할당기능을 가져야 하며 두 서브 시스템간 상호접속은 미리 고정된 값에 고정되지 않고 변화하기 때문에 응용에 따라 필요시 서비스 추가가 가능하여야 한다.

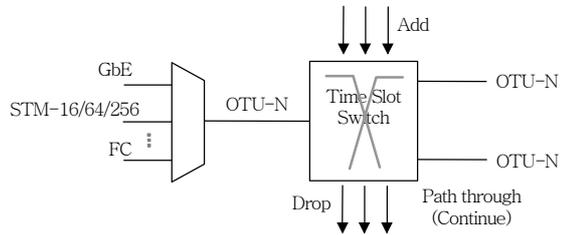
OADM 기능은 파장관리 등 지능성이 현재의 백본 코어에서 메트로 영역으로 옮겨감에 따라 메트로 시장의 증가가 클 것이므로 현재 사용되고 있는 고정타입의 OADM 보다는 Reconfigurable-OADM



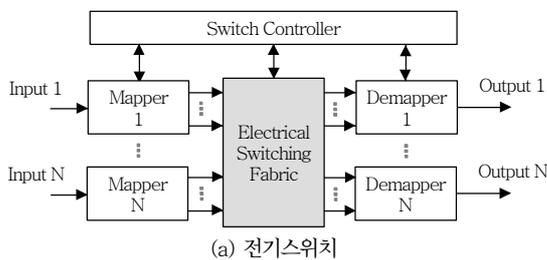
(그림 10) ROADM 인터페이스 기능



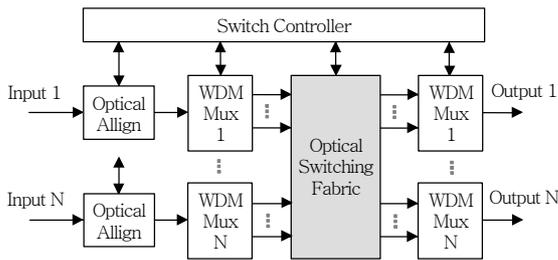
(그림 11) OTH 스위치 구조(예)



(그림 13) OTH 회선단위(sub-lambda) 그룹링 및 스위칭(예)

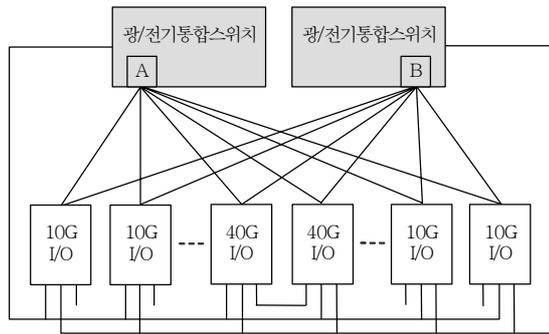


(a) 전기스위치



(b) 광스위치

(그림 12) 전기 및 광스위치 구조(예)



(그림 14) ATCA 기반의 160G급 리던던시 연결 구조(예)

기능(ROADM)을 필요로 한다.

VC-n Matrix(프레이머 또는 매퍼에서 하는 기능)와 O Ch Matrix(MEMS에서 하는 기능)를 물리적으로 동일 카드상에서 통합 구현하고자 한다.

(그림 11)은 (그림 12) OTH MSxP 시스템 구조(예)의 전기스위치와 광스위치의 복합 구조[14]와 등가이다.

2. OTH 스위치 하드웨어 구성

(그림 13)은 OTH 회선단위(MSxP sub-λ) 그룹링 및 스위칭 예를 보인 것이다.

(그림 14)는 10G 및 40G 등 다수 I/O를 포함하는 타임슬롯스위치를 사용하는 싱글스테이지 듀얼

스타 구조를 갖는다. <표 1>의 특성규격을 갖는 타임슬롯 스위치로 구성된다.

이때 시스템은 SONET, OC-n, GbE, digital video 및 storage extension 프로토콜을 지원하는 멀티포트 프로그래머블 클라이언트 인터페이스를 갖는다.

이들 신호들은 투명하게 각 카드 내에서 다중화되고 적당한 노드에 전송하기 위해 WDM 파장 위 하나 이상의 2.5G 또는 10G OTN 신호로 백플레인을 종단한 다음 다중파장은 단일파장 위에서 다중화된다.

그 노드로 가는 sub-λ(OTH 회선단위) 서비스만 드롭되고 대역폭은 파장 위에 새로운 서비스 추가가 가능하다. 접속모듈의 크기는 PICMG ATCA 표준에 따라 280×322.25×30(mm) 크기이다.

OTH 스위치패브릭을 위한 상용 스위치 칩셋으로 Vitesse 크로스포인트 스위치와 PMC의 크로스 커넥터스위치를 고려할 수 있다. 이들 디바이스의 특징을 상호 비교하였다.

다단 CLOS(또는 multi-stage) 방식을 사용할 경

〈표 1〉 타임슬롯 스위치 특성

	Vitesse	PMC
적용	OTH	SDH
스위치 방식	Cross point switch	Memory based cross-connect switch
단위 포트	160G(2.5G, 72×72) 320G(2.5G, 144×144)	160G(2.5G, 64×64)
160G	ATCA based single board	ATCA based single board
320G	Non-ATCA based single board	Non-ATCA based single board
320G 구성칩 수	4	2
백플레인간 라우팅	복잡	간단
칩 가격	72×72(775\$) 144×144(1300\$)	64×64(1147\$)

우 160G 용량의 스위치를 이용하여 320G를 구현하려면 4개가 필요하지만, PMC 칩은 구성방식에 따라 니블 모드, 비트슬라이스 모드 및 데시멀 모드가 가능한데 비트슬라이싱(bit-slicing) 모드로 160G 용량의 스위치를 이용하여 320G를 구현하려면 2개만 있으면 된다. Vitesse에 2.5G link가 144개인 칩(VSC3140)은 2.5G×144=360G이다. 이 경우 1개만 있어도 된다. PMC에는 이렇게 큰 칩이 없어서 320G를 구현하려면 160G짜리 2개를 써야 한다. PMC(PM5376)를 이용하여 320G를 구현하면, 2.5G serial port가 input으로 2×64, output으로 2×64개가 되고, 각각의 serial port는 +/-가 있으니 핀으로 하면 I/O 핀 수는 각각 2×64×2개씩이고, 전체의 핀의 수는 512개가 된다.

3. 동기동작 크로스커넥트 FPGA 구현을 통한 OTH 스위치패브릭

비동기식 전기적 스위치패브릭은 확실한 대역폭 범위 내에서 임의의 속도로 전기신호를 스위칭하게 하는 다수 전기회로로 구성되는 스위치패브릭이 가능하므로 ASIC/FPGA화 하는 것이 적합하다. 고속 OTN 신호(2.67G, 10.71G, 43.12G)는 중요한 기술적 요구사항들을 포함하는 동기 동작 ASIC/FPGA 개발을 제안한다. 개념은 다음과 같다.

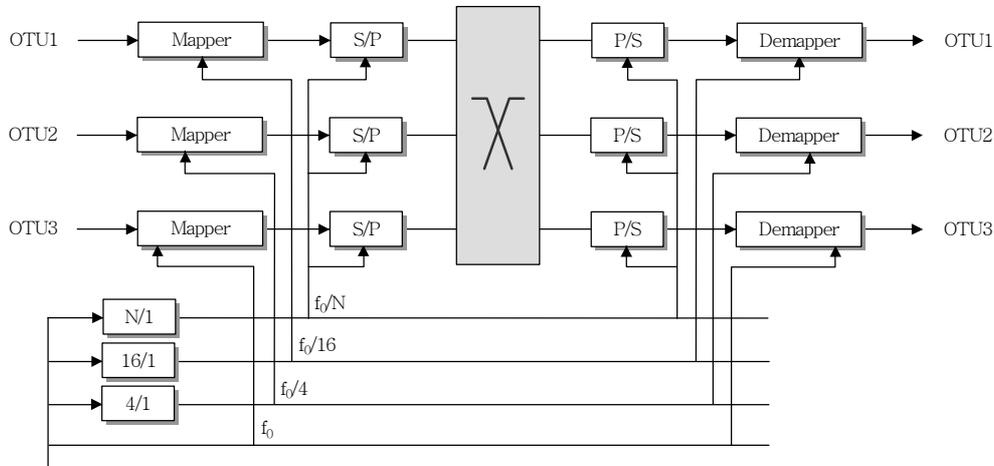
비동기 OTN 신호를 위한 크로스커넥트가 내부 클럭 속도에서 내부적으로 동기되어 동작한다. 수신

된 OTN 신호는 스테핑(stuffing)에 의해 내부 프레임 포맷에 동기된다. 동기된 신호들은 병렬화되고 내부 클럭 속도로 동작하는 스위치패브릭에서 스위칭된다. 출력에서 동기된 신호는 다시 역스테핑(de-stuffing)된 후 원래 비트 속도로 전송된다.

핵심 기술은 수신 동기 통신 신호를 스테핑에 의해 약간 더 높은 내부 클럭 속도를 갖는 내부 프레임 포맷으로 동기하는 것이다. 따라서 이 신호는 병렬화되고 다수 경로를 통해 스위치패브릭에 다중전송되며 내부클럭 속도에서 동작하는 동기동작 FPGA로 구성되는 스위칭패브릭에 의해 스위칭된다.

이 개념에 따른 광크로스커넥트는 (그림 15)와 같다. 수신된 OTH 신호가 O/E converter에 의해 전기 신호로 변환된 다음 mapper, 즉 스테핑 소자로 들어간다. Mapper는 각각 S/P converter로 연결된다. S/P converter는 병렬연결을 통해 동기식으로 동작하는 스위치패브릭에 연결된다. 출력에서 스위치패브릭은 demapper, 즉 역스테핑 소자에 각각 연결된 P/S converter에 의해 다시 연결되고 demapper 출력은 원래 속도를 갖는 OTH 비동기 신호이다. 전기적 출력 신호는 E/O를 거쳐 망에 제공된다.

광크로스커넥트는 출력클럭 오실레이터를 갖는 타이밍시스템이다. 디바이드 되지 않은 클럭이 세 번째 mapper/demapper로 들어온다. 4/1 divide ratio를 갖는 첫번째 디바이더는 원래 클럭속도의 $f_0/4$ 클럭신호를 발생시키고, 두번째 mapper/de-



(그림 15) 비동기 광크로스커넥트 구조

mapper로 들어온다. 첫번째 mapper는 가장 낮은 OTN 계위레벨의 통신신호를 수신한다. 이는 OTU1 이고 정상 속도는 2.7G이다. 오실레이터 주파수는 16으로 나뉘어져서 클럭속도보다 약간 높은 클럭신호 $f_0/16$ 을 발생한다. OTU1 신호는 이 클럭속도를 위해 동기된다. 이 목적으로 내부 프레임 포맷은 스테어링에 의해 클럭신호 $f_0/16$ 의 클럭속도에 스테어링을 채워서 OTU1 신호로부터 형성된다.

동기된 내부신호는 S/P converter에서 병렬화되고 스위치패브릭에 인도된다. ODU1 다중레벨에 일치하는 동기내부 신호는 4개 폴드로 병렬화된다. 스위칭패브릭에서 내부 클럭속도는 670M이다. 스위치패브릭을 위한 클럭주파수와 S/P converter는 오실레이터 주파수 64 분할에 의해서 발생된다.

다중화 레벨 OTU2를 위해 오실레이터 주파수는 4로 나뉘어지고 mapper로 들어가서 거기에 수신된 OTU2 신호가 동기된다. 그리고 나서 동기된 신호는 S/P converter에서 16폴드로 병렬화된 다음 16개 연결을 통해 스위치패브릭으로 전달된다.

스위칭패브릭은 스퀘어나 3단 또는 다단 CLOS 구조를 갖고 내부 클럭속도로 동작하여 동기적으로 스위칭하는 FPGA로 구성된다. 스위치패브릭을 내부 클럭은 STM-1 클럭속도(155.52M)를 사용한다. 스위칭패브릭은 1+1 리던던시 APS를 위해 이중화된다.

OTU 신호를 프로세싱하기 위한 아이디어로서 오버헤드와 스테어링 비트를 이용하여 약간 더 높은 클럭속도를 갖는 프레임 포맷에 동기시키는 방안이 제안된다.

4. 백플레인 구성

가. 듀얼스타 구성

현재 ATCA 시스템 구성 중 가장 유력한 시스템 구조로서 320G~640G 대용량 스위치패브릭 구현에 가장 적합한 듀얼스타 백보드 구조(working/protection)이다. 시스템 내에 스위치카드가 2매 구성되어 active/standby 또는 1+1 리던던시 모드로 동작한다. 각 노드 카드는 base I/F와 fabric I/F를 갖고 2개의 스위치카드와 연결되며 노드 간의 트래픽은 스위치카드를 통해서 송수신한다.

상용 CPU blade 등 현재 출시되고 있는 모든 blade들이 듀얼스타만을 지원하고 있다.

각각의 라인카드 쪽으로 N개의 2.5G 시리얼 라인이 나가는 형태(40G일 경우, N=16)이다.

나. 플메시 구성

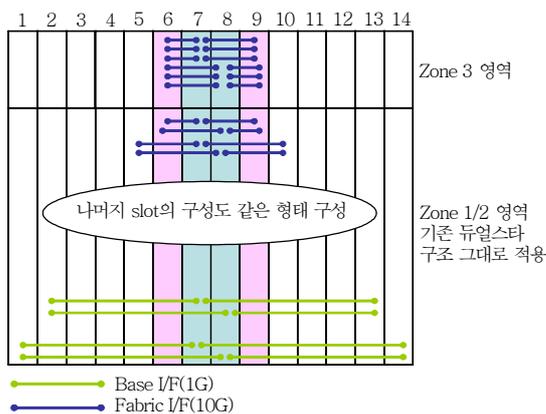
모든 노드에 스위칭 기능(또는 muxing 기능)이 있어야 한다. 스위치카드의 구성 없이 노드는 모든 노드와 1:1로 연결된 링크를 통해 트래픽을 송수신

한다. Base I/F, fabric I/F가 모두 1:N(=13)의 구조가 되어야 하므로, 노드 카드의 복잡성 및 백플레인의 복잡성이 상당히 높다. 단, 모든 슬롯을 응용카드로 구성할 수 있으며(최대 14매), 시스템 전체의 대역폭이 최대가 될 수 있다.

2.5G×4 시리얼 데이터 경로는 논블록킹 되려면 최악의 경우 40G(2.5G×16) 데이터 경로가 필요하다. 분산스위치 구조로 가더라도 결국 어느 한 보드로 용량이 집중되어야 한다. 라인카드가 늘어날수록 백플레인 구조는 더 복잡해진다. 14 라인카드 슬롯에 스위치용량을 각각 분할 수용할 경우 대용량 스위치 디바이스가 필요하므로 비효율적인 구조이다.

다. 백플레인 구성

(그림 16)은 예비 zone 3 connector 영역을 사용하는 구조로서 zone 3 영역에 추가로 백플레인을 구성하고, 40G 라인카드와 스위치카드를 zone 3 영역까지 확장하여 사용할 수 있도록 구성할 수 있으며 총 시스템 용량은 160G가 된다. 이 때 스위치카드는 싱글보드 타입의 크로스포인트스위치로 160G를 제공한다.



(그림 16) 40G 2매를 수용하는 160G 시스템 용량의 구성

IV. 결론

본 고서에서는 OTH 기반의 OTH 스위치 구성방

안을 고찰하였다. 비동기 OTH 스위칭을 규정하고 있는 OTN ITU-T G.709에 따라 상용 대용량 크로스포인트스위치를 이용하여 ODU1/ODU2/ODU3 신호 프레임을 비동기 스위칭 할 수 있는 OTH MSxP 및 스위치패브릭 구성방안, PICMG 표준에 따라 ATCA 플랫폼을 이용하여 구성할 수 있는 최대 160G급 스위치패브릭 구성방안, 그리고 non-ATCA 플랫폼 기반으로 320G급 이상의 대용량 구성방안 등의 방안을 고찰하였다.

결과적으로, 본 고는 OTH 망에서 리턴던시(워킹, 프로텍션) 구조 및 입출력 포트 요구조건 설정에 따라 망 구성 및 시스템 설계를 할 수 있도록 여러 유형의 스위치패브릭을 구성하는 방안을 제시하였으며, 서비스 개발추세에 따라 필수 요구조건 또는 기능을 갖도록 설계하면 차세대 OTH 전송시스템을 위한 경쟁력 있는 OTH MSxP가 가능하다. 예로써 가까운 미래에 급격히 증가하는 데이터 트래픽을 수용하기 위해서 40G 라인카드를 수용하는 방안을 포함하는 것이 OTH 스위치의 경쟁력을 높이는 솔루션이라 생각되고, 또 전송속도를 40G 이상으로 더욱 높여야 하는 필요성에 따라 ROADM 인터페이스를 제공해야 한다. 전기적 OTH 스위치 구조기반에서 대용량 ODU-k 스위칭 시스템은 시스템 통합

● 용어해설 ●

OTH(Optical Transport Hierarchy): SDH/SONET의 상위 계층이면서 WDM의 하위 계층인 광전송 계위로 차세대 광전송 방식임. SDH/SONET 보다 풍부한 유지보수 정보 전달과 전송성능을 보장하면서 기존 TDM 기반 데이터(SDH/SONET) 외에 패킷 데이터(GbE, 10GbE 등)와 스토리지 데이터(ESCON, FC 등)와 같은 다양한 신호를 투명하게 전달할 수 있음. 전송신호는 2.5G급의 OTU1, 10G급의 OTU2, 40G급의 OTU3가 정의되어 있음.

ATCA(Advanced Telecommunication Computing Architecture): ATCA 플랫폼은 PICMG(PCI Industrial Computing Manufacturer Group) 3.0의 표준화된 규격에 따라 시스템을 설계하여 하드웨어 설계 및 개발 기간 그리고 저비용을 실현하기 위하여 인텔이 주도하고 많은 통신업체, 칩벤더들이 호응하고 있는 국제 표준의 시스템 기구물.

제어장치(control plane)에 의해 다수 개의 셀프를 제어하도록 구현된다.

VC Virtual Container
W/P Working/Protection

약어 정리

ADM	Add Drop Multiplexing
ATCA	Advanced Telecomm Computing Architecture
CH	Channel
CS	Chip Select
CTRL	Control
DWDM	Dense Wavelength Division Multiplexing
ECC	Ethernet Communications Channel
EoS	Ethernet of SONET
FC	Fiber Channel
GCC	General Communications Channel
IPC	Internet Protocol Communication
LVTTL	Low Voltage Transistor Transistor Logic
MSxP	Multiservice Multiple Platform
O/E	Optical to Electrical
OAM	Operation & Maintenance
ODU	Optical Channel Data Unit
OPU	Optical Channel Payload Unit
OS	Operation Software
OTH	Optical Transport Hierarchy
OTN	Optical Transport Network
OTU-k	completely standardized Optical Channel Transport Unit-k
OTU	Optical Channel Transport Unit
PICMG	PCI Industry Computer Manufacturers Group
PRBS	Pseudorandom Binary Sequence
RW	Read/Write
S/P	Serial to Parallel
SONET/SDH	Synchronous Optical Network/Synchronous Digital Hierarchy
TDM	Time Division Multiplexing

참고 문헌

- [1] ITU-T G.707, Network Node Interface for the Synchronous Digital Hierarchy(SDH), 2003. 12.
- [2] ITU-T G.709/Y.1331, Interface for the Optical Transport Network(OTN), ITU-T, 2003. 10.
- [3] ITU-T G.798, Characteristics of Optical Transport Network(OTN) Hierarchy Equipment Function Blocks, 2001. 10.
- [4] ITU-T G.873.1, Optical Transport Network(OTN): Linear Protection, 2003. 3.
- [5] ITU-T G.873.1, OTN; Linear Protection, 2006. 3.
- [6] PICMG 3.0 Specification Advanced Telecommunications Computing Architecture(ATCA) Specification, PICMG, 2002.
- [7] ITU-T G.8731/Y.14342; Ethernet Protection Switching, 2006. 6.
- [8] VSC3139 Data Sheet, 4.2Gbps 72×72 Asynchronous Crosspoint Switch, Rev. 4.2, Feb. 1, 2005.
- [9] VSC3140 Data Sheet, 4.2Gbps 144x144 Asynchronous Crosspoint Switch, Rev 4.2, Feb. 1, 2005.
- [10] Ciena, Service-Enabled WDM Transport and Switching, www.ciena.com.
- [11] Ciena, Multiservice Switching System, www.ciena.com.
- [12] Patent US2003/0016416 A1, Network Element for Signals of the Optical Transport Network(OTN), Jan 23, 2003.
- [13] Patent US2003/0206552, Simplified Control of a Transmission Network Element Handling Both SDH and OTH Signals Passing Both SDH and OTH Parts, Nov. 6, 2003.
- [14] Patent US2003/0142738, Equalization for Crosspoint Switch, July 31, 2003.