

## 미세피치 연성인쇄회로기판 대응을 위한 NCP 패키징 공정설계 및 분석

### Design and Analysis of NCP Packaging Process for Fine-Pitch Flexible Printed Circuit Board

심재홍\*, 차동혁  
(Jae Hong Shim and Dong Hyuk Cha)

**Abstract:** Recently, LCD (Liquid Crystal Display) requires various technical challenges; high definition, high quality, big size, and low price. These demands more pixels in the fixed area of the LCD and very fine lead pitch of the driving IC which controls the pixels. Therefore, a new packaging technology is needed to meet such technical requirement. NCP (Non Conductive Paste) is one of the new packaging methods and has excellent characteristics to overcome the problems of the ACF (Anisotropic Conductive Film). In this paper, we analyzed the process of the NCP for COF (Chip on FPCB) and proposed the key design parameters of the NCP process. Through a series of experiments, we obtained the stable values of the design parameters for successful NCP process.

**Keywords:** packaging, COF, NCP, fine-pitch, bonding, pressure, reliability

#### 1. 서론

COF (Chip on FPCB) 공정은 미세피치화에 따른 공정가 절감 및 수율 향상을 도모하기 위해 TCP (Tape Carrier Package)의 대체용으로 개발되어 TCP 접합 방식에서의 디바이스 홀(device hole)을 없애고 본딩(IC 접합) 방식도 플립칩(flip chip) 방식으로 발전되었다.

최근 COF 공정에서 많이 적용되고 있는 ACF (Anisotropic Conductive Film, 이방전도성 필름) 패키징은 전도성 접합제를 사용하고 있으며, 전도성 도전입자(금속 Coated Plastic Ball)의 입자반경이 40 $\mu$ m 이하의 생산이 어려워 리드 폭이 리드피치의 대략 반 정도라고 보면 40 $\mu$ m 이하의 피치 제품에서는 불량률이 증가할 수 밖에 없다. ACF와 비교하면 최근 개발된 NCP (Non Conductive Paste)는 전도성 입자가 없기 때문에 생산 단가 감소가 가능하며, IC 범프(bump)와 리드간 단순 접합 또는 공용 결합을 통해 직접 연결이 되기 때문에 ACF에서 발생 가능한 오픈 불량 위험성을 줄일 수 있으며, 본딩시간을 기존 ACF 필름의 경우 20초 이상에서 10초 이내로 줄일 수 있어 생산 효율성이 크게 증대 되는 장점이 있다.

COF 패키징은 서로 다른 특성을 가진 IC와 연성 인쇄회로기판 (FPCB : Flexible Printed Circuit Board)를 회로적으로 연결할 때 본딩작업을 하게 되는데, 본딩 작업시 온도에 의한 열팽창계수 (CTE : Coefficient of Thermal Expansion) 차이로 인해 접합되는 IC 범프와 연성 인쇄회로기판의 리드

에 강한 응력이 발생한다. 이런 응력으로 인해 연성 인쇄회로기판의 리드가 폴리이미드 (PI: Polyimide Tape) 베이스 필름에서 박리되면서 파손(lead breakage)이 되어 접촉 불량(통전이 안됨)이 발생하는 것을 최소화 하는 것이 COF 패키징 공정의 핵심 기술이다. COF 패키징 공정에서 IC와 연성 인쇄회로기판 리드에 열적인 스트레스를 가장 적게 하면서 접합하는 방식이 저온에서 본딩 작업이 가능한 NCP이다.

NCP기술은 IC 생산시 패키징을 하지 않는 플립칩 상태로 작업을 할 수 있으며 또한 회로 집적화로 인해 웨이퍼 (wafer) 단위 면적당 생산수율(production yield)를 높일 수 있어 IC 가격을 낮출 수 있다. 또한, 전자제품의 가장 이슈화 되고 있는 유해물질인 납(Pb) 등을 사용하지 않아도 되므로 차세대 실장기술이라고 할 수 있다[1-8].

본 논문에서는 COF NCP 공정을 분석하고, 40 $\mu$ m 이하의 미세피치에 대응가능한 NCP 공정설계 기술을 확보하고자 IC 범프와 리드간 접합 또는 공용 결합 기술, 미세 피치 칩조립 시험 기술 및 조립정밀도 검사 기술을 개발하였다. 또

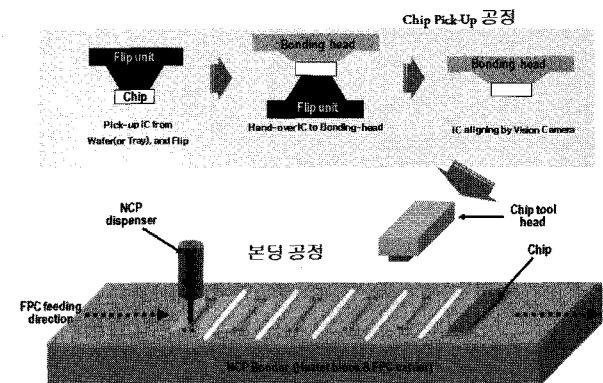


그림 1. NCP 공정 개요  
Fig. 1. Overview of the NCP process.

\* 책임저자(Corresponding Author)

논문접수: 2009. 10. 12., 수정: 2009. 11. 23., 채택확정: 2009. 11. 30.  
심재홍, 차동혁: 한국산업기술대학교 메카트로닉스공학과  
(jshim@kpu.ac.kr/dhcha@kpu.ac.kr)

※ 본 논문은 지식경제부 “고종형비 미세패턴 장비기술개발과제”로 지원받아 연구하였음.

※ 상기 논문은 KACC2009 학술대회에서 초안이 발표되었습니다.

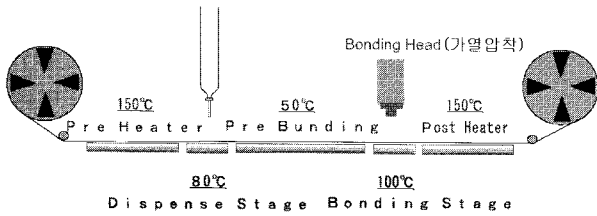


그림 2. NCP 본딩 공정.

Fig. 2. The NCP bonding process.

한, 다양한 공정환경의 실험적 고찰을 통해 안정적인 수율을 획득할 수 있는 NCP 공정변수를 획득하였다.

**II. 공정 분석**

NCP 공정은 위의 그림과 같이 설명할 수 있다. 웨이퍼로부터 IC를 픽업(pick-up)한 후 칩 도구(chip tool)에 의해 연성 인쇄회로기판상에 올려 놓고 본딩을 하게 된다.

본딩 공정은 그림 2와 같이 5단계로 수행되게 된다. 즉, 예열 1단계, 디스펜싱, 예열 2단계, 본딩, 후열단계를 거치면서 NCP 본딩이 이루어진다.

본딩 공정별로 요구되는 공정조건을 살펴보면 다음과 같다.

- ① 예열(pre-heater) 1단계: 필름의 수분 건조를 위해 120 ~ 150°C에 설정한다.
- ② 디스펜서 단계(dispenser stage): CP가 필름상에서의 젖음성을 고려 50 ~ 80°C로 설정한다.
- ③ 예열 2단계: NCP의 도포 형상을 안정시키기 위해 디스펜서 스테이지보다 저온으로 설정한다. 온도가 높으면 NCP의 저점도화 때문에 필름의 패턴에 따라 도포형상이 불규칙해 질 수 있다.
- ④ 본딩 단계(bonding stage): Stage 자체에서의 열확산을 조정하기 위해 80 ~ 100°C로 설정한다. 120°C 이상 일 경우 필름 위의 NCP에 영향을 미친다.
- ⑤ 후열(post heater) 단계: 단시간 경화시 필렛(fillet)단의 경화도 향상을 위해 150°C로 설정한다.

**III. 공정 변수 설계**

NCP 공정에 있어서 가장 중요한 공정은 본딩 공정으로서 본딩 장비뿐만 아니라 NCP액의 디스펜싱, IC압착, 경화 등이 연성 인쇄회로기판의 특성과 결부되어 충분하게 고려되어야 생산성이 높은 작업조건과 신뢰성을 확보할 수 있다. 생산성으로는 짧은 경화시간, 좋은 필렛 모양 등을 들 수 있고, 신뢰성 측면에서는 고내열성(high thermal cycle test tolerance), 고내습성(high moisture tolerance) 등을 들 수 있다.

본 논문에서는 40μm 이하의 피치를 요구하는 블루투스 통신 모듈을 대상으로 NCP 공정을 설계하고 실제 제품을 패키징하여 공정설계 만족도를 평가하였다. 대상 LDI(LCD Driver IC) 칩의 크기가 3.92 x 5.07mm 이고, 대상 연성 인쇄회로기판의 두께는 40μm이고, 재질은 EspaFlex MC이다. 블루투스 제품에 사용되는 LCD(Character 1×16, FSTN)의 적합한 드라이브 IC를 선정해 구동 회로를 연결하는 COF

필름을 설계해야 하며, 이는 IC의 범프를 고려해 연성 인쇄회로기판에 패턴(리드)을 형성한다. 이때 드라이브 IC의 범프의 피치(Pitch)가 40μm으로 연성 인쇄회로기판의 패턴(리드)도 1:1로 설계를 한다. 또한, 접합 작업시 패키징 장비에서의 적정 압력과 온도를 설정하는 것이 매우 중요하다. 일반적으로 ACF와 같은 공정에서는 본딩온도, 본딩시간, 본딩 압력과 같은 공정변수를 다루고 있다. 기존 연구에서는 NCP 공정 설계변수에 대해 다루어지지 않고 있다[5-8].

본 연구를 통하여 얻은 NCP 공정 분석결과, NCP 본딩 공정을 설계하는 데 있어서 가장 중점을 두고 고려해야 할 공정변수는 다음과 같다.

- ① 연성 인쇄회로기판 종류에 따른 NCP액 선정
- ② NCP 점도(viscosity)에 따른 온도(bonding temperature) 값 선정
- ③ LDI Bump 사양에 따른 압력(bonding force)값 선정
- ④ 본딩 시간(bonding time) 선정
- ⑤ COF 장비 Head Tool 의 평탄 및 압흔

**IV. 공정 변수 선정 실험 및 분석**

1. NCP 본딩 온도(bonding temperature) 선정

LDI 칩을 본딩할 때 본딩 온도를 다르게 하여 LDI 칩에 대한 NCP 액의 경화시 발생하는 필렛 모양을 보고 적절한 본딩 온도를 설정하였다. 그림 3에서 보는 바와 같이 본딩

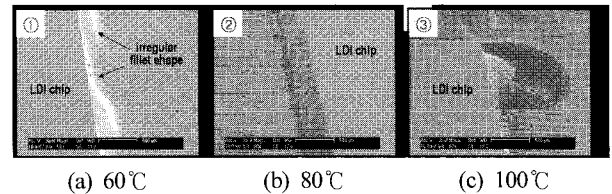


그림 3. 본딩 온도에 따른 접합 형상.

Fig. 3. Shape of the bonded chip joint according to various bonding temperature.

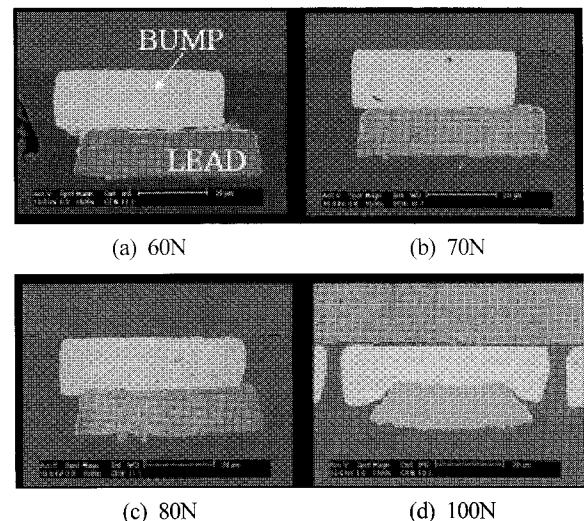


그림 4. 본딩 압력 변화에 따른 접합 단면 형상.

Fig. 4. Section of the bonded chip joint according to various bonding pressure.

온도를 60, 80, 100°C 등 3단계로 나누어 실험한 결과 80°C 인 경우에 필렛이 가장 안정적으로 형성됨을 알 수 있었다.

2. NCP 본딩 압력(bonding force)값 선정

그림 4에 동일한 조건에서 본딩 압력을 각각 다르게 했을 경우의 NCP 경화후 모듈의 단면을 절단하여 전자현미경으로 관찰하였다. 본딩 압력을 60, 70, 80, 100N으로 하였을 때 60, 70N의 경우에는 범프가 리드와 결합이 불충분하게 되어 있음을 알 수 있으며, 100N의 경우에는 범프가 심하게 눌러져서 범프간의 쇼트(short)가 발생할 수 있음을 알 수 있다. 80N의 경우에 가장 안정적으로 범프와 리드가 결합되어 있음을 알 수 있었다.

3. 본딩 시간(bonding time) 선정

동일한 조건에서 본딩 시간을 조절함에 따라 NCP액의 경화후 경화된 NCP내에 기포(void)가 발생하여서는 안된다. 따라서, 본 실험에서는 동일한 본딩조건하에서 기포가 발생하지 않는 본딩 시간을 찾고자 실험을 수행하였으며, 그 결과 아래 그림 5에서 보는 바와 같이 5초인 경우에 기포가 발생하지 않는 가장 적절한 본딩 시간임을 발견할 수 있었다.

4. COF 장비 Head Tool의 평탄도 및 압흔

NCP 패키징시 플립칩 형태의 LDI 칩을 연성 인쇄회로기판 표면에 장착할 때 본더의 헤드부에 의해 가압하면서 LDI 칩상의 범프와 연성 인쇄회로기판상의 리드가 결합하게 된다. 이때, 헤드부에 수백개의 범프가 존재하는 데 균일한 압력이 발생하기 위해서는 헤드부의 편평도가 매우 중요하다. 따라서 패키징 작업을 하기 전에 헤드부의 편평도 검사를 먼저 수행할 필요가 있다. 검사 방법은 본딩헤드부에 의해 가압하고 경화한 후 광학현미경으로 연성 인쇄회로기판의 배면을 관찰함으로써 범프가 균일하게 리드 표면에 접착되어 있는 지를 확인함으로써 알 수 있다. 또한, 헤드부 평탄도검사방법의 하나로 압흔 검사를 수행할 수 있으며, 본더 헤드부에 의해 연성 인쇄회로기판 리드부를

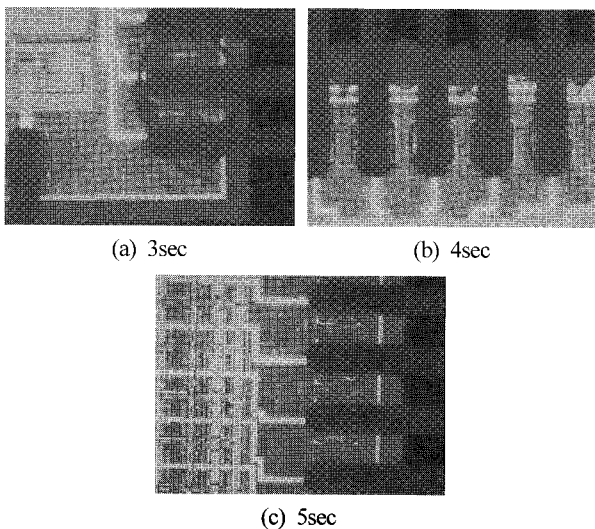
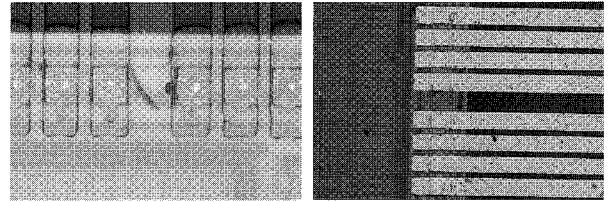


그림 5. 본딩 시간 변화에 따른 접합 형상.  
Fig. 5. Shape of the bonded chip joint according to various bonding time.



(a) Flatness (b) Pressed mark

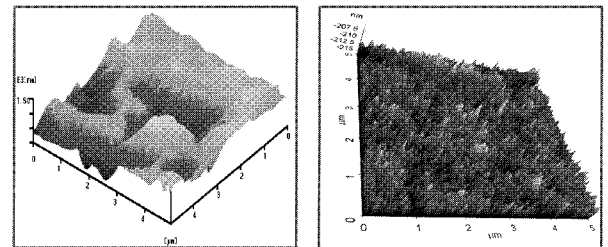
그림 6. 헤드부 평탄도 및 압흔 검사.  
Fig. 6. Tests of flatness and pressed mark.

가압한 후 리드부 표면을 광학현미경으로 관찰함으로써 표면에 균일하게 눌러져 있는 지를 확인할 수 있다.

5. 연성 인쇄회로기판 종류에 따른 NCP액 선정

본 논문에서는 미세피치 패키징에 많이 사용되는 EspaNEX와 EapsFlex 등 두 종류의 연성 인쇄회로기판에 대한 표면조도를 원자현미경(AFM)을 통해 분석하였으며, 그 결과는 그림 7에 나타나 있다. 표 1에서 나타내는 바와 같이 EspaFlex가 표면조도가 작음을 알 수 있다.

동일한 점도(1.2 Pas)를 갖는 NCP액을 두 종류의 연성



(a) EspaNEX (b) EspaFlex

그림 7. 원자현미경에 의한 표면조도 측정.  
Fig. 7. Tests of the surface roughness of two flexible printed circuit boards by the AFM.

표 1. 표면조도 측정치.

Table 1. Test result of the surface roughness of two flexible printed circuit boards.

구분	EspaNEX	EapsFlex
RMS [nm]	304	1.1
Rz [nm]	696	11.2



(a) EspaNEX (b) EspaFlex

그림 8. 표면접촉각 측정.  
Fig. 8. Tests of the contact angle between NCP fluid and a flexible printed circuit board.

인쇄회로기판 표면에 인가하였을 때 표면장력에 의한 접촉각을 측정된 결과 그림 8에서 보는 바와 같이 EpaNEX가 접촉각이 훨씬 크음을 알 수 있었다. 접촉각이 작을수록 젖음성이 크다. 이 실험을 통해서 연성 인쇄회로기판의 표면조도가 작을수록 NCP액의 젖음성이 크음을 알 수 있었다. 따라서 EspaFlex는 표면에서 젖음(wetting)이 큰 만큼 접도가 낮은 NCP액을 사용할 필요가 있다.

**V. 조립 및 신뢰성 시험**

NCP 패키징 후 조립성에 대한 검사는 접착력 시험에 의해 수행하였다. 접착력 시험은 NCP 패키징 작업이 끝난 칩과 연성 인쇄회로기판을 글래스에 접착제에 의해 고정시킨 뒤 연성 인쇄회로기판 한 쪽을 시험기에 의해 수직방향으로 잡아당긴다. 이때 잡아당기는 속도를 10mm/min의 속도로 일정하게 30mm 정도 벗겨내듯이 잡아당길 때 걸리는 힘을 측정한다.

접착력 시험은 본딩 압력을 각각 다르게 했을 경우에 대한 동일한 접착력 시험결과를 그림 9와 같이 나타내었다. 시험 결과 접착력은 본딩 압력에 무관하게 일정하게 발생하였다.

NCP 패키징에 대한 신뢰성 시험은 2가지 형태로 진행하였다. 하나는 열충격시험으로서 패키징된 모듈을 온도시험용 챔버안에 넣고 챔버안의 온도를 -125°C에서 +125°C 사이를 계속 반복하면서 연성 인쇄회로기판의 접촉저항을 측정하는 시험이다. 시험결과 그림 10(a)에서 보는 바와 같이 약 100시간 정도 시험결과 접촉저항은 일정하게 유지되었다. 즉, 패키징의 신뢰성이 매우 좋은 것으로 보여진다.

NCP 패키징 신뢰성 시험의 또 다른 한 가지는 고온다습 환경시험으로서 85°C/85%(습도) 환경하에서 장시간 패키징 제품을 놓아 두면서 연성 인쇄회로기판과의 접촉저항을 측정하는 방법이다. 시험결과 그림 10(b)에서 보는 바와 같이 시간이 경과하더라도 접촉저항값의 변화가 거의 없는 것으로 보아 패키징의 신뢰성은 매우 높다고 판단된다.

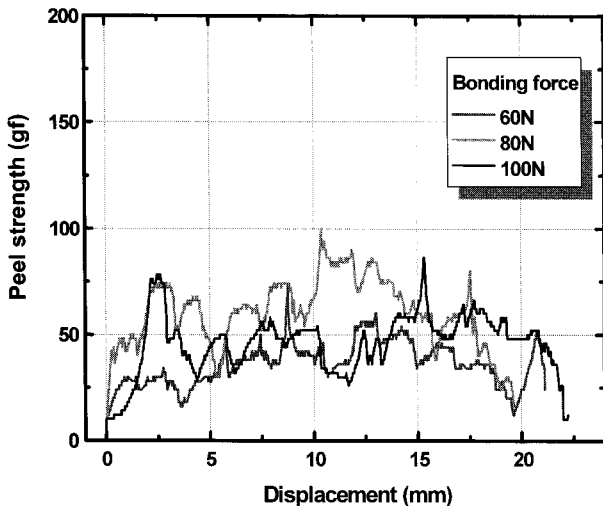
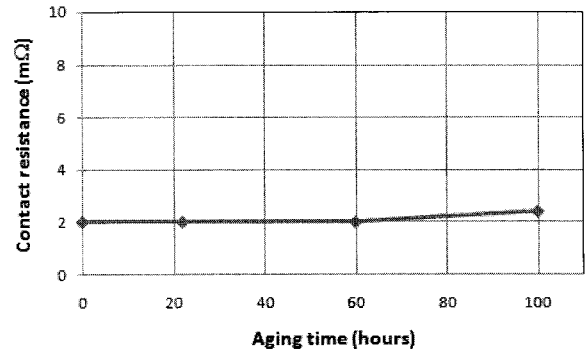
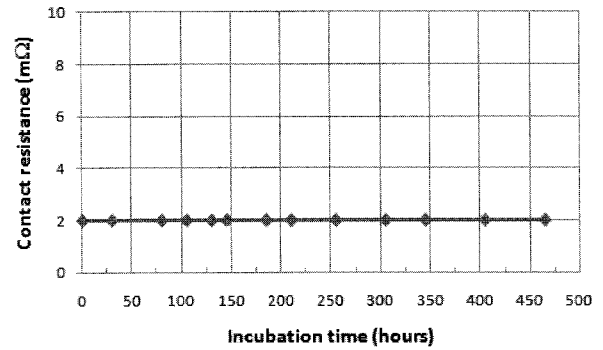


그림 9. 접착력 측정 시험결과.  
Fig. 9. Test results of the bonded strength.



(a) Test of heat shock



(b) Test of high temperature and high humidity

그림 10. NCP 패키징 신뢰성 시험결과.

Fig. 10. Test results of environmental reliability for a LDI packaged by the NCP.

**VI. 결론**

본 논문에서는 COF NCP 공정을 분석하고, 40μm 이하의 미세피치에 대응가능한 NCP 공정설계 기술을 확보하고자 하였다. 다양한 공정환경의 실험적 고찰을 통해 안정적인 수율을 획득할 수 있는 NCP 공정변수를 획득하였다. 즉, FPCB 종류에 따른 NCP액 선정, 본딩 온도, 본딩 압력, 본딩 시간, COF 장비 head tool의 평탄 및 압흔 등으로서 실험을 통하여 적절한 변수 값을 구하였다. 또한, 패키징 후 조립성 및 신뢰성에 대한 실험방법을 개발하였다. 본 논문에서 제안한 공정 설계변수들은 다양한 환경에서 NCP 패키징 결과를 평가분석하는 데 사용가능하다. 그리고 제시된 실험결과들은 NCP 장비를 개발하는 데 공정제어변수에 대한 정보를 제공함으로써 공정적응력이 우수한 장비 연구 및 개발에 도움이 될 것으로 기대된다.

**참고문헌**

- [1] 윤정원 외, "전자 패키징의 플립칩 본딩 기술과 신뢰성," 대한용접접합학회지, 제25권 제2호, pp. 6-15, April 2007.
- [2] 김세실 외, "NCP 적용 플립칩 패키징 비교 연구," 대한용접학회 추계학술발표대회 논문집, 제48권, pp. 146-149, Nov. 2007.
- [3] 이선병, 김종민, 이성혁, 신영의, "플립칩 패키지의 신뢰성 향상에 관한 연구," 대한공작기계학회 춘계학술발표대회 논문집, 제9권 6호, pp. 529-535, 2007.

[4] K. Tanida, M. Umemoto, Y. Tomita, Y. Nemoto, T. Ando, and K. Takahashi, "Ultra-high-density 3D chip stacking technology," *Proc. of Electronic Components and Technology*, pp. 1084-1089, 2003.

[5] M. Umemoto, K. Tanida, Y. Tomita, and K. Takahashi, "Non-metallurgical bonding technology with super-narrow gap for 3D stacked LSI," *Proc. of Electronic Components and Technology*, pp. 285-288, Dec. 2002.

[6] M. Tago, Y. Tomita, Y. Nemoto, K. Tanida, M. Umemoto, and K. Takahashi, "Superfine flip-chip bonding technology utilizing tin-capped Cu bumps in 20um-pitch," *Tech. Digest 6th VLSI Packaging Workshop of Japan*, Kyoto, Japan, pp. 161-164, 2002.

[7] C. H. Tsan, M. A. Schmidt, and S. M. Spearing, "Fabrication process and plasticity of gold-gold thermocompression bonds," *Proc. of the 6th International Symposium on Semiconductor Wafer Bonding Science, technology and Applications*, pp. 1-8, 2001.

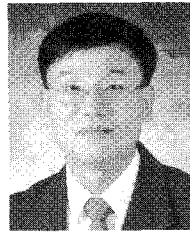
[8] M. Umemoto, Y. Tomita, T. Morifuji, T. Ando, T. Sato, and K. Takahashi, "Superfine flip-chip interconnection in 20um-pitch utilizing reliable microthin underfill technology for 3D stacked LSI," *Proc. of the 52nd Electronic Components Technology*, pp. 1454-1459, 2002.

[9] 심재홍, 차동혁, 이종길, "LCD용 COF NCP 패키징 공정설계 및 분석," KACC 2009 논문집, 부산, 한국, pp. 573-576, 2009.



**심재홍**

1985년 고려대 기계공학과 졸업. 1987년 동 대학원 석사. 1998년 한국과학기술원 공학박사. 1987년~2000년 삼성전자 자동화연구소. 2000년~현재 한국산업기술대학교 메카트로닉스공학과 교수. 관심분야는 자동제어, 로봇, 머신비전, 패키징, 생산제조장비 설계 등.



**차동혁**

1984년 서울대 기계설계학과 졸업. 1986년 KAIST 정밀공학과 석사. 1995년 KAIST 기계공학과 박사. 1986년~1989년, 1995년~1998년 삼성전자 생산기술센터, 삼성경영기술대학. 1998년~현재 한국산업기술대학교 메카트로닉스공학과 교수. 관심분야는 첨단제조장비, 정밀분석/검사 시스템, 지능형로봇 등.