

논문 2010-3-2

복잡도를 개선한 Digital Down Converter 시스템

Digital Down Converter System improving the computational complexity

문기탁*, 홍무현*, 이정석***, 김경석**

Ki-Tak Moon, Moo-Hyun Hong, Joung Seok Lee, Kyung-Seok Kim

요 약 다중 규격, 다중 대역, 다중 서비스 시스템간의 유연한 인터페이스를 보장하기 위한 SDR(Software Defined Radio)기술의 구현을 위해서는 안정성 및 저전력, 저연산량의 DDC(Digital Down Conversion)기술이 필수적이다. DDC 기술은 디지털 채널 필터로 이루어진다. 이 때 일반적인 디지털 필터는 유한어장으로 인하여 오버플로우나 반올림 오차에 취약한 단점이 있다. 이에 본 논문에서는 이러한 단점을 보완하는 DDC 구조를 제안하였다. 그 방법으로 WDF(Wave Digital Filter)를 이용한 구조는 그 구조상 반올림 오차에 의한 잡음에 강하다. 따라서 필터계수의 단어길이 짧을 경우 유용하게 사용된다. 또한 IIR기반의 필터이기 때문에 FIR기반의 필터보다 탭수가 줄어들므로 연산량이 줄어든다. 제안한 DDC구조에 사용된 CIC(Cascaded Integrator Comb) 필터, WDF, IFOP(Interpolated Fourth-Order Polynomials)에 대하여 분석하였으며, 모의실험을 통하여 결과를 확인하였다.

Abstract Multi-standard, multi-band, multi-service system to ensure a flexible interface between the SDR (Software Defined Radio) technology for the implementation of the Stability and Low-Power, Low-Calculrion DDC (Digital Down Conversion) technology is essential. DDC technology consists of a digital channel filter. This is a typical digital filter because of the limited fisheries are vulnerable to overflow and rounding errors are drawbacks. In this paper, we overcome this disadvantage, we propose the structure of the DDC. The way WDF (Wave Digital Filter) Structural rounding error due to the structural resistance to noise. Therefore, This is the useful structure when the filter coefficients's word length is short. In addition, since IIR filters based on FIR filters based on the amount of computation is reduced because fewer than filter's tap. The proposed structure is used in DDC that CIC (Cascaded Integrator Comb) filter, WDF, IFOP (Interpolated Fourth-Order Polynomials) were analyzed with respect to, the results were confirmed by computer simulation.

Key Words : SDR, Multirate Filter, DDC.

I. 서 론

SDR(Software Defined Radio) 기술은 유무선 통합을 실현하기 위한 핵심 기반 기술인 동시에, 유비쿼터스 시대의 도래에 의한 다양한 통신 시스템 및 규격의 출현이 예상되는 상황에서 디지털 개념의 모든 분야에 적용이

가능하며, 강력한 하나의 하드웨어로 규격의 제약없이 모든 기능을 통합할 수 있는 기반 기술로써 매우 큰 주목을 받고 있다.^[1]

SDR이 하나의 단말기로 여러 가지 통신 규격에 상관없이 통신을 수행할 수 있는 개념이기 때문에 SDR단말용 디지털 FE(Front-End)단에 사용되는 DDC(Digital Down Converter)의 다중모드 구현이 필요하다. DDC의 경우 필요로 하는 데시메이션 인수가 큰 경우에는 필터의 통과대역이 매우 좁아지게 된다. 통과대역폭이 좁은

*준회원, 충북대학교 전자정보대학 전파통신공학과

**정회원, 충북대학교 전자정보대학 전파통신공학과

***준회원, (주)삼우 이.피.씨

접수일자 2010.06.01 수정일자 2010.6.14

필터를 일반적인 필터를 사용하여 설계하면 필터의 탭 수가 매우 커지게 되기 때문에, 필터 구현 시 연산량 및 복잡도의 상승으로 전력소모와 구현면적이 문제가 된다. 이미 상용화된 데시메이션 필터를 살펴보면 CIC 필터, half band 필터, PFIR(Programmable FIR) 필터의 3단계로 나누어 설계하고 있다^[2]. 이렇게 필터를 다단계로 나누어 설계하면 필터의 탭 수를 줄일 수 있고 구현면적도 감소시킬 수 있다. 하지만 CIC 필터의 경우 주파수 응답에 대해 저지대역의 감쇠를 이루지만 통과대역의 처짐현상이 나타난다는 단점이 있다. 때문에 CIC 필터의 특성을 향상시키기 위한 여러 가지 구조가 제안되고 있다.^{[3][4]} [3]의 경우 CIC 필터 3개의 조합으로 통과대역을 보다 넓게 하고, 통과대역의 리플과 앨리어싱 대역이 감소되지만 필터 3개의 조합이기 때문에 복잡도 및 구현비용이 상승하는 단점이 있다. [4]에서 사용되는 ISOP(Interpolated Fourth-Order Polynomials)의 경우 2차 필터를 CIC 필터단에 사용하여 통과대역의 특성을 향상시켰으나 앨리어싱 대역의 감쇠는 오히려 나빠지는 단점을 안고 있다. 따라서 본 논문에서는 Digital Front-End 단의 DDC 구조에서 통과대역 및 저지대역 감쇠의 성능 만족 및 기존의 FIR로 구성되어지는 Halfband 필터를 IIR 기반의 WDF 구조로 바꾼 구조를 제안한다.

II. 일반적인 Digital Down Converter 시스템



그림 1. 일반적인 DDC 구조
Fig. 1. Common DDC Structure

일반적인 채널 필터링은 주파수로 나뉘어져 있는 채널들을 추출하는데 필요하다. 따라서 필터는 신호를 추출할 때 주변 채널의 간섭이 일어나지 않도록 억제시켜야 한다. SDR 상황에서 광대역 수신기를 통해 신호를 수신할 때 단일 채널이 충분한 오버샘플링(Oversampling) 될 수 있다는 사실을 이용하여 직렬로 연결된 필터가 적용될 수 있다. 그림1 은 일반적인 DDC 구조를 보여준다.^[2] CIC 필터는 파라미터화할 수 있고 곱셈기가 필요없고 정수배의 SRC(Sampling Rate Conversion)를 수행한다. 또한 CIC 필터의 통과대역 처짐 현상은 뒤에 따라오

는 HBF(Halfband Filter)를 이용하여 보완할 수 있다. 마지막으로 PFIR 필터를 통하여 최종적 사양을 만족시키기 위한 전체적인 필터의 모양을 만들어준다.

1. CIC(Cascaded Integrator Comb) 필터

E. B. Hogenuer에 의하여 제안된 CIC 필터는 integrator 부와 comb 필터부로 구성된다.^[5] Integrator 부는 직렬로 연결된 N개의 integrator로 이루어지며, CIC 필터의 integrator 부는 다음과 같은 전달함수를 갖는다.

$$H_I(z) = \left(\frac{1}{DM} \frac{1}{1-z^{-1}} \right)^N \quad (1)$$

여기서 M은 interpolation/decimation 비율이고, D는 comb 필터에서의 차동 지연 이다. 한편, comb 필터부는 integrator 부와 comb 필터부 사이에 있는 업/다운 샘플러에 의해 단위 comb 필터에 의해

$$H_c(z) = (1-z^{-DM})^N \quad (2)$$

의 전달함수를 갖는다. 그러므로, CIC 필터의 전체 전달함수는

$$H(z) = \left(\frac{1}{DM} \frac{1-z^{-DM}}{1-z^{-1}} \right)^N \quad (3)$$

와 같다. 스케일링 요소 $1/DM$ 은 DC에서의 이득을 보정하기 위한 것이다. 이러한 CIC 필터의 주파수 응답은,

$$H(e^{j\omega}) = \left(\frac{\sin \frac{\omega DM}{2}}{DM \sin \frac{\omega}{2}} e^{-j\omega[(DM-1)/2]} \right)^N \quad (4)$$

로 표현된다. CIC 필터는 $1/M$ 의 정수배에서 null이 발생하므로, aliasing이나 image 성분을 제거가 가능하게 된다. 또한 저지대역 감쇠도 sidelobe 피크값 이상의 값을 갖는다.

2. Halfband Filter(HBF)

HBF는 0.25의 정규화된 주파수를 기준으로 좌우 대칭하는 필터를 말한다. 가운데 탭이 0.5의 값을 가지며 다음과 같은 특징을 가진다.^[6]

$$\delta_s = \delta_p = \delta \quad (5)$$

$$\omega_s = \pi - \omega_p \quad (6)$$

$$H(e^{j\omega}) = 1 - H(e^{j(\pi-\omega)}) \quad (7)$$

$$H(e^{j\pi/2}) = 0.5 \quad (8)$$

$$h(k) = \begin{cases} 1, & k=0 \\ 0, & k=\pm 2, \pm 4 \end{cases} \quad (9)$$

식 8, 9에 의하여 연산량을 줄일 수 있다. HBF는 크게 두가지 이유로 사용되는데 첫 번째는 '2'로 데시메이션을 하는 것이고, 두 번째는 광대역에서 PFIR 필터의 부담을 덜어주는 prefilter로 사용하기 위해서이다.

3. Programmable FIR 필터

프로그램 가능한 FIR 필터는 최종적으로 필터링의 사양을 만족시키기 위한 전체적인 필터의 모양을 만들어주기 위해 사용된다. RF단의 필터가 매우 정교하다면 필요하지 않겠지만 RF단에 사용되는 필터가 광대역이므로 사양을 만족하기 위해 사용된다.^[7]

통과대역:

$$|H_{MCIC}(e^{jw})H_{2Dec}(e^{jw})H_{PFIR}(e^{jw}) - 1| \leq \delta_p \quad (10)$$

저지대역:

$$|H_{MCIC}(e^{jw})H_{2Dec}(e^{jw})H_{PFIR}(e^{jw})| \leq \delta_s \quad (11)$$

δ_p 와 δ_s 는 각각 통과대역과 저지대역의 리플을 나타낸다. 또한 각 함수는 CIC 필터, 데시메이션 필터, PFIR 필터의 주파수 특성을 나타낸다.

III. 복잡도를 개선한 DDC 시스템

일반적으로 Digital Down Converter의 앞단에 사용되는 CIC필터는 파라미터에 의해 데시메이션 비율을 변화시킬 수 있고, aliasing을 효과적으로 억제할 수 있다. 그러나 통과대역 처짐 현상이 발생한다는 단점을 가지고 있는데, 이를 보상해 주기 위하여 제안된 방법으로 해리스사에서 제안한 방법을 주로 사용하는데 HBF를 이용하여 2ⁿ 데시메이션을 수행하는 방법이다.^[2] 이 때 HBF는 일반적으로 FIR필터로 구현되며 DDC의 필터 특성을 만족해 주기 위해서 필터의 탭수가 높아진다. 따라서 HBF에서 많은 연산량을 필요로 한다는 단점이 있다. 따라서 본 논문에서는 그림 2와 같은 구조의 Digital Down Conversion filter구조를 제안한다. 그림 2의 구조는 HBF 대신 IIR 필터의 한 종류인 WDF를 사용함으로써 성능은 유지하면서 WDF의 비선형 상태에서도 뛰어난 성능을 보여주는 특징을 살려 그 성능을 높인다. 또한 비재귀형의 FIR 필터는 귀환 루프가 필요 없으므로 안정성이 보장되지만 IIR 필터와 동일한 정도의 진폭 특성을 얻으려고 하면 차수가 매우 커지기 때문에 메모리 가산기 그리고 승산기 등 하드웨어에 부담이 되는 문제점이 있다. 따

라서 IIR 필터 기반인 WDF 필터는 FIR 기반인 HBF보다 필터의 차수를 현저히 줄임으로써 복잡도를 간단히 하여 저전력, 저 비용으로 구현할 수가 있다.

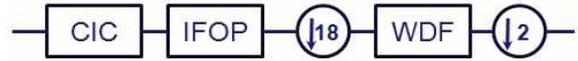


그림 2. 제안한 WDF를 이용한 DDC 구조

Fig. 2. The proposed DDC Structure of using WDF

1. Interpolated Fourth-Order Polynomials

IFOP 필터는 CIC필터의 통과대역 및 저지대역의 특성을 향상시키기 위해 제시되었다.^[8]

$$P(z) = \frac{1}{|p|} (1 - z^{-1} + pz^{-2I} - z^{-3I} + z^{-4I}) \quad (12)$$

$$P1 = q_1 + q_2, \quad P2 = q_1q_2 + 2 \quad (13)$$

q_1 은 CIC 필터의 저하된 통과대역 특성을 향상시키는 용도로 사용되며, q_2 는 저지대역의 감쇠특성 또는 엘리어싱 대역의 감쇠특성을 향상시키는 용도로 사용한다.

위의 필터는 I에 의해서 보간되는 4차의 필터이다. IFOP필터는 4차의 FIR필터이므로 5탭의 필터계수를 갖는다. 그러나 5개의 필터계수 중에서 4개는 1이므로 구현 시에 곱셈의 비용이 적게 든다. 또한 IFOP 필터는 필터계수가 대칭이므로 선형위상의 특성을 갖게 된다. 따라서 CIC 필터의 선형위상 특성을 그대로 유지할 수 있는 구조이다.

2. WDF(Wave Digital Filter)

Fettweis에 의하여 제안된 WDF는 IIR 필터의 한 형태인데 오버플로우나 반올림오차 등과 같은 비선형 동작 상태나 필터 계수의 단어길이가 짧을 경우에도 뛰어난 동작특성을 보여 주어 루프 연산에서도 안정성을 제공할 수 있기 때문에 많이 이용되고 있다.^{[9][10]}

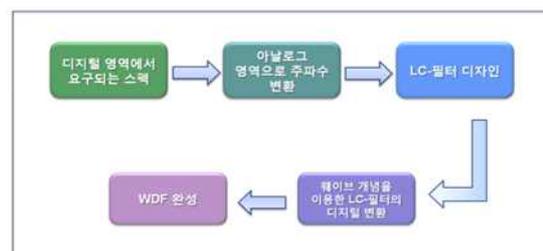


그림 3. WDF 설계과정

Fig. 3. WDF design process

위의 그림 3은 WDF를 설계하는 과정이다. 먼저 디지털 영역에서 주어진 스펙을 아날로그 영역의 스펙으로 변환하여 복중단 LC 필터를 디자인한다. 다음으로 LC 필터를 디지털로 변환하는 전압이나 전류를 변수로 사용하여 변화하게 되면 무지연 루프(delay free loop)가 발생하므로 웨이브 변수를 이용한다. 본 논문에서는 DDC 구조에서 CIC 필터의 처짐 현상을 보상하며, 를 위한 IIR Half-band filter를 설계하여 이를 디지털화 한다.

가. 데시메이션 기반의 IIR Half-band filter

Half-band filter는 데시메이션 수 2 로 다운 샘플링하기 위해 사용되며 . Half-band filter의 필터계수의 절반은 '0'이다. Half-band filter의 주파수 응답 $G(z)$ 는 다음 식과 같이 나타 낼 수 있다.^[10]

$$1 - \delta_p \leq |G(e^{j\omega})| \leq 1 \quad \text{for } 0 \leq \omega \leq \omega_p \quad (14)$$

$$|G(e^{j\omega})| \leq \delta_s, \quad \text{for } \omega_s \leq \omega \leq \pi \quad (15)$$

그리고 다음 조건을 만족한다.

$$\omega_p + \omega_s = \pi \quad (16)$$

$$(1 - 2\delta_p)^2 + \delta_s^2 = 1 \quad (17)$$

이 식은 다음과 같이 표현된다.

$$G(z) = \frac{1}{2} [A_0(z)^2 + z^{-1}A_1(z^2)] \quad (18)$$

$A_0[z]$ 와 $A_1[z]$ 는 all-pass filter의 크기(magnitude)이다. δ_p 와 δ_s 는 통과대역(passband)과 저지대역(stopband) 리플이다. ω_p 와 ω_s 는 통과대역과 저지대역의 normalized edge frequency이다.

$G(e^{j\omega})$ 는 Half-band frequency인 $\pi/2$ 를 기준으로 서로 대칭을 이룬다. 이 필터는 서로 보완하는 필터인 $H_1(z)$ 를 가진다. $H_1(z)$ 는 high-pass filter로써 전달 함수는 다음과 같다.

$$H_1(z) = \frac{1}{2} [A_0(z^2) - z^{-1}A_1(z^2)] \quad (19)$$

그림 4는 식 18과 식 19를 기반으로 하여 Half-band IIR filter를 구현한 것이다.

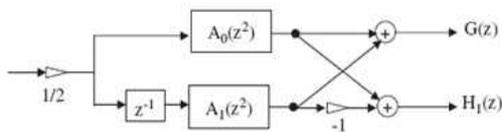


그림 4. IIR Half-band filter
Fig 4. IIR Half-band filter

나. 웨이브 변수의 설정

아날로그 필터를 기반으로 하여 디지털 필터로 변환할 시에는 Bilinear transformation을 이용한다.

$$\Psi = \tanh\left(\frac{pT}{2}\right) = \frac{e^{pT} - 1}{e^{pT} + 1} = \frac{z - 1}{z + 1} \quad (20)$$

여기서 $\Psi = j\Phi$ 는 라플라스 평면의 허수축상에 존재하는 변수, $z = e^{pT}$ 는 z 평면의 단위원상에 존재하는 z 변수이고, Φ 와 p 는 각각 실제의 아날로그 및 디지털 주파수이며 T 는 표본화 주기이다.

다. 어댑터

디지털 영역에서 L, C소자들은 각각 $-z^{-1}$ 과 z^{-1} 로 표시되지만 서로 다른 포트 저항을 가지기 때문에 직접 연결될 수 없고 직렬 2 포트 어댑터(adaptor)를 이용하여 연결하게 된다. 이런 어댑터는 아날로그 도메인을 기초로 한다.

$$b_2 = (1 - \gamma)a_1 - \gamma a_2 \quad (21)$$

곱셈 계수(Multiplier coefficient) γ 는 포트 저항인 R_1, R_2 와 다음과 같은 관계가 있다.

$$\gamma = \frac{R_1 - R_2}{R_1 + R_2} \quad (22)$$

실제로 $A_N(z^{-1})$ 를 all-pass 필터의 차수 N에 관한 함수라고 놓으면 단위원(unit circle)안에 위치하며, 다음 식과 같이 표현된다.

$$A_N(z^{-1}) \leq 1, \quad \text{for } |z^{-1}| = 1 \quad (23)$$

$$\gamma_N = A_N(0) \quad (24)$$

$A_N(z^{-1})$ 는 다음 식과 같이 표현된다.

$$A_{N-1}(z^{-1}) = \frac{1}{z^{-1}} \frac{A_N(z^{-1}) - \gamma_N}{1 - \gamma_N A_N(z^{-1})} \quad (25)$$

식(23)와 식(24)의 파라미터화 과정을 반복함으로써 N파라미터는 WDF의 어댑터의 계수(coefficient)를 의미한다.

IV. 시뮬레이션 분석 및 결과 확인

1. 모의 실험 및 분석

그림 1을 바탕으로 한 모의실험을 위하여 표와 같은 필터 파라미터를 이용하여 시뮬레이션 하였다.

표 1. 데시메이션 필터 사양

Table 1. Decimation filter specifications

Decimation Factor	D = 36
Sampling Frequency	F _s = 10Msps
Passband Frequency	$\omega_p = 0.00525$,
Passband Ripple	$\delta_p = 0.2$ dB
Stopband Frequency	$\omega_s = 0.0150$
Stopband Attenuation	$\delta_s = -70$ dB

DDC 단에서 전체적으로 수행하는 데시메이션 인수는 36이고 통과대역 주파수 및 리플 저지대역 주파수 및 감쇠는 위의 표와 같이 구성하였다. 위와 같은 구조를 만족하기 위하여 CIC 필터와 WDF의 파라미터를 아래 표와 같이 구성하였다.

표 2. CIC 필터의 파라미터

Table 2. CIC filter's parameters

	CIC
Sampling Frequency	10Msps
Decimation Factor	18
Differential delay	1
Number of section	5

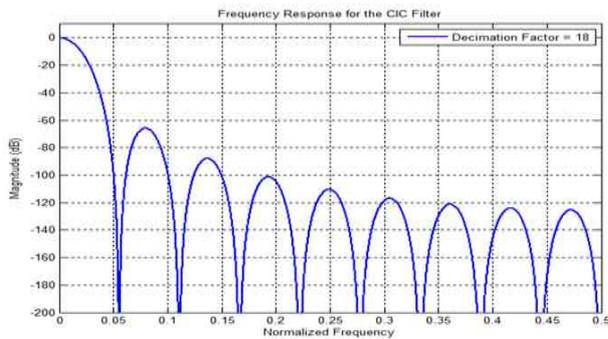


그림 5. CIC 필터의 주파수 응답

Fig. 5. Frequency response of CIC filter

데시메이션 인수가 36 이므로 시스템을 구성할 때 36*1로 구성을 하면 좋겠지만 이렇게 할 경우 CIC 필터 하나로 원하는 필터 사양을 구현할 수 없다. 따라서 CIC 필터의 데시메이션 인수를 18로 하고, 딜레이 값은 1, 차수는 5로 하였다. 원하는 필터 사양을 만족하고 있지만 CIC 필터의 특징인 통과대역에서 처짐현상이 발생하고

있다. 이를 보완해주면서 이차적인 데시메이션을 수행하는 필터인 WDF의 사양은 다음 표와 같다.

표 3. WDF 파라미터

Table 3. WDF's parameters

	WDF
Decimation Factor	2
Passband edge(W _c)	0.4
Stopband edge(W _s)	1-W _c
Stopband attenuation(amin)	70dB

WDF의 데시메이션 인수는 2이고, Half-band filter를 wave변수를 이용하여 디지털화 한 것이기 때문에 기본적인 사양은 같다.

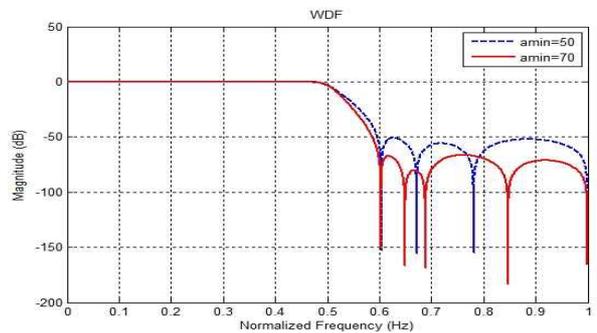


그림 6. WDF 주파수 응답

Fig. 6. Frequency response of WDF

위의 그림 6는 WDF의 주파수 응답이다. 저지대역 감쇠에따른 필터의 특성을 나타내고 있는데 저지대역 감쇠가 전체 필터사양을 만족하는 70dB일 때 그 성능이 더 좋은 것으로 나타나고 있다.

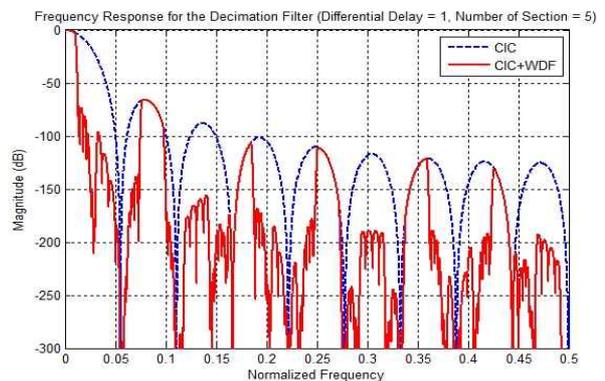


그림 7. CIC 필터와 WDF의 종속접속의 주파수 응답

Fig. 7. Frequency response of cascaded connection of CIC filter and WDF

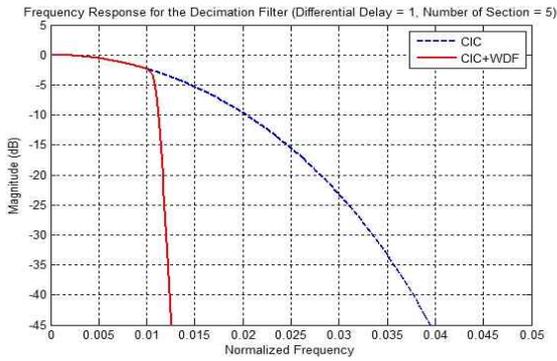


그림 8. CIC, WDF 종속접속의 통과대역 주파수 응답
Fig. 8. Passband frequency response of cascaded connection of CIC filter and WDF

그림 7는 CIC 필터와 WDF의 직렬연결의 주파수 응답을 나타내고 있다. 저지대역은 70dB로 만족을 하고 있고, 통과대역 처짐현상은 WDF에 의해 개선이 되지만 그림 8에서 보듯이 실질적인 통과대역 부분에서는 여전히 개선되지 않은 것을 확인할 수 있다. 이 현상을 개선하기 위하여 IFOP를 사용하여 성능을 개선 한다. IFOP의 파라미터는 I는 18로 결정하고, $P1=-2.1272$, $P2=-2.6178$ 로 결정하였다. 이는 CIC필터와 WDF를 직렬 연결한 그림에서 보듯이 감쇠가 나쁜 곳을 기준으로 정한 값이다.

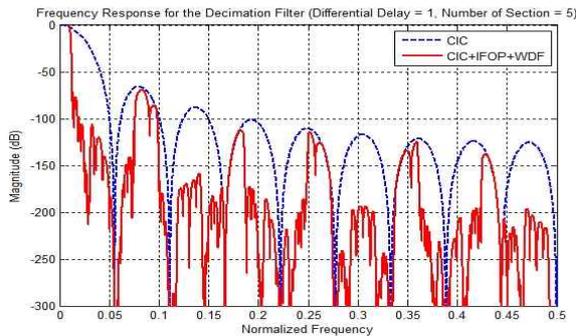


그림 9. CIC, IFOP, WDF 종속접속의 주파수 응답
Fig. 9. Frequency response of cascaded connection of CIC , IFOP and WDF

IFOP를 사용함으로써, 그림 9에서 보듯이 통과대역에서 그 성능이 향상된 것을 확인할 수 있다. 또한 저지대역에서도 4.2dB더 성능이 향상된 것을 확인할 수 있다. 따라서 그 성능에서는 크게 차이가 없지만, IIR 필터 기반의 WDF를 사용함으로써 FIR 기반의 Half-band 필터보다 필터 구현시 필터의 차수 및, 양자화에 의한 영향이 줄어든다. 또한 하드웨어로 구현할 시 복잡도를 줄일 수 있게 되고, 이는 곧 전력감소로 이어지게 된다.

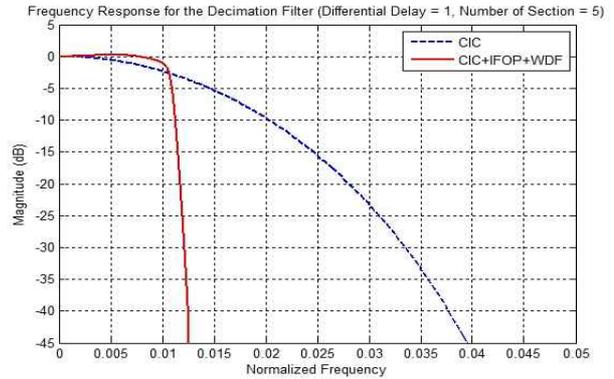


그림 10. CIC, IFOP, WDF 종속접속의 통과대역 주파수 응답
Fig. 10. Passband frequency response of cascaded connection of CIC , IFOP and WDF

V. 결 론

본 논문에서는 DDC 시스템 구조에서 일반적으로 사용되는 HBF를 대신하여 WDF 필터를 이용한 구조를 제안하였다. 제안하는 필터구조는 CIC 필터의 통과대역 처짐현상을 보상한다. 이 때 IFOP 필터를 이용하여 처짐현상을 더욱 보간한다. WDF는 IIR필터의 특성에 의해 FIR 필터와 비슷한 성능을 보이나 그 구조가 간단하다. 또한 WDF필터 계수 및 필터 내부신호들의 양자화에 대해서 좋은 특성에 의해 유한어장으로 인한 오버플로우나 반올림오차에 의한 영향이 줄어든다. 따라서 DDC 시스템이 더욱 간단하고 안정성 있게 구성될 수 있다. 이는 비용뿐만 아니라, SDR 시스템에서 요구하는 저전력 구조가 용이해진다. 따라서 제안된 구조는 SDR 단말용 DDC에 적합하며, 앞으로의 통신 스펙에 따른 DDC 구조에 널리 사용될 수 있는 구조이다.

참 고 문 헌

- [1] Tianqi Wang "Sample rate Conversion technology in software defined radio" Electrical and Computer Engineering, 2006 CCECE '06 Canadian Conference. May 2006 Page(s):1355 - 1358
- [2] H SP50214 Data Sheet, Harris Semiconductor , 1997.

- [3] J. Kaiser and R. Hamming, "Sharpening the response of a symmetric nonrecursive filter by Multiple use of the same filter", IEEE Trans. Acoust., Speech, Signal Processing, col. ASSP-25, pp. 415-422, Oct. 1997
- [4] H. J. Oh, S. Kim, G. Choi, and Y. H. Lee, "On the use of Interpolate second-order polynomials for efficient filter design in programmable downconvesion", IEEE Journal on selected areas in communications, vol. 17, pp. 551-560, April 1999.
- [5] EUGENE B. HOGENAUER "An Economical Class of Digital Filters for Decimation and Interpolation" Acoustics, Speech ans Signal Processing. IEEE Transactions Volume 29, Issue2, Apr 1981 Page(s):155 - 162
- [6] A.Y. Kwentus, Z. Jiang, and A. N. Willson, Jr., "Application of filter sharpening to cascaded integer-comb decimation filters", IEEE Trans. Signal Processing, vol. 45, pp. 457-467, Feb. 1997
- [7] Solla, T.; Vainio, O. "Comparison of programmable FIR filter architectures for low power", Solid-State Circuits Conference, 2002. ESSCIRC 2002. Proceedings of the 28th European, Page(s): 759 - 762
- [8] 장영범, 이원상, 유현중, "4차 보간 필터를 사용한 데시메이션 필터의 통과대역/저지대역 특성 개선", 韓國通信學會論文誌, Vol.29 No.6C, 2004
- [9] A. Fettweis, "Wave digital filters: theory and practice", Proc IEEE 74 (2), 1986.02 270-327
- [10] S.A. Samada*,A.Hussaina,D.Isab,"Wave digital filters with minimum multiplier for discrete Hilbert transformer realization" ScienceDirect, Sinal Processing 86(2006)3761-3768, 2006.04
- [11] P.P. Vaidynathan, P.A, Regalia, S.K. Mitra, Design of doubly complementary IIR digital filters using a single complex allpass filter with multirate applications, IEEE Trans. Circ. And Systems, CAS-34(1987.04) 378-379

저자 소개

문 기 탁(준회원)



- 2009년 2월 : 충북대학교 정보통신공학과 졸업
 - 2009년 3월 ~ 현재 : 충북대학교 전자통신공학과 석사과정
- <주관심분야 : Multi-rate Filter, SDR, DDC>

홍 무 현(준회원)



- 2009년 2월 : 충북대학교 정보통신공학과 졸업
 - 2009년 3월 ~ 현재 : 충북대학교 전자통신공학과 석사과정
- <주관심분야 : Multi-rate DSP, SDR, Spectrum Sensing>

이 정 석(준회원)



- 1987년 2월 : 한국항공대학교 전자공학과 졸업
- 1991년 2월 : 한국항공대학교 전자공학과 대학원(공학석사) 졸업
- 2002년 8월 : 한국항공대학교 전자공학과 대학원(공학박사) 졸업
- 2004년 11월~2007년 12월 : (주)삼성

전기 중앙연구소 WS Lab (책임연구원)

- 2008년 6월 ~ 현재 : (주)삼우이.피.씨 대표이사

<주관심분야 : Multi-rate DSP, SDR CR>

김 경 석(정회원)



- 1989년 1월 ~ 1998년 12월 : 한국전자통신연구원 무선통신연구단 선임연구원
- 1999년 1월 ~ 2002년 3월 : University of Surrey(영국) 전기전자공학과 대학원 졸업(공학박사)
- 2002년 2월 ~ 2004년 8월 : 한국전자

통신연구원 이동통신연구단 책임연구원

- 2004년 9월 ~ 2005년 2월 : 전북대학교 생체정보공학부 전임강사
- 2005년 3월 ~ 현재 : 충북대학교 정보통신공학과 부교수

<주관심분야 : 전파감시, SDR, CR, MIMO-OFDM, DSA, UWB>