

정밀 시각 프로토콜 동기 성능 평가

Evaluation of Synchronization Performance with PTP

이 영 규*, 양 성 훈, 이 창 복, 이 종 구, 박 영 미, 이 문 석
(Young-kyu Lee^{1,*}, Sung-hoon Yang¹, Chang-bok Lee¹, Jong-Goo Lee¹, Young-Mi Park², and Moon-Seok Lee³)

¹Division of Physical Metrology, Korea Research Institute of Science and Technology

²The 2nd R&D Institute, Agency for Defense Development

³Electronic Warfare R&D Lab., LIGNex1

Abstract: In this paper, we described the investigated theoretical time synchronization performances and experiment results obtained by commercially provided PTP (Precise Time Protocol) modules when the time of a slave clock is synchronized to the master clock. In the case of the theoretical performance analysis, we investigated 3 types of clock levels such as Crystal Oscillator (XO), TCXO (Temperature Compensated XO) and OCXO (Oven Controlled XO). From the analysis, it was observed that the synchronization performance is greatly influenced by the synchronization period and the required performance under 1 us can be achieved by using XO level clocks when the synchronization period is less than 2 seconds and the uncertainty of the propagation delay is under 100 ns. For the experiments using commercial PTP modules, the synchronization performance was investigated for direct, through 1 hub and through 2 hubs connections between the master clock and the slave clock. From the experiment results, we observed that time synchronization under 90 ns with 1,000 seconds observation interval can be achieved in the case of direct connection.

Keywords: ethernet; IEEE1588; PTP; time synchronization; MTIE

I. 서론

IEEE1588 표준은 네트워크를 이용하는 측정 시스템을 위한 정밀 시각 프로토콜(PTP: Precise Time Protocol)이다. IEEE1588 PTP 방식은 이더넷 망을 통해서 분포된 클락들이 타임 스탬프된 메시지를 교환하는 프로세스를 사용하여 정확하게 동기될 수 있도록 해준다[1,2]. 일반적으로 PTP 방식을 이용하면 정밀한 타임스탬프를 사용하여 수 나노초 이하로 측정된 값을 기록하는 것이 가능하고 기존의 네트워크 시각 프로토콜(NTP: Network Time Protocol) 보다 더욱 정밀한 동기 성능을 제공할 수 있다.

전통적인 PTP 시각 동기의 응용분야는 다음과 같고, 아래의 응용 분야들은 장비들 사이에 마이크로초 이하의 동기 정확도를 갖는 정밀한 클락 동기를 요구한다[3].

- 통신 노드 사이의 정밀한 시각동기를 요구하는 시각(time)에 민감한 원거리 통신 서비스
- 자동화된 조립 프로세스를 제어하기 위한 분산 제어망의 센서 및 작동장치에 대해서 정밀 시각 동기가 필요한 산업용 망 허브

* Corresponding Author

Manuscript received March 7, 2014 / revised March 16, 2014 / accepted April 4, 2014

이영규, 양성훈, 이창복, 이종구: 한국표준과학연구원 시간센터

(ykleeks@kriss.re.kr/shyang@kriss.re.kr/cblee@kriss.re.kr/jglee@kriss.re.kr)

박영미: 국방과학연구소 전자전 분야(ympark@add.re.kr)

이문석: LIG 넥스원 전자전 연구센터(lemonee@lignex1.com)

※ 본 논문은 국방과학연구소의 재원으로 LIG 넥스원의 지원을 받아 수행된 연구임.

- 전력의 유연한 전송이 가능하도록 하기 위해 넓은 범위에 걸쳐 분산된 전력 그리드 허브를 통한 동기가 필요한 전력선 망
- 서로 다른 다양한 운영 환경 하에서 테스트를 하기 위해 정확한 동기를 유지해야만 하는 실험 및 측정 장비 위에서 살펴 본 것과 같이 기존의 NTP 방식을 이용한 시각동기보다 더 우수한 성능이 필요한 곳에서는 PTP 방식을 사용해야하고 이의 응용분야는 갈수록 확대되어 가고 있는 추세이다. 본 논문에서는 전송지연 불확도 및 클락 드리프트의 값이 평균 0인 가우시안 분포를 갖는다는 가정하에서 PTP 방식을 사용하였을 때의 이론적인 성능에 대해서 분석하였다. 또한 상용으로 제공되는 PTP 모듈을 사용하여 동기 실험을 수행한 결과에 대해서 분석하였다.

본 논문의 나머지 부분은 다음과 같이 구성되어 있다. II 장에서는 PTP 방식의 기본적인 동기 알고리즘 및 다양한 종류의 오실레이터에 있어서의 이론적인 성능에 대한 모의 실험 결과를 나타내었다. 다음으로 상용으로 제공되는 PTP 모듈을 이용한 실제 실험 결과를 III 장에서 기술하였다. 마지막으로 IV 장에 결론을 나타내었다.

II. PTP 알고리즘

본 장에서는 먼저 PTP 방식을 이용하여 시각동기를 하는 기본적인 알고리즘에 대해서 설명하고, 다음으로 클락 레벨에 따른 이론적인 동기 성능 분석 결과에 대해서 기술한다.

1. 기본적인 동기 알고리즘

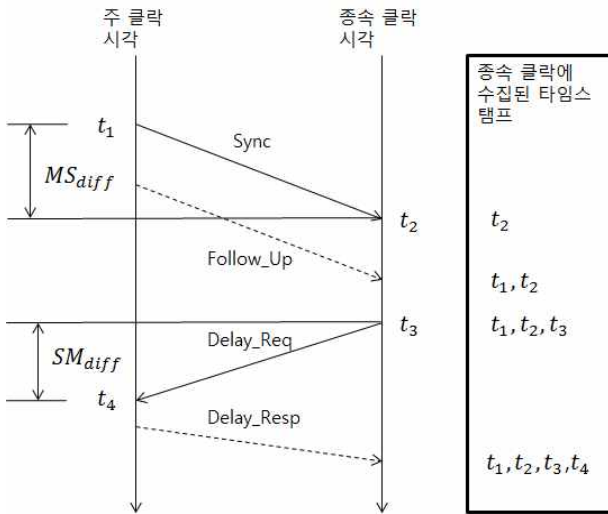


그림 1. PTP 알고리즘에서의 기본적인 동기 메시지 교환 메카니즘.

Fig. 1. Basic exchange mechanism of the synchronization messages in the PTP algorithm.

PTP 알고리즘을 이용하여 종속(slave) 클락을 주(master) 클락에 동기 시키기 위해서는 주 클락과 종속 클락 사이에 동기 메시지의 교환이 필요하다. 기본적인 동기 메시지의 교환에 대해서 그림 1에 나타내었고, 이러한 동기 메시지 교환 절차는 다음과 같다[4].

- 주 클락에서 Sync 메시지를 종속 클락에 전송하고 이의 전송 시각을 t_1 으로 표시
- 종속 클락에서 Sync 메시지를 수신하고 이의 수신 시각을 t_2 로 표시
- 주 클락은 종속 클락에 타임스탬프 t_1 을 다음과 같이 전송:
 - 타임스탬프 t_1 을 Sync 메시지에 실어서 전송, 이러한 방법은 높은 정확도와 정밀도를 위해 하드웨어 프로세싱을 요구
 - 타임스탬프 t_1 을 Follow_Up 메시지에 실어서 전송
- 종속 클락은 Delay_Req 메시지를 마스터에 보내고 이의 전송 시각을 t_3 로 표시
- 주 클락은 Delay_Req 메시지를 수신하고 이의 수신 시각을 t_4 로 표시
- 주 클락은 종속 클락에 타임스탬프 t_4 를 Delay_Resp 메시지에 실어서 전송

위에 언급한 절차에 따른 메시지의 교환이 이루어지면 종속 클락에는 t_1 , t_2 , t_3 및 t_4 의 타임스탬프가 존재하게 된다. 종속 클락은 수집된 타임스탬프 값들을 이용하여 평균 전송지연 값과 주 클락에 대한 상대적인 클락 오프셋 값을 구하여 주 클락의 시각에 동기 시키게 된다. 위의 c)에서 나타낸 전송지연은 거리에 의한 전파지연(propagation delay)과 동기 메시지 처리지연(processing delay)을 합한 값을 의미한다.

주 클락에 대한 종속 클락의 시각 차이 MS_{diff} 는

$$MS_{diff} = t_2 - t_1 = T_{offset} + T_{dly} \quad (1)$$

와 같이 나타낼 수 있고, 여기에서 T_{offset} 은 주 클락에 대한 종속 클락의 위상 오프셋이고 T_{dly} 는 전송지연이다. 또한 종속 클락에 대한 주 클락의 시각 차이 SM_{diff} 는 다음과 같이 표현 할 수 있다.

$$SM_{diff} = t_4 - t_3 = -T_{offset} + T_{dly} \quad (2)$$

식 (1)과 (2)를 사용하여 요구되어지는 클락 오프셋과 전송지연의 값은

$$T_{offset} = (MS_{diff} - SM_{diff})/2 \quad (3)$$

$$T_{dly} = (MS_{diff} + SM_{diff})/2 \quad (4)$$

와 같이 구해지고 이 값들을 보상에 줌으로써 동기를 이루게 된다[5].

2. 이론적인 성능 추정

PTP 방식의 이론적인 성능은 다음과 같은 식을 통해 구할 수 있다[6].

$$T_{err} = \delta + G_{clk} + U_{rate} + T_p \rho \quad (5)$$

여기에서 T_{err} 는 시각 동기 에러 값, δ 는 전송지연 값의 불확도를, G_{clk} 는 클락 granularity를, $U_{rate} (=1/f_{osc}, f_{osc}$: 오실레이터 주파수)는 rate 조정 불확도를, T_p 는 동기 주기를, 그리고 ρ 는 클락 드리프트를 각각 나타낸다. 여기에서 불확도란 용어는 측정 분야에서 주로 사용되어지는 용어로 측정값의 분산을 나타내는 음이 아닌 파라미터로 정의되어 있다[7]. 또한, G_{clk} 와 U_{rate} 는 PTP 모듈의 클락 사양이 결정되면 자동적으로 결정되는 인자들이기 때문에 상수로 취급할 수 있다. 따라서 동기 성능에 대한 모의실험을 수행할 때에는 δ 와 ρ 의 값을 랜덤 변수로 놓고 수행하면 된다.

그림 2-4에는 식 (5)를 이용하여 XO (Crystal Oscillator), TCXO (Temperature Compensated XO) 및 OCXO (Oven Controlled XO)와 같은 3 종류의 오실레이터에 대한 각각의 이론적인 시각동기 성능을 나타내었다. 성능의 모의실험을 위해서 δ 와 ρ 는 모두 평균 0인 백색 가우시안 확률분포 (PDF: Probability Density Function)를 갖고 ρ 에 대한 추정치는 1%의 에러를 갖는다고 가정하였다. 이러한 가정에 대한 타당성은 다음과 같이 설명할 수 있다. 먼저 평균값에 대해서 고려해 보면, PTP 방식을 통해서 구해지는 전송지연의 값은 평균이 0이 아니지만 이러한 값은 앞에서 살펴본 바와 같이 동기 알고리즘의 수행을 통하여 보상이 이루어진다. 따라서 보상된 후에 남은 에러 값은 보상된 값에 대해 크거나 작은 값을 가질 수 있으므로 이에 대한 평균을 0으로 놓을 수 있다. 다음으로 확률분포에 대해서 살펴보면, 모의실험을 통해 랜덤 변수를 구현할 때에는 가우시안 확률분포를 널리 사용하며, 이는 CLT(Central Limit Theorem)에 의해 그 타당성을 확보할 수 있다. CLT는 충분한 수의 데이터 샘플을 사용한다면 이러한 에러 평균의 확률분포는 가우시안 분포로 근사화할 수 있음을 설명하는 이론이다 [8]. 위에서 언급한 충분한 샘플링 개수는 보통 30개 이상을

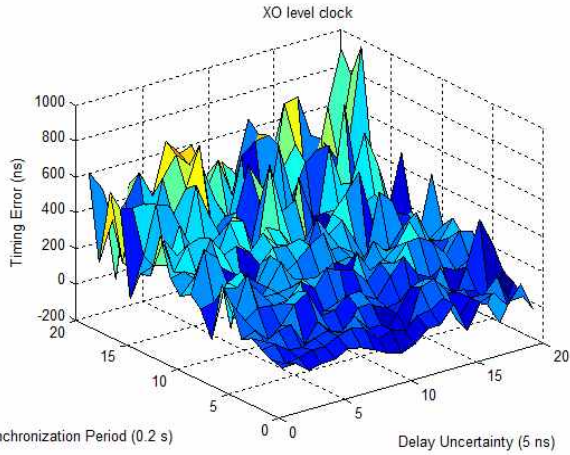


그림 2. XO 레벨 클락에 대한 추정된 이론적인 동기 에러.
 Fig. 2. Theoretically estimated synchronization error of XO level clock.

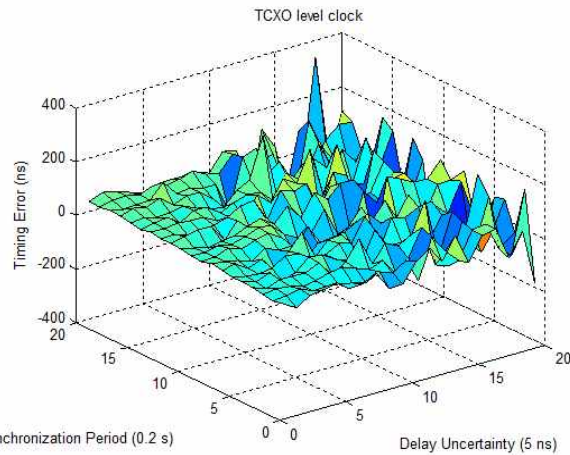


그림 3. TCXO 레벨 클락에 대한 추정된 이론적인 동기 에러.
 Fig. 3. Theoretically estimated synchronization error of TCXO level clock.

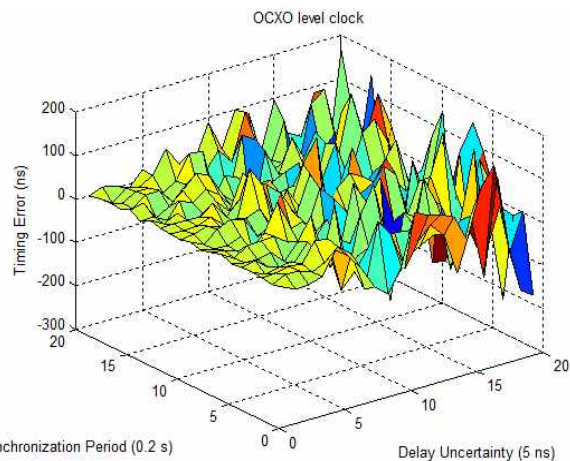


그림 4. OCXO 레벨 클락에 대한 추정된 이론적인 동기 에러.
 Fig. 4. Theoretically estimated synchronization error of OCXO level clock.

표 1. 전송 매체에 따른 패킷 지연 변동 값.

Table 1. Values of packet delay valuation corresponding to the transmission materials.

전송 매체	평균	표준 편차
크로스 케이블	287.3 ns	4.5 ns
허브	659.8 ns	12.1 ns
스위치	16.8 us	70.1 ns
라우터	277.7 us	20.6 us

표 2. 오실레이터 특성.

Table 2. Oscillator characteristics.

오실레이터 종류	드리프트 (us/s)	안정도 (us/s^2)
수정 오실레이터(XO)	10	0.05
온도 보상된 수정 오실레이터(TCXO)	1	0.0005
오븐 제어된 수정 오실레이터(OCXO)	0.1	0.0001

요구한다[9]. 모의실험은 동기 주기(T_p)가 0.2에서 2 초 사이에서 변하고 전송지연 불확도(δ)가 5에서 100 나노초 사이에서 변할 때에 대해서 수행 되었다. 동기 주기의 선택은 PTP 표준에서 정하고 있는 동기 메시지 재전송의 주기 $\log_2(1/2^{128}) \sim \log_2 127$ 초 이내 및 동기 프로세스가 수십 ms 이상이 소요될 수 있다는 점을 고려하여 설정하였다[1]. 전송지연 불확도는 참고문헌 [10]에 나와 있는 패킷 지연 변동에 대한 값을 참고하고 평균 값은 동기 알고리즘의 수행에 의해서 보상이 가능하기 때문에 표준편차의 값만을 고려하여 설정하였으며, 이를 표 1에 나타내었다. XO, TCXO 및 OCXO 레벨의 클락들에 대한 클락 드리프트(ρ)의 값에 있어서는 10, 1, 0.1 (us/s)의 값을 각각 사용하였고, 주파수 드리프트(σ)의 값에 대해서는 50, 0.5, 0.1 (ns/s^2)의 값을 각각 사용하였다. 이의 값들은 오실레이터의 특성에 대해서 일반적으로 사용되는 값들이며, 이를 표 2에 나타내었다[11].

그림을 통해서 관측한 사항들을 요약하면 다음과 같다. 첫 번째로, XO 레벨 클락에 있어서 재동기 주기가 2 초 이내 및 전송지연 불확도가 100 ns 이내인 경우에 있어서는 PTP 방식에서 요구하는 1 us 이하의 성능을 보이는 것을 관찰할 수 있다. 두 번째로, TCXO 레벨의 클락을 사용하면 동기 주기가 2 초 이내이고 전송지연 불확도가 50 ns 이내 일 경우에는 대략 100 ns 이하의 동기를 이룰 수 있음을 볼 수 있다. 세 번째로, OCXO 레벨의 클락을 사용하면 2 초 이내의 모든 재동기 주기에 대해서, 전송지연 불확도가 15 ns 이내일 때에는 30 ns 이하의 동기를 이룰 수 있음을 알 수 있다. 마지막으로, XO 레벨의 클락은 재동기 주기에 의해서 그리고 OCXO 레벨의 클락에 있어서는 전송지연 불확도의 변동에 의해서 성능에 큰 영향을 받는다. 따라서 XO 레벨의 클락을 이용하여 PTP 알고리즘을 적용할 경우에는 재동기 주기를 짧게 가질 수 있도록 하고, OCXO 레벨의 클락을 사용할 경우에는 허브나 라우터의 사용을 가급적이면 피하고 최소 개수의 허브를 사용하며, 알고리즘

수행을 위한 전용 통신 라인을 설치하는 등 전송지연 불확도를 최소화할 수 있는 방향으로 시스템을 설계하도록 해야 한다.

III. 상용 모듈 이용 실험 결과 및 성능 분석

본 장에서는 상용으로 제공되는 PTP 모듈을 이용해서 동기 실험을 수행한 결과 및 이의 성능에 대해서 분석한다.

그림 5에는 하나의 허브를 이용해서 주 클락에 하나의 종속 클락을 연결하여 동기 실험을 수행하기 위한 실험 구성도를, 그림 6에는 이에 대한 실험 블록도를 각각 나타내었다. 모든 클락은 제조사에서 제공하는 FreeMASTER 프로그램을 이용하여 USB 포트를 통해 연결되어 제어된다[3]. PTP 알고리즘을 수행하는 모듈은 M5234BCC 보드이고 이는 P&E USB 다중 링크를 통해서 PC에 연결되며 각각의 모듈은 주 클락 또는 종속 클락으로 세팅된다. 주 클락과 종속 클락의 세팅이 완료된 후 2 장에서 언급한 절차에 따라서 동기 메시지들이 교환되며, 종속 클락은 전송지연과 클락 오프셋 값을 구하고 이를 보상하여 주 클락에 자신의 시각을 맞추어 준다. 주 클락과 종속 클락 사이의 시각차 값은 자동적으로 PC에 저장되며 이를 통해서 동기 성능을 분석할 수 있다. 실험은 그림 6에 나타낸 것과 같이 먼저 종속 클락을 주 클락에 직접 연결한 상황에 대해서 수행하였고, 다음으로 하나의 허브 및 2 개의 허브를 통해서 연결한 상황에 대해서 수행하였다.

그림 7에는 종속 클락이 주 클락에 랜 케이블을 이용하여

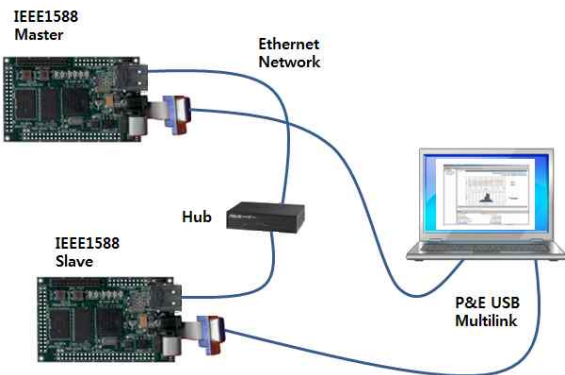


그림 5. 상용 모듈을 이용한 동기 실험 구성도.
Fig. 5. Configuration of the synchronization experiment using commercial modules.

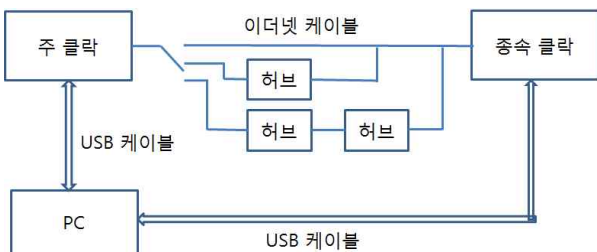


그림 6. 상용 모듈을 이용한 동기 실험 블록도.
Fig. 6. Block diagram of the synchronization experiment using commercial modules.

직접 연결 되었을 때와 하나의 허브를 연결하였을 때 및 두 개의 허브를 연결하였을 때의 위상(클락) 오프셋 값을 나타내었다. 그림 7에서 보기에 편리하도록 하나의 허브를 연결하였을 때에는 100 ns를 두 개의 허브를 연결하였을 때에는 200 ns의 오프셋 값을 추가하였다. 그림을 보면 직접 연결 했을 경우에 변동폭이 가장 작고 허브의 수가 추가 될수록 변동폭이 커짐을 볼 수 있다.

그림 8, 9 및 10에는 종속 클락이 주 클락에 랜 케이블을 이용하여 직접 연결 되었을 때와 하나의 허브를 연결하였을 때 및 두 개의 허브를 연결하였을 때에 대한 히스토그램을 각각 나타내었다. 그림을 통해서 다음과 같은 사항을 관찰할 수 있다. 첫 번째로, 모든 경우에 있어서 히스토그램이 근사적으로 가우시안 모양을 하고 있음을 알 수

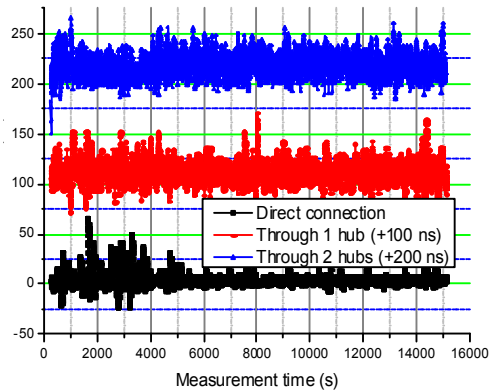


그림 7. 주 클락에 대한 종속 클락의 위상 오프셋 값.
Fig. 7. Phase offsets of the slave clock against the master clock.

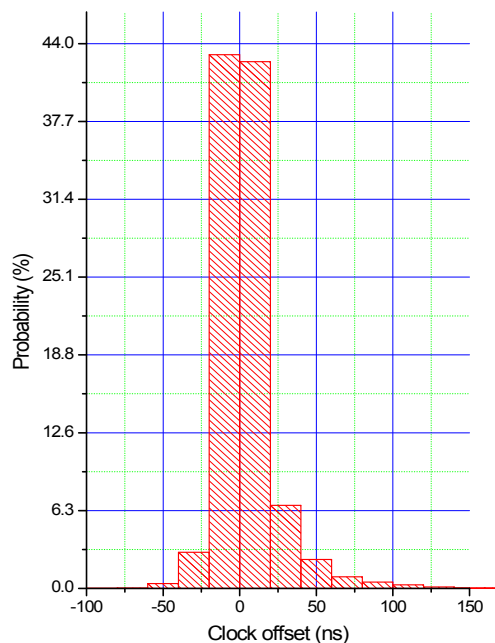


그림 8. 종속 클락을 주 클락에 직접 연결했을 때의 클락 오프셋 값에 대한 히스토그램.
Fig. 8. Histogram of the clock offsets when the slave clock is directly connected to the master clock.

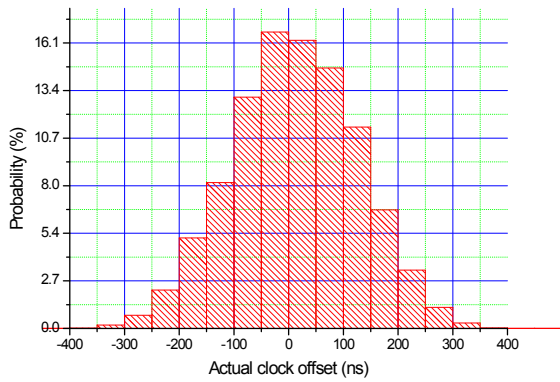


그림 9. 종속 클락을 주 클락에 하나의 허브를 통해 연결했을 때의 클락 오프셋 값에 대한 히스토그램.

Fig. 9. Histogram of the clock offsets when the slave clock is connected to the master clock through 1 hub.

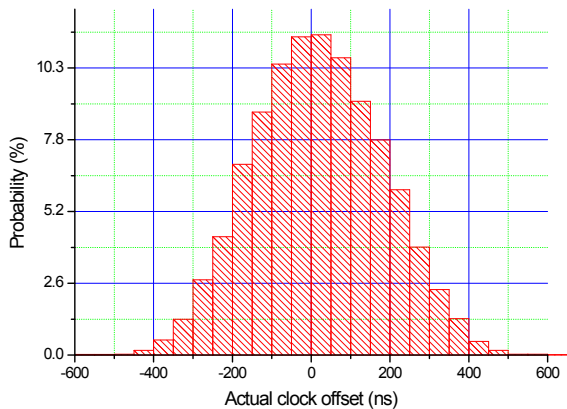


그림 10. 종속 클락을 주 클락에 두 개의 허브를 통해 연결했을 때의 클락 오프셋 값에 대한 히스토그램.

Fig. 10. Histogram of the clock offsets when the slave clock is connected to the master clock through 2 hubs.

있고, 따라서 이동 평균과 같은 방법을 사용하여 출력 값을 필터링 한다면 더욱 좋은 성능을 얻을 수 있음을 추론할 수 있다. 두 번째로, 연결되는 허브의 수가 증가함에 따라서 데이터가 평균에서 넓게 퍼져 있음을 알 수 있으며, 이는 분산 값이 커지기 때문에 필터링 효과가 다소 감소 할 수 있음을 의미한다.

표 3에는 각각의 경우에 대한 위상 오프셋 및 전송지연 값에 대한 평균과 표준편차 값을 나타내었다. 먼저 표에 나와 있는 위상 오프셋 값에 대한 특성에 대해서 살펴보면, 직접 연결 했을 경우에는 평균 4.0 ns에 표준편차 8.4 ns이고 이는 가우시안 확률분포를 가정할 때 68 %의 확률로 대략 15 ns 이내의 시각동기가 가능하다고 추정할 수 있음을 의미한다. 두 개의 허브를 통해서 연결 되었을 경우에도 평균 17.8 ns에 표준 편차가 10.8 ns로 68 %의 확률로 대략 50 ns 이내의 시각동기가 가능함을 알 수 있다. 다음으로 전송지연의 경우에 대해서 살펴보면, 직접 연결의 경우에 있어서 평균 값은 수백 ns에 이르지만 표준편차가 1.6 ns로 굉장히 안정적으로 추정할 수 있음을 관찰할 수 있다.

표 3. 실험을 통해 관찰된 클락 오프셋 및 전송지연.

Table 3. Experimentally observed clock offsets and transmission delays.

연결 방법	클락 오프셋(ns)		전송지연(ns)	
	평균	표준편차	평균	표준편차
직접 연결	4.0	8.4	477.6	1.6
허브 1 개 연결	11.4	10.2	16,527.7	123.9
허브 2 개 연결	17.8	10.8	32,036.3	77.1

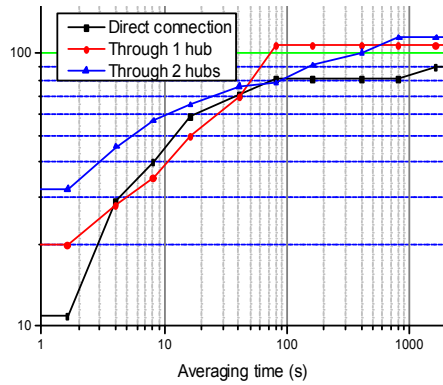


그림 11. 연결 상황에 따른 클락 오프셋 값에 대한 MTIE.

Fig. 11. MTIE of the clock offsets according to the connection methods.

또 하나 특이한 점은 2 개의 허브를 통해서 연결하였을 경우에 있어서 평균 전송지연 값은 1 개의 허브를 통해서 연결했을 경우보다 대략 2 배 정도이지만 표준편차는 오히려 줄어드는 것을 관찰한 것이다. 여기에서 특이 하다는 표현을 사용한 것은 일반적으로 생각할 수 있는 통념과는 다른 현상을 실제적인 실험을 통해서 발견하였다는 것을 의미한다. 즉, 1 개의 허브를 사용하였을 때보다 2 개의 허브를 사용하였을 때 통계적인 평균과 표준편차의 값이 동시에 증가하여야만 하는 것이 직관적으로 통용될 수 있는 일반적인 현상인데, 반드시 그렇지만은 않다는 것을 관측하였다는 것을 말한다. 이는 평균적인 지연은 또 하나의 장치를 사용하여 더욱 커질 수 있지만 안정도 측면에서는 이러한 전체 평균값에 대해 개별적으로 측정된 각각의 데이터의 편차가 오히려 작아지는 방향으로도 작용할 수도 있음을 나타내는 것이다. 물론 이는 더욱 더 많은 반복 측정을 통하여 증명되어야만 의미가 있고, 또한 전혀 다른 결과를 얻을 수 있겠지만 실험적인 결과에 의해서 얻어진 하나의 추정된 결과로써의 의미는 존재한다고 여겨진다.

그림 11에는 위에서 언급한 각각의 경우에 대한 최대 시간간격에러(MTIE: Maximum Time Interval Error) 값을 나타내었다. MTIE는 데이터를 처리하기 위해 사용되어지는 특정한 크기의 윈도우 구간(시간간격)에 대한 최대 시간에러의 측정치이다. 이 통계치는 통신 산업에서 통신망의 타이밍 안정도를 측정하기 위해 일반적으로 널리 사용되고 있다. 이 값은 위상 데이터 전체에 대해서 n-점 윈도우를 이동시켜가면서 각각의 윈도우 위치에서 최대값과 최소값 사이의 차이를 계산함으로써 구해진다. MTIE는 전체 데이터

세트(set)에 대한 이러한 시간간격 에러의 최대값이고 이는 다음과 같이 나타낼 수 있다[12].

$$MTIE(\tau) = \max_{1 \leq k \leq N-n} \left[\max_{k \leq i \leq k+n} (x_i) - \min_{k \leq i \leq k+n} (x_i) \right] \quad (6)$$

여기에서 $n=1, 2, \dots, N-1$ 이고 N 은 위상 데이터의 개수이며 x_i 는 측정된 위상 데이터이다.

그림에서 볼 수 있듯이 허브의 개수가 증가하면 대체적으로 MTIE 값이 증가함을 볼 수 있다. 직접 연결 했을 경우에는 관측 시간 1000 초 이내에서 90 ns 이내의 값을 갖고 허브를 연결했을 경우에도 110 ns 이내의 값을 갖는 것을 볼 수 있다. MTIE의 경우에 있어서는 평균 값에 대해서 큰 변동폭을 갖는 소수의 데이터가 존재하더라도 그 값이 커지기 때문에 이러한 데이터를 제거 또는 보상을 해주면 성능이 크게 향상된다. 이러한 큰 변동폭을 갖는 데이터를 일반적으로 이상 데이터(outlier)라고 하며, 이러한 이상 데이터는 계측 장비의 잘못된 측정 또는 이를 저장하는 저장 장치와의 통신 장애 등에 의해서 발생한다. 이러한 이상 데이터를 제거하는 방법 중 통계 처리 분야에서 일반적으로 널리 사용되어지는 한 가지로 방법으로는 수정 Z-스코어 방법이 있고 이는 다음과 같이 정의된다[13].

$$MZ_i = 0.6745(x_i - \tilde{x})/MAD, \quad i=0, 1, \dots, N-1 \quad (7)$$

여기에서 \tilde{x} 는 중앙값(median)을 나타내고, $MAD = median\{|x_i - \tilde{x}|\}$ 을 의미한다. 즉, 이상 데이터라고 하면 통계적인 의미에서 볼 때 정상적으로 수집된 데이터가 아닌 계측 또는 통신 장비의 오류에 의해서 발생되어지는 데이터라고 판단할 수 있다. 따라서 이러한 이상 데이터를 제외하고 통계 처리를 하는 것이 오히려 더 높은 신뢰성을 부여할 수 있게 되는 것이다. 한 가지 예로써, 직접연결의 경우에 있어서 클락이 안정화되는 5,000 초 이상의 데이터에서부터 시작하고 10,750 ~ 10,850 사이의 데이터에 대해서 이를 이상데이터로 처리해서 평균 값(또는 중간 값)으로 대체할 수 있다고 가정한다면, 대략 30 ns 정도의 MTIE 값을 보이며 이는 기존의 90 ns와 비교할 때 3 배 이상으로 성능이 향상되어질 수 있음을 보여주는 것이다.

IV. 결론

본 논문에서는 PTP (Precise Time Protocol) 방식을 이용하여 종속 클락의 시각을 주 클락의 시각에 동기 시킬 때의 시각동기 성능에 대해서 논하였다. 이를 위해서 먼저 이론적인 동기 성능에 대해서 살펴보고, 다음으로는 상용으로 제공되는 PTP 모듈을 이용한 동기 실험 결과에 대해서 나타내었다.

먼저, 이론적인 성능 분석은 3 가지 종류의 오실레이터, 즉 수정 오실레이터(XO: Crystal Oscillator), 온도 보상된 오실레이터(TCXO: Time Compensated XO) 및 오븐 제어된 오실레이터(OCXO: Oven Controlled XO)에 대해 전송지연 불확도 및 클락 드리프트가 평균이 0인 가우시안 잡음을

갖는다는 가정하에서 수행하였다. 분석 결과를 요약하면, 첫 번째로 XO 레벨의 클락을 사용할 경우에는 재동기 주기가 성능에 지대한 영향을 미치며, 재동기 주기가 2 초 이내 및 전송지연 불확도가 100 ns 이내인 경우에 있어서는 PTP 방식에서 요구하는 1 us 이하의 성능을 만족하는 것을 관찰할 수 있었다. 두 번째로, TCXO 레벨의 클락을 사용하면 동기 주기가 2 초 이내이고 전송지연 불확도가 50 ns 이내 일 경우에는 대략 100 ns 이하의 동기를 이룰 수 있음을 볼 수 있었다. 세 번째로, OCXO 레벨의 클락을 사용하면 2 초 이내의 모든 재동기 주기에 대해서 전송지연 불확도가 15 ns 이내일 때에는 30 ns 이하의 동기를 이룰 수 있음을 관찰할 수 있었다.

다음으로, PTP 모듈을 이용하여 구할 수 있는 실제적인 성능을 분석하기 위해서 상용으로 제공되는 모듈을 사용하여 동기 실험을 수행하였다. 상용 모듈을 이용한 동기 실험에서는 주 클락에 하나의 종속 클락을 랜 케이블을 이용하여 직접 연결, 하나의 허브를 통한 연결 및 두 개의 허브를 통해서 연결하였을 때의 성능에 대해서 고찰하였다. 동기 실험 결과, 첫 번째로 모든 경우에 있어서 히스토그램이 근사적으로 가우시안 모양을 하고 있음을 관찰할 수 있었다. 두 번째로, 허브의 개수가 증가하면 대체적으로 최대 시간간격 에러(MTIE: Maximum Time Interval Error) 값이 증가하고 모든 경우에 있어서 1000 초의 관측 시간에 대해 110 ns 이내의 값을 가짐을 관찰하였다. 또한 직접 연결 했을 경우에는 관측 시간 1000 초 이내에서 90 ns 이하로 동기 시킬 수 있음을 볼 수 있었다.

본 논문에서 구해진 결과는 통신망 동기 또는 실내 측위를 위한 시각동기 분야에서 유용하게 활용될 수 있을 것으로 기대된다.

REFERENCES

- [1] IEEE Instrumentation and Measurement Society, *IEEE Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems*, IEEE std 1588-2008.
- [2] <http://IEEE1588.nist.gov>
- [3] M. Princ, IEEE 1588 Implementation on a ColdFire Processor, *Application Note*, AN3625, 2008.
- [4] M. Horauer, K. Schossmaier, U. Schmid, R. Holler, and N. Kero, "PSynUTC-evaluation of a high-precision time synchronization prototype system or ethernet LANs," *Proc. of the 34th Annual Precise Time and Time Interval (PTTI) Meeting*, pp. 263-277, Dec. 2002.
- [5] Institute of Computer Technology, "Embedded SynUTC and IEEE 1588 clock synchronization for industrial ethernet," *First Workshop on IEEE-1588 Standard*, pp. 26-37, Sep. 2003.
- [6] H. Weibel, "IEEE 1588 tutorial," *IEEE 1588 Conf.*, Oct. 2006.
- [7] http://en.wikipedia.org/wiki/Masurement_uncertainty
- [8] http://en.wikipedia.org/wiki/Central_limit_theorem

- [9] Z. R. Smith and C. S. Wells, "Central limit theorem and sample size," *Annual Meeting of the Northeastern Educational Research Association*, Oct. 2006.
- [10] C. Gordon, Introduction to IEEE 1588 & Transparent Clocks, *White Paper*, Tekron, 2009.
- [11] S. Balasubramanian, K. R. Harris, and A. Moldovansky, "A frequency compensated clock for precision synchronization using IEEE 1588 protocol and its application to ethernet," *Proc. of the Workshop on IEEE 1588*, pp. 91-94, Sep. 2003.
- [12] S. Bregni, "Measurement of maximum time interval error for telecommunications clock stability characterization," *IEEE Transactions on Instrumentation and Measurement*, vol. 7, no. 5, pp. 900-906, 1996.
- [13] B. Iglewicz and D. Hoaglin, "How to detect and handle outliers," *ASQC Basic References in Quality Control: Statistical Techniques*, vol. 16, pp. 10-13, 1993.



박영미

1991년 충남대학교 전산과 졸업. 1991년 국방과학연구원 입소. 2005년 동대학 석사. 1998년~현재 국방과학연구소 2본부 2부 전자전 분야 선임연구원. 관심분야는 방향탐지 및 위치추정.



이문석

1997년 조선대학교 제어계측공학과 졸업. 2010년 아주대학교 전자공학과 석사. 1997년~2000년 LG 정밀 연구원. 2005년~현재 LIG 넥스원 전자전연구센터 수석연구원. 관심분야는 전자전, 임베디드 소프트웨어 및 신호처리.



이영규

1995년 전북대학교 전자공학과 졸업. 1997년 광주과학기술원 정보통신공학과 석사. 2002년 동 대학 박사. 2002년~현재 한국표준과학연구원 기반표준부 선임연구원. 관심분야는 위성 응용 시각 비교 및 동기, 통신망동기, 유비쿼터스 측위.



양성훈

1984년 광운대학교 전자공학과 졸업. 1997년 충남대학교 전자공학과 석사. 2012년 동 대학 박사. 1984년~현재 한국표준과학연구원 기반표준부 책임기술원. 관심분야는 항법위성 및 통신 위성 이용 시각 비교 및 동기, 지상과 이용 시각동기.



이창복

1980년 서강대학교 전자공학과 졸업. 1982년 동 대학 석사. 1994년 동 대학 박사. 1982년~현재 한국표준과학연구원 기반표준부 책임연구원. 관심분야는 위성, 지상과 이용 시각 비교 및 동기.



이종구

1989년 청주대학교 응용통계학과 졸업. 1989년~현재 한국표준과학연구원 기반표준부 선임기술원. 관심분야는 시각 시스템 교정 및 통계 추정.