반도체디스플레이기술학회지 제15권 제4호(2016년 12월)
Journal of the Semiconductor & Display Technology, Vol. 15, No. 4. December 2016.

라인형 플라즈마 소스를 이용한 ALD 공정 연구

권기청[†] · 조태훈[*] · 최진우[*] · 송세영[**] · 설제윤[**] · 이준신[***]
[†*]광운대학교 전자물리학과, [**]나인테크, [**]성균관대학교 정보통신대학

Study of ALD Process using the Line Type Plasma Source

Gi Chung Kwon[†], Tae Hoon Jo[*], Jin Woo Choi[*], Sae Yung Song[**], Jae Yoon Seol[**] and Jun Sin Lee[***]
[†*]Kwangwoon Univ. Electrophysics, [**] NainTech,
[***]Sungkyunkwan Univ. College of information & Communication engineering

ABSTRACT

In this study, a new plasma source was used in the ALD process. Line type plasma sources were analyzed by electric and magnetic field simulation. And the results were compared with plasma density and electron temperature measurement results. As a result, the results of the computer simulation and the diagnosis results of plasma density and electron temperature showed similar tendency. At this time, the plasma uniformity is 95.6 %. Al_2O_3 thin film was coated on 6 inch Si-wafer, using this plasma source. The uniformity of the thin film was more than 98% and the thin film growth rate was 0.13 nm/cycle.

Key Words : ALD, Simulation, Deposition, Line plasma source, Wise probe

1. 서 론

최근 플라즈마를 이용한 공정이 수십 nm 급에서 수 nm 급까지의 발전을 해 오면서 식각 공정도 중요하지만, 얇고 균일하게 증착하는 공정도 더욱 중요시 되고 있다. 이때 얇게 박막을 형성하는 증착 공정으로는 CVD와 ALD등이 있다. 특히 ALD의 경우 이전에는 단위 시간당 증착박막의 성장률이 수십에서 수백 Å수준이어서 이전의 진공증착공정에서 요구되는 40 nm급 이상의 증착공정에서는 크게 관심을 받지 못하였다. 그러나 최근 집적회로 수준의 발달과 사회적 요구 등으로 많은 연구가 진행되고 있다. 수 nm급 혹은 1X nm 급 공정에서는 정밀한 증착공정이 요구되는 현실이다.

이에 개발 및 연구 중인 라인형 플라즈마소스를 이용한ALD 소스의 시뮬레이션과 공정결과를 비교해보고 공정을 진행하였다. 개발 장비의 모식도는 그림 1과 같다. 플라즈마 진단에 사용된 진단계는 wise probe이고 전산모사 결과와 비교해 보았다. 또한 이 소스를 이용하여 Al_2O_3 박막을 생성하여 연관성을 연구하였다.

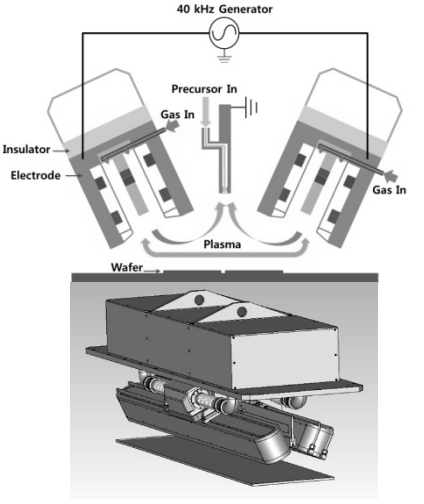


Fig. 1. ALD development source schematic.

[†]E-mail: gckwon@kw.ac.kr

2. 전산모사 프로그램을 이용한 소스 분석 및 공정 연구

사용된 소스는 그림 1과 같이 길이방향으로 1.8m의 전극 두개가 플라즈마 생성에 있어 상호 보완이 가능한 형태로 제작 하였다. 또한 플라즈마 생성 및 플라즈마의 균일도 보완을 위해 1000 gauss의 영구자석을 배치하였다. 웨이퍼는 태양전지용 6인치 웨이퍼를 사용하여 5장이 한번에 증착 가능하게 스테이지를 제작하였다. 먼저 공정 전 전산모사 프로그램을 이용하여 기존의 플라즈마 소스의 전기장과 자기장을 확인하였다. 소스의 형태는 앞의 그림 1과 같이 두 개의 소스와 그사이에 그라운드가 위치하여, 두 개의 소스에서 발생된 플라즈마가 상호작용을 하며 그 사이로 precursor를 투입하여 공정이 진행되는 형태이다. 전원은 40 kHz RF generator를 사용하였고 대량 생산을 위해 소스는 6인치 웨이퍼가 약 5장이 통과할 수 있는 길이로 제작되었다. 전기장 확인 위치는 웨이퍼위치의 약 10 mm 상단에서 확인을 하였다. 결과는 그림 2와 같이 소스의 양끝단의 아래가 강하고 소스의 중앙부분이 조금 약한 결과를 나타내었다.

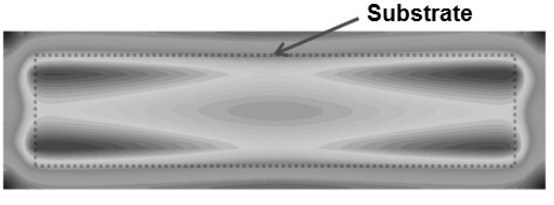


Fig. 2. The default simulation on the electric field of ALD source.

자기장 전산모사 결과는 소스와 기판이 가까운 곳이 강하게 나타났으며, 수직 단면을 통한 자기장 방향은 그림 3과 같다. 그림 과 같이 각 소스에서 고밀도 플라즈마를 생성하기 위해 소스내부에 magnet을 배치하였고, 이로 인해 각 소스 내부 및 두 소스의 사이에서 자기장이 보강되는 방향성을 확인할 수 있다.

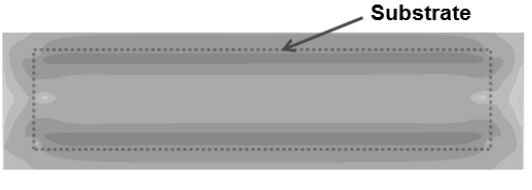


Fig. 3. The magnetic field simulation of ALD source.

이때 각 소스와 소스 사이의 데이터를 수치화한 그래프는 그림 4와 같다. 포인트 위치는 실제 소스의 중앙을 기준으로 길이방향으로 추출하였다. 이를 통해 실제 공정의 경향성을 대략적으로 추측해볼 수 있다. 공정 진행 시 소스의 양 끝단 방향의 플라즈마가 강한지 확인하기 위해, Wise probe(P&A solutions)를 이용하여 기판에서 약 10 mm 상단에서 플라즈마 소스 방향으로 진단을 하였다. 이 진단 방법은 전극에서 일정 주파수를 발생시켜 반사되는 주파수를 계산하여 플라즈마 밀도 및 전자온도를 도출하는 방식이다.

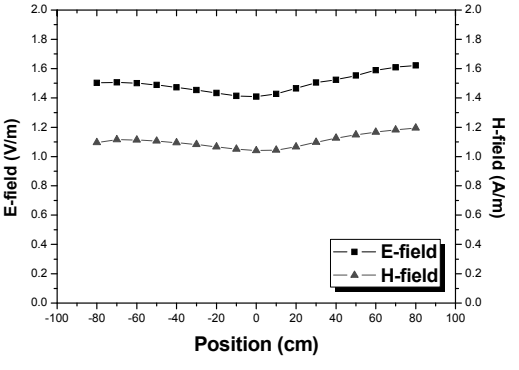


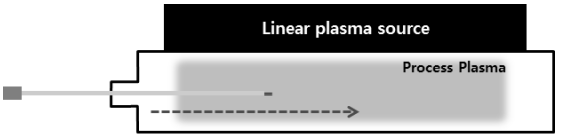
Fig. 4. Electric and magnetic field simulation result graph in the process position.

3. 실험 및 결과

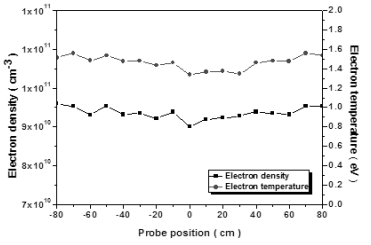
진단 방법 및 결과는 그림 5와 같다. 진단 공정 시 입력 전력은 40 kHz RF 1 kW를 인가하였고 이때 사용된 기체는 Ar을 사용하였다. 플라즈마밀도(n_e)와 전자온도(T_e)의 측정 결과와 전산모사의 전기장 및 자기장 결과는 유사한 경향성성을 보이며, 플라즈마 밀도는 평균 9.5×10^{10} cm^{-3} 전자온도는 평균 1 eV 로 측정되었다. 이때 플라즈마 밀도의 균일도는 95.6 % 로 면적대비 균일한 측정결과를 도출해 낼 수 있었다.

실제 공정을 확인하기 위해 Al_2O_3를 증착하여 증착율과 균일도를 확인해 보았다. 입력 전력은 1 kW, TMA (trimethylaluminum)을 주입 후 산소 플라즈마를 발생시켜 1회 기판이동 후 퍼지하는 순서를 1 cycle로 하여 공정을 반복 진행하여 100, 400, 500 cycle을 진행하였다. 이때 기판온도는 200 ℃를 유지하며 사용된 기판은 6인치 결정질 실리콘 웨이퍼이고 소스의 길이방향으로 한번에 5장씩 증착하여 결과를 보았다. 그 결과 증착 균일도는 약 98 % 이

상이고, 증착율은 0.13 nm/cycle를 확인할 수 있었다. 또한 그림 6 에서 볼 수 있듯이 cycle횟수가 증가할수록 증착율은 낮아지지만 균일도는 상승함을 확인하였다.



(a) Process plasma diagnosis method using the DLP



(b) Plasma density and electron temperature

Fig. 5. DLP measurement methods and plasma measurements.

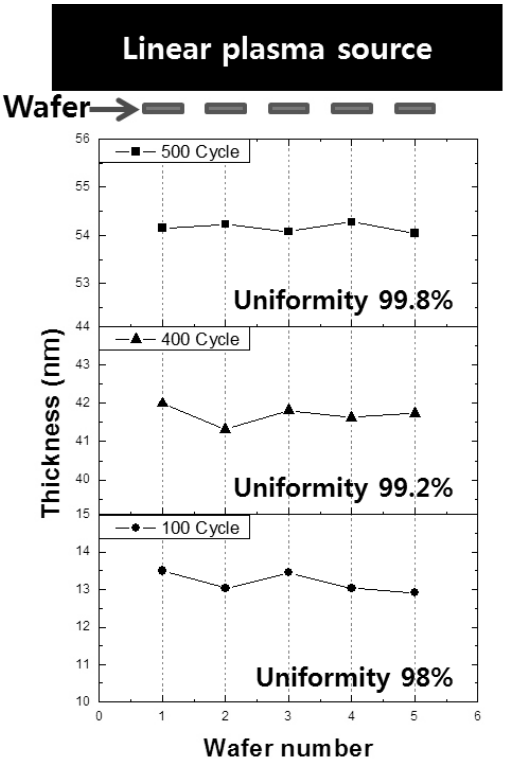


Fig. 6. Cycle-specific deposition uniformity and deposition rate of the Al_2O_3.

4. 결 론

라인형 플라즈마 소스를 이용한 ALD 공정 연구를 위해 전산모사를 실시하여 그 결과 전기장과 자기장의 발생이 균일한 소스를 제작하였고, 발생되는 플라즈마의 밀도를 측정한 결과 전산모사 결과의 전기장 및 자기장 형태와 유사한 경향성을 보이며 이때 플라즈마의 밀도는 평균 9.5×10^{10} m^{-3} 균일도는 95.6 %이고 전자온도는 평균 1 eV 이다. 이 결과를 토대로 Al_2O_3를 증착한 결과 cycle당 증착율은 0.13 nm이내이고, 증착 균일도 98 % 이상인 박막을 생성할 수 있었다.

그러나 증착율을 보완하기 위해 지속적인 소스 및 공정 연구가 진행되어야 하겠다. 또한 개발된 소스를 이용하여 다른 박막 공정에도 적용 연구가 진행될 예정이다.

참고문헌

1. Ju Young Jeong, “Feasibility Study of Non-volatile Memory Device Structure for Nanometer MOSFET” Journal of KSDT Vol. 14, No. 2, 2015.
2. AHN, Kie; FORBES, Leonard. “Hybrid ALD-CVD of PrXOY/ZrO2 Films as Gate Dielectrics.” U.S. Patent Application No 11/010, pp. 766, 2004.
3. Fortunato, E., P. Barquinha, and R. Martins. “Oxide Semiconductor Thin-Film Transistors: A Review of Recent Advances.” Advanced materials Vol. 24(22) pp. 2945-2986, 2012.
4. Sandhu, Gurtej, and Garo J. Derderian. “ALD method to improve surface coverage.” U.S. Patent No. 6,355,561. 12 Mar. 2002.
5. Cheol Ju Hwang, “ALD deposition technology in advanced semiconductors,” KPS , No.21, Vol. 6, pp. 37-41, 2012.
6. Kessels, W. E., & Putkonen, M. (2011). Advanced process technologies: Plasma, direct-write, atmospheric pressure, and roll-to-roll ALD. Mrs Bulletin, Vol.36(11), pp. 907-913, 2011.
7. Schmidt, J., et al. “Surface passivation of high-efficiency silicon solar cells by atomic-layer-deposited Al2O3.” Progress in photovoltaics: research and applications, Vol. 16.6, pp. 461-466, 2008.
8. Richter, Armin, et al. “Excellent silicon surface passivation with 5 Å thin ALD Al_2O_3 layers: Influence of different thermal post-deposition treatments.” physica status solidi (RRL)-Rapid Research Letters Vol. 5.5-6, pp. 202-204, 2011.

접수일: 2016년 11월 8일, 심사일: 2016년 12월 19일, 게재확정일: 2016년 12월 26일