

AMOLED 용 Power IC Driver 설계

라유찬

남서울대학교 정보통신공학과

Design of Power IC Driver for AMOLED

Yoo-Chan Ra

Department of Information Communication, Namseoul University

요약 AMOLED는 흐르는 전류에 의해 밝기가 결정되므로 AMOLED의 각 픽셀은 전류 구동 방식으로 동작하므로 AMOLED 구동을 위해서는 사용자의 요구에 의해 전류의 양을 조절할 수 있는 전원이 필요하다. 이에 본 논문에서는 사용자의 요구에 의해 설정된 전원을 공급하는 AMOLED 디스플레이용 IP의 driver 블록을 설계하고 이에 대한 시뮬레이션을 수행하였다. 설계된 IP의 driver는 전압에 대해 다이오드 전류 곡선을 가지는 AMOLED의 특성 때문에 출력 전압 레플리케이션에 중점을 두었고, low load시에는 PSM(Pulse-skipping mode)로 동작하고 medium/high load시에는 1.5MHz PWM(Pulse-width modulation) mode로 동작한다. 설계된 IP의 driver는 step-up converter의 DCM(Dis-Continue Mode)에서 발생하는 ringing 현상을 제거하도록 설계하였다. Ringing 현상은 IC내의 power switch를 파괴하거나 주위의 소자들에 EMI를 증가시키는 역할을 하게 된다. 설계된 IP의 driver에서는 ringing killer 회로를 통해 이를 최소화하였다. Mobile applications를 고려하여 disable시에는 standby current를 1 μ A이하로 설계하여 true shut-down이 가능하도록 하였다. 본 논문에서 제안한 드라이버는 AMOLED의 디스플레이용 듀얼 파워 매니지먼트회로와 같은 시스템에 효율적으로 적용할 수 있을 것으로 사료된다.

Abstract Because the brightness of an AMOLED is determined by the flowing current, each pixel of AMOLED operates via A current driving method. Therefore, it is necessary to supply power to adjust the amount of current according to THE user's requirement for AMOLED driving. In this study, an IP driver block was designed and a simulation was conducted for an AMOLED display, which supplies power as selected by users. The IP driver design focused on regulating the output power due to the OLED characteristics for the diode electric current according to the voltage to be activated by pulse-skipping mode (PSM) under low loads, and 1.5 MHz pulse-width modulation (PWM) for medium/high loads. The IP driver was designed to eliminate the ringing effects appearing from the dis-continue mode (DCM) of the step-up converter. The ringing effects destroy the power switch within the IC, or increase the EMI to the surrounding elements. The IP driver design minimized this through a ringing killer circuit. Mobile applications were considered to enable true shut-down capability by designing the standby current to fall below 1 μ A to disable it. The driver proposed in this paper can be applied effectively to the same system as the AMOLED display dual power management circuit.

Keywords : AMOLED, IP, IC, Driver, DC-DC

1. 서론

AMOLED는 얇은 구조, 높은 색재현성, 광 시야각, 빠른 응답 속도, 높은 휘도, 높은 명암 비 저전력 소모등

의 뛰어난 특성을 갖는 소자로 스스로 발광하는 성질을 가지므로 LCD와 달리 백라이트를 필요로 하지 않는다.[1-3]

AMOLED는 흐르는 전류에 의해 밝기가 결정되므로

본 논문은 2016년도 남서울대학교 연구과제로 수행되었음.

Corresponding Author : Yoo-Chan Ra(Namseoul Univ.)

Tel: +82-41-580-2126 email: ycra@nsu.ac.kr

Received February 27, 2018

Revised April 12, 2018

Accepted May 4, 2018

Published May 31, 2018

AMOLED의 각 픽셀은 전류 구동 방식으로 동작하므로 AMOLED 구동을 위해서는 사용자의 요구에 의해 전류의 양을 조절할 수 있는 전원이 필요하다.[4-5]

이에 본 논문에서는 사용자에게 의해 설정된 전원을 공급하는 AMOLED 디스플레이용 듀얼 파워매니지먼트 IP의 driver 블록을 설계하고 이에 대한 시뮬레이션을 수행하였다. 설계된 IP의 driver는 전압에 대해 다이오드 전류 곡선을 가지는 AMOLED의 특성 때문에 출력 전압 레귤레이션에 중점을 두었고, low load시에는 PSM(Pulse-skipping mode)로 동작하고 medium/high load시에는 1.5MHz PWM(Pulse-width modulation) mode로 동작한다.[6] 1% 이내의 출력 전압 레귤레이션을 위해 1.5MHz의 비교적 높은 주파수와 효율을 높이기 위해 synchronous rectifier 타입으로 설계하였다. mobile applications을 고려하여 true shutdown을 달성하기 위해 turn-off시 소비 전류를 1uA 이하로 하였다. IC enable시에 발생하는 inrush current를 방지하는 Soft-start function과 thermal shutdown function은 IC를 보호한다.

2. AMOLED 디스플레이용 IP의 Driver

AMOLED 디스플레이용 듀얼 파워매니지먼트 IC는 출력 전압 레귤레이션이 매우 중요하다. 입력 전압의 변화와 부하의 변화에 대해서 모두 1% 이내의 출력 전압 레귤레이션이 필요하다. 이러한 SPEC을 달성하기 위해서 1.5MHz의 높은 switching frequency를 선택하였다. 이로 인해 효율은 일반적인 DC-DC converter에 비해 낮아졌으나 이는 추후에 개선될 사항이다. 출력 전류는 최대 150mA로 설계하였으며 최대 입력 전류는 1A로 제한하였다. IC 보호 회로로는 UVLO(Under Voltage Lock-Out)와 thermal shutdown등이 있다.[7-8]

AMOLED 디스플레이용 듀얼 파워매니지먼트 IP는 기본적으로 DC-DC step-up converter로 설계되어 있다. 2.3V에서 4.8V까지의 입력 전압으로 출력 전압 4.9V를 만드는 step-up converter이다. Step-up converter의 control 방식에는 voltage-mode control과 current-mode control이 있다.[9]

이 중 설계된 IP는 입력 전압과 부하의 변동에 응답 속도가 빠른 current-mode control 방식을 적용하였다. 외부 discrete 소자의 크기를 줄이기 위해 internal compensation으로 설계하였다. 출력 전압의 작은 ripple

을 위해서 1.5MHz의 높은 switching frequency를 선택하였으며 이로 인해 일반적인 DC-DC step-up converter가 가지는 효율보다 낮아졌다. 이점을 보완하기 위해 discrete 형태의 freewheeling diode를 사용하지 않고 synchronous rectification을 이용하여 설계하였다. 이를 통해 효율을 좀 더 높일 수 있다.[10-11] 설계된 IP는 step-up converter의 DCM(Dis-Continue Mode)에서 발생하는 ringing 현상을 제거하도록 설계하였다. Ringing 현상은 IC내의 power switch를 파괴하거나 주위의 소자들에 EMI를 증가시키는 역할을 하게 된다. 설계된 IP에서는 ringing killer 회로를 통해 이를 최소화하였다. Mobile applications를 고려하여 disable시에는 standby current를 1uA이하로 설계하여 true shut-down이 가능하도록 하였다.

그림 1은 step-up converter의 일반적인 current-mode control scheme을 보여주고 있다. 출력 전압을 피드백 받아 gm amplifier와 error comparator등을 통해 switch의 duty를 조절하여 inductor의 전류를 제어하는 방식이다. current-mode control 방식은 voltage-mode control 방식에 비해 compensation이 용이하며 입력 전압과 부하의 변동에 응답 특성이 좋다. 설계된 IC는 내부 compensation을 하였으며 충분한 시뮬레이션을 통해 적절한 compensation 값을 찾았다. control에 있어서 또 다른 중요한 부분은 inductor의 전류 sensing이다.

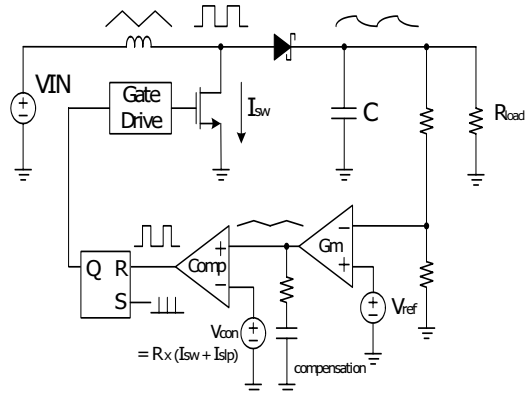


Fig. 1. Current-mode control scheme

inductor의 전류를 정확히 sensing하여야만 inductor의 전류를 제어하여 입력 전압 및 부하 조건에 따라 설계치를 도달할 수 있기 때문이다. 또한 current-mode control 방식의 중요한 부분은 slope compensation이다.

Current-mode control 방식은 switching duty가 50%를 넘게 되면 발진하게 된다. 따라서 반드시 inductor의 slope compensation이 필요하다. 설계된 IC는 inductor 전류의 down slope의 1/2를 compensation하여 안정적인 동작할 수 있도록 구성하였다.

3. 듀얼 파워매니지먼트 IP의 Driver의 설계 및 시뮬레이션

그림 2는 듀얼 파워매니지먼트 IP의 functional block diagram이다. 그림 2의 Fuctional Block중 Dirver Block은 Gate driver와 Synchronous driver, Ringing-killer driver block이 해당된다. Step-up converter의 power switch는 5V 0.5Ω CMOS를 사용하였다.

Synchronous switch는 5V 0.8Ω CMOS를 사용하였다. Ringing-killer switch는 5V 1Ω CMOS를 사용하였다. 각각의 switch는 shoot-through를 방지하기 위해 non-overlap되도록 설계하였다.

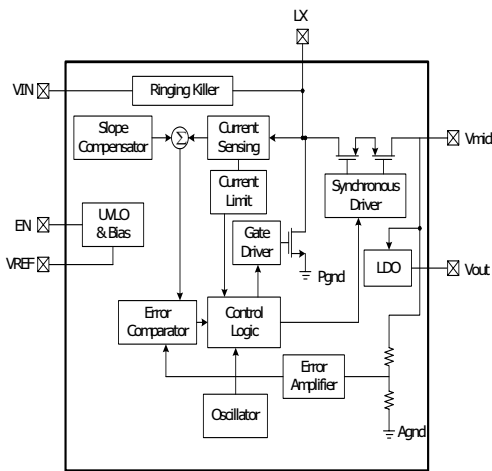


Fig. 2. Functional Block Diagram

특히 power switch는 leading edge current spike를 줄이기 위해서 turn-on시에는 soft switching을 하고 turn-off시에는 hard switching을 하였다.

3.1 Gate Dirver

듀얼 파워매니지먼트 IP의 계획된 출력 전압은 4.9V이다. 따라서 power switch로 사용된 소자는 5V 0.5Ω CMOS 소자를 사용하였다. power switch 크기는 width

14mm, length 500nm로 설계되었다. 이러한 크기의 power switch를 구동하기 위해서는 sourcing/sinking 능력이 충분한 gate drive단이 있어야만 원하는 시간에 rising과 falling이 가능하다. 또한 switching시에 gate driver단에 발생하는 peak current를 줄이기 위해 non-overlap 회로를 구현하여야 한다. 설계된 블록의 rising time은 10nsec, falling time은 3nsec로 leading edge peak current를 줄이기 위해 turn-on 시에는 soft switching을 하고 turn-off 시에는 hard switching을 하도록 설계하였다.

그림 3은 설계된 power switch driver의 회로도이다. 그림 3과 같이 설계된 회로에 대한 시뮬레이션 결과가 그림 4에 보이고 있다. 시뮬레이션 조건은 Vin = 3.7V, input pulse rising/falling time = 2nsec으로 설정하였다.

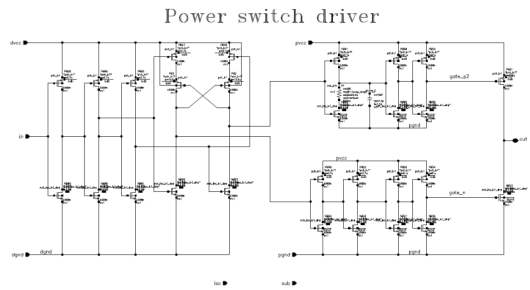


Fig. 3. Power switch gate driver block diagram

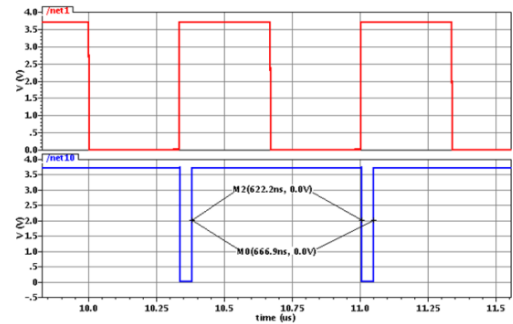


Fig. 4. Delay and current waveform measured of power switch driver

3.2 Synchronous driver

그림 5는 설계된 Synchronous driver의 회로도도 효율 개선을 위하여 적용한 메커니즘으로 Freewheeling diode를 사용할 경우에 diode에서 소비하는 power를 줄여서 1.5MHz의 높은 주파수를 사용하여 줄여는 효율을

높이고자 하였다. 또한 외부 소자를 줄여서 전체적인 application의 크기를 줄이는 목적도 있다. 사용된 소자는 출력 전압이 4.9V이기 때문에 5V 0.8Ω CMOS를 사용하였다.

그림 6은 synchronous rectifier의 블록도로 하나의 transistor로 설계할 경우 발생하는 기생 다이오드에 의한 reverse current를 방지하기 위해 두 개의 transistor로 기생 다이오드가 서로 마주보는 형태로 설계를 하였다. 오른쪽의 transistor는 enable 이후에 항상 turn-on 동작을 하며 왼쪽의 transistor를 turn-on/turn-off 시켜 synchronous rectifier를 설계하였다.

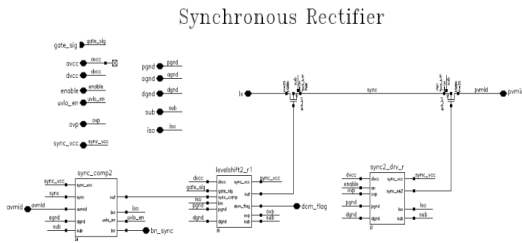


Fig. 5. Schematic diagram of synchronous rectifier switch driver

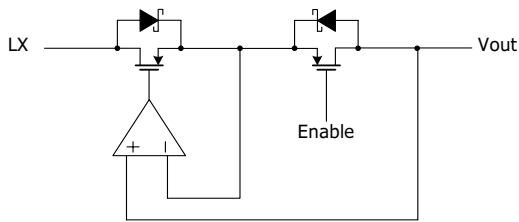


Fig. 6. Block diagram of synchronous rectifier

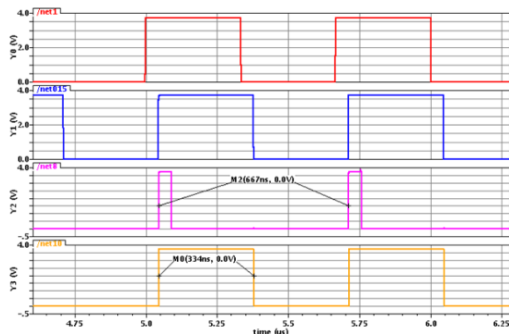


Fig. 7. Simulation result of synchronous rectifier switch driver

그림 7은 그림 5의 회로에 대한 시뮬레이션 결과를 보이고 있다. 시뮬레이션 조건은 Vin=3.7V, input pulse rising/falling time=2nsec으로 설정하였다.

Synchronous rectifier driver 블록의 turn-on/turn-off delay는 각각 2.5nsec, 2.1nsec이다. Non-overlap되도록 설계하여 driver단의 shoot-through를 차단하였다.

3.3 Ringing-killer driver

그림 8은 설계된 ringing-killer driver의 블록회로이고, 그림 9는 ringing-killer driver의 블록도로 Step-up converter는 부하가 작을 경우 DCM(Dis-Continuous Mode)로 동작하게 된다. 이때 인덕터는 ringing oscillation을 하게 된다. Ringing oscillation은 power switch를 파괴시키거나 주변 소자들에 영향을 미쳐 EMI를 증가시키는 원인이 되기도 한다. 따라서 이러한 문제점들을 보완하기 위해서는 ringing oscillation을 방지하는 회로가 필요하다.

설계한 IC는 이러한 목적으로 ringing-killer 블록을 통해 ringing oscillation을 방지하였다. 인덕터에 build-up된 전류가 synchronous rectifier에 의해 출력으로 전달되고 0A가 됐을 때 인덕터 양단 전압을 0V로 함으로써 인덕터에 의해 발생하는 ringing oscillation을 방지할 수 있다.

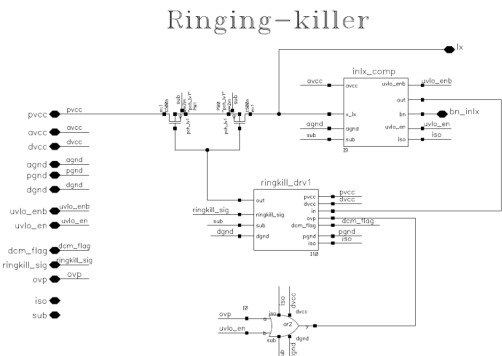


Fig. 8. Schematic diagram of ringing-killer driver

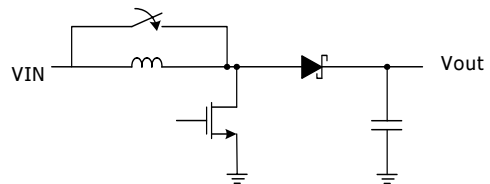


Fig. 9. Block diagram of ringing-killer driver

Ringingswitch는 5V 2Ω CMOS를 사용하였다. Driver단은 switch의 크기가 크지 않으므로 inverter를 이용하여 구동하였다.

그림 10과 11은 설계된 Ringingswitch회로에 대한 시뮬레이션 결과를 보이고 있다.

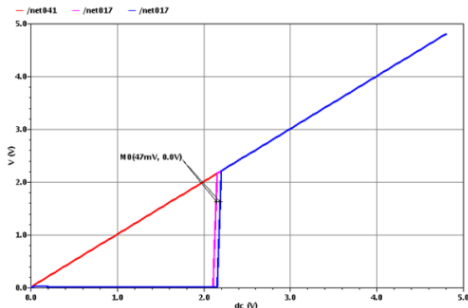


Fig. 10. Simulation result of ringing oscillation without ringingswitch driver

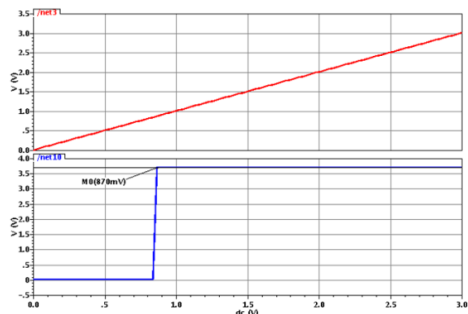


Fig. 11. Simulation result of ringing oscillation with ringingswitch driver

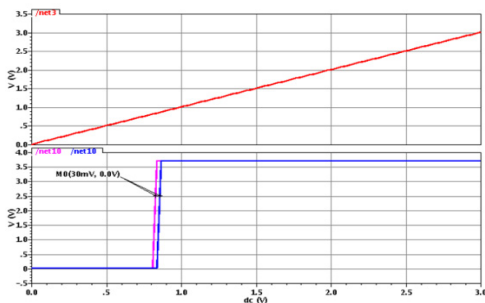


Fig. 12. Simulation result of ringingswitch turn-on turn-off delay

4. 결론

본 논문에서는 최근 중요한 이슈로 부각되고 있는 AMOLED 디스플레이용 IP의 driver 블록을 설계하고 이에 대한 시뮬레이션을 수행하였다. 설계된 IP의 driver는 전압에 대해 다이오드 전류 곡선을 가지는 OLED의 특성 때문에 출력 전압 레귤레이션에 중점을 두었고, low load시에는 PSM로 동작하고 medium/high load시에는 1.5MHz PWM mode로 동작하고, step-up converter의 DCM에서 발생하는 ringing 현상을 제거하도록 설계하였다. Ringing 현상은 IC내의 power switch를 파괴하거나 주위의 소자들에 EMI를 증가시키는 역할을 하게 된다. 설계된 IP의 driver에서는 ringing killer 회로를 통해 이를 최소화하였다. Mobile applications를 고려하여 disable시에는 standby current를 1uA이하로 설계하여 true shut-down이 가능하도록 하였다.

본 논문에서 제안한 드라이버는 AMOLED의 디스플레이용 듀얼 파워 매니지먼트회로와 같은 시스템에 효율적으로 적용할 수 있을 것으로 사료된다.

References

- [1] <http://www.telpaper.com/201321828/>
- [2] Deane, J. H., "Chaos in a Current-mode Controlled Boost DC-DC Converter," *IEEE Xplore*, pp. 52-58, August, 1992
- [3] R. Watson, F. C. Lee. "A Soft-switched, Full-bridge Boost Converter Employing an Active-clamp Circuit." *IEEE Xplore*. IEEE, June, 1996. DOI: <https://doi.org/10.1109/PESC.1996.548847>
- [4] S. M. Chen, T. J. Liang, J. F. Chen, "single DC/DC CCFL Inverter for Large Size LCD TV with Burst Control", *IEEE APCCAS*,4-7, pp. 844-847, Dec. 2006. DOI: <https://doi.org/10.1109/APCCAS.2006.342173>
- [5] S. Y. Tseng, S. C. Lin, H. C. Lin, "LED backlight power system with auto-tuning regulation voltage for LCD panels", in *Proc. IEEE Appl. Power Electron. Conf. (APEC)*, Feb. 2008. DOI: <https://doi.org/10.1109/APEC.2008.4522775>
- [6] A. M Gaur, Rajesh Kumar, Amod Kumar and Dinesh Singh Rana, "PLC Based Automatic Control of Rheometer", *International Journal of Control and Automation*, Vol. 3, No. 4, pp. 11-20, 2010.
- [7] Nidhika Birla and Akhilesh Swarup, "An Optimal Method about Resource Scheduling for Economizing Energy in Extended Virtual Machine System", *International Journal of Energy, Information and Communications*, Vol. 3, pp. 61-73, 2012.

- [8] C. C. Chen, C. Y. Wu, T. F. Wu, "LED Back-Light Driving System for LCD Panels", IEEE APEC 2006, pp.381-385, 2006.
DOI: <https://doi.org/10.1109/APEC.2006.1620566>
- [9] Mattingly, Doug. Designing Stable Compensation Networks. Intersil Corporation, Dec. 2003.
- [10] Mohan, Ned, William P. Robbins, and Tore M. Undeland. Power Electronics: Converters, Applications, and Design. Hoboken, NJ: Wiley, 2007.
- [11] Y. H. Zhang, Q. Y. Dai, R. Y. Zhong, "An Extensible Event-Driven Manufacturing Management with Complex Event Processing Approach", *International Journal of Control and Automation*, Vol. 2, No. 3, pp. 1-12, 2009.

라 유 찬(Yoo-Chan Ra)

[정회원]



- 1992년 2월 : 원광대학교 대학원 전자공학과 (공학석사)
- 2002년 2월 : 한국대학교 한국대학원 한국학과 (한국학박사)
- 1995년 8월 ~ 1998년 2월 : 정보통신부 전파연구소 연구사
- 1998년 3월 ~ 현재 : 남서울대학교 정보통신공학과 교수

<관심분야>
회로설계