

# 연마된 N형 실리콘상에 형성된 구리 전기 도금의 전기 및 광학적인 특성

김경보<sup>1</sup>, 민성기<sup>2</sup>, 이종필<sup>3</sup>, 김무진<sup>4\*</sup>

<sup>1</sup>인하공업전문대학 금속재료과 교수, <sup>2</sup>STC Tech 대표,  
<sup>3</sup>중원대학교 전기전자공학과 교수, <sup>4</sup>강남대학교 전자공학과 교수

## Electrical and optical properties of copper electroplating formed on polished N-type silicon

Kyoung-Bo Kim<sup>1</sup>, Sungki Min<sup>2</sup>, Jongpil Lee<sup>3</sup>, Moojin Kim<sup>4\*</sup>

<sup>1</sup>Professor, Department of Metallurgical and Materials Engineering, Inha Technical College

<sup>2</sup>STC Tech CEO, Bangchuk-ro 83beon-gil, Dong-gu, Incheon

<sup>3</sup>Professor, Department of Electrical and Electronic Engineering, Jungwon University

<sup>4</sup>Professor, Department of IoT Electronic Engineering, Kangnam University

**요약** 본 연구에서는 전기 도금법을 이용하여 N형 웨이퍼에 구리 박막을 형성하여 표면의 거동을 조사하였다. 이를 위해 표면의 자연 산화막을 제거하고, 전기 도금 시 핵 생성을 용이하게 하기 위해 사포로 웨이퍼를 연마하여 표면을 거칠게 하였다. 그런 다음 10, 20, 30, 60, 120초 동안 도금한 샘플을 제작하였다. 각 샘플에 대한 표면 저항을 분석한 결과, 30초 이후에는 저항 값에 거의 변화가 없음을 확인하였다. 연마된 샘플 표면에 형성된 구리 이온과 빛 사이의 반응을 조사하기 위해 규칙적 반사와 확산 반사를 측정하였다. 규칙적 반사와 확산 반사 모두 파장이 200nm에서 600nm로 증가함에 따라 모든 샘플에서 반사율이 감소하는 경향을 보였으며, 코팅 시간이 길어질수록 반사율 값이 높아졌다. 이를 통해 반도체 공정에 도금 방법으로 실리콘 기판상에 금속 구리 코팅 공정 적용 가능성을 검토하였다.

**주제어** : N형 실리콘 웨이퍼, 사포, 구리 전기 도금, 전기적 특성, 광학적 특성

**Abstract** We investigated the behavior on the surface by forming a copper thin film on an N-type wafer using an electroplating method. To do this, we removed the natural oxide film on the surface, and roughened the surface by polishing the wafer with sandpaper to facilitate nucleation during electroplating. Then, we fabricated samples that were plated for 10, 20, 30, 60, and 120 s. The surface resistance was analyzed for each sample. In order to investigate the reaction between copper ions formed on the polished sample surface and light, we measured the regular and diffuse reflections. Through this study, the feasibility of applying a copper metal coating process using a plating method in semiconductor fabrication was evaluated.

**Key Words** : Transparent electrode, ITO (Indium Tin Oxide), Alternative materials for transparent electrodes, Flexible electronic devices, Roll-to-roll process

\*This work was supported by the Semiconductor major track (Materials, Components, Equipment) project supported by the Ministry of Education and the Ministry of Trade, Industry and Energy (No. P0022196).

\*Corresponding Author : Moojin Kim(moojinkim7@kangnam.ac.kr)

Received December 3, 2024

Revised January 1, 2025

Accepted January 20, 2025

Published January 30, 2025

### 1. 서론

전자소자의 혁신으로 성능이 향상된 하드웨어가 제작되었으며, 이를 통해 휴대용 스마트폰 및 시계, 컴퓨터, 두리말이처럼 접힐 수 있는 텔레비전(Fig. 1(a)), 손가락에 착용할 수 있는 신개념 전자기기인 링(Fig. 1(b)) 등 다양한 변화가 나타나고 있다. 이러한 전자소자는 3가지 물질로 구성되며, 이를 기반으로 제작이 가능하다.

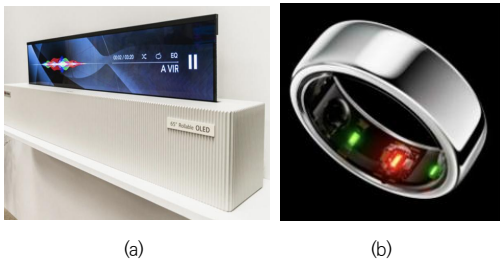


Fig. 1. (a) Rollable television launched by LG Electronics and (b) Ring electronic device launched by Samsung Electronics.

구체적으로 설명하면, 전압을 인가하였을 때 전류가 흐르지 않는 소재인 절연체(Insulator)로 현재 가장 많이 사용되고 있는 물질은 가장 먼저 사용된 실리콘 산화막(SiO<sub>2</sub>) 또는 실리콘 질화막(SiN<sub>x</sub>), 절연 특성이 높은 알루미늄 산화막(Al<sub>2</sub>O<sub>3</sub>), 높은 유전율을 가지는 hafnium 산화막(HfO<sub>2</sub>)과 지르코늄 산화막(ZrO<sub>2</sub>)이 있다 [1-5]. 이러한 물질들은 플라즈마를 이용한 PECVD (Plasma Enhanced Chemical Vapor Deposition) 이나 원자 한층을 형성할 수 있는 ALD (Atomic Layer Deposition) 방법이나 용액을 기반으로 한 스핀 코팅으로 형성시킬 수 있다 [6,7]. 이러한 절연체는 전자소자의 성능을 결정하는 게이트 산화막, 금속층과 금속층 사이를 절연, 전자소자를 보호(Passivation)하는데 적용된다.

다음으로 전자소자의 활성층(Active layer)로 사용되는 반도체(Semiconductor)다. 이 반도체로 대표되는 소재로는 실리콘(Si)과 갈륨비소(GaAs)가 있으며, 메모리나 시스템 반도체에는 실리콘이 사용된다[8,9]. 반면, 직접 밴드갭 특성을 나타내어 광효율이 높기 때문에 LED(Light emitting diode), 레이저(Laser)와 같은 광전자소자로는 갈륨비소가 적용된다. 이러한 반도체

는 Si이나 GaAs는 웨이퍼 형태로 제작되기도 하지만, PECVD를 이용하여 반도체 박막을 형성하기도 하며, MOCVD(Metal Organic Chemical Deposition), MBE(Molecular Beam Epitaxy)를 이용하여 고품질 에피택셜(단결정) 층의 물질을 형성하기도 한다 [10,11].

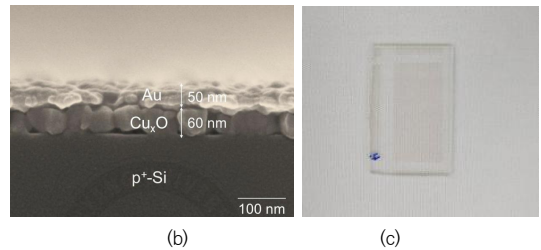
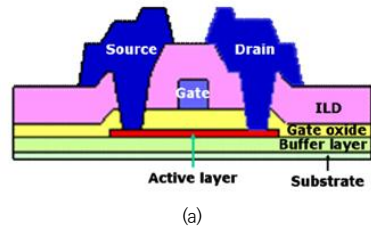


Fig. 2. (a) Thin film transistor, a display driving circuit element, (b) CuO-based device structure under study for RAM, and (c) Image of ITO material used as a transparent electrode on glass with a thickness of 3200 Å

넓은 밴드갭에 의한 투명성, 높은 전자 이동도와 안정성특성을 가지고 있는 투명 반도체 물질에 대한 연구가 진행되었으며 대표적으로는 GIZO(Gallium Indium Zinc Oxide), ZnO, CuO(Copper Oxide)가 있으며, 이러한 물질을 이용하여 Fig. 2(a)에서 나타낸 디스플레이 구동 회로 소자인 박막트랜지스터(Thin Film Transistor)나 Fig. 2(b)의 RAM(Random Access Memory)에 적용되어 사용되거나 연구가 진행 중이다 [12,13]. 이 중에서 가장 많이 사용되는 것은 ITO(Indium Tin Oxide)로 투명 전도막(Fig. 2(c))으로 알려져 있으며, 따라서 투명하면서, 전도도 물성을 요구하는 분야, 즉 정전용량 방식 터치 스크린의 투명 전극에 적용되고 있다[14].

## 2. 연구방법 및 결과

### 2.1 연구방법

실리콘 웨이퍼 상에 구리를 전기도금 방법으로 형성하는 과정을 설명하면 다음과 같다. 먼저, 4인치 크기의 N형 웨이퍼를 2cm × 3cm 크기로 잘라서 사용하였으며, 웨이퍼의 특성은 Table 1에 나타내었다. 이후 표면에 남아있는 미세 파티클을 제거하기 위하여 질소건을 사용하였다. 다음으로 표면에 있는 자연 산화막을 없애고, 전기도금시 핵생성을 용이하게 하기 위하여 사포로 웨이퍼를 연마하여 표면을 거칠게 한 후 질소건을 이용해 연마로 발생한 파티클을 제거하였다.

이후 Fig. 3에서와 같이 황산 구리 용액에 웨이퍼와 함인동을 넣고 고정시킨 상태에서 웨이퍼에는 음극을 함인동에는 양극을 가한다. 이러한 함인동을 사용하면 도금시 발생하는 슬러지를 줄일 수 있기 때문이며, 구리 박막의 균일성을 확보하기 위하여 음극에 연결된 웨이퍼 보다 면적이 큰 함인동을 이용하였다. 이 때의 직류 공급 전압은 2V다.

Table 1. Properties of N type silicon wafers used in the experiment

Size	Type (Dopant)	Orientation	Thickness	Resistivity
100 mm	N type (Arsenic)	(100)	525±20 μm	0.01~0.02 ohm·cm

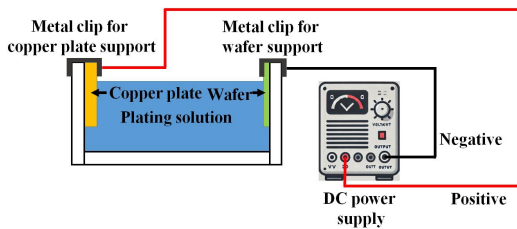


Fig. 3. Schematic diagram of experimental equipment for copper plating on wafers.

마지막으로 전압을 원활히 공급하고 전류를 잘 흐르게 하는 배선으로 사용되는 도체가 전자소자의 구성 물질로 사용되고 있다. 전도성과 공정이 쉬워 반도체 회로에서 금속 배선 재료로 이용되는 알루미늄(Al), 최근에는 알루미늄보다 전도성이 좋기 때문에 고속 신호 전송에 유리한 구리(Cu), 내구성과 낮은 저항을 가지고

있어 컨택 플러그 재료인 텅스텐(W), 알루미늄과 실리콘 사이에 배리어 메탈로 사용되는 티타늄(Ti)이 있다. 이러한 도체는 물리적(PVD: Physical Vapor Deposition)인 방법으로 물질을 형성하는 스퍼터링(Sputtering)과 증발법(Evaporation)을 이용하여 형성할 수 있다 [15,16]. 또한, 금속 이온이 포함된 용액(도금액)을 사용하여, 전기적 방법으로 금속을 증착하는 방법인 전기도금(Electroplating)이 있다 [17]. 이 방법은 웨이퍼 표면에 전압이나 전류를 공급하면, 금속 이온들이 샘플 표면으로 이동하여 금속층을 형성하게 된다. 본 연구에서는 전기도금 방법을 이용하여 N형 웨이퍼 상에 구리 박막을 형성하여 표면에서의 거동을 살펴보고자 하였다. 이를 위해 표면 상태는 광학현미경을 이용하였으며, 전기적인 특성은 4 point probe, 광학적인 물성은 반사도와 투과도를 측정할 수 있는 spectrophotometer 측정 장비를 이용하였다.

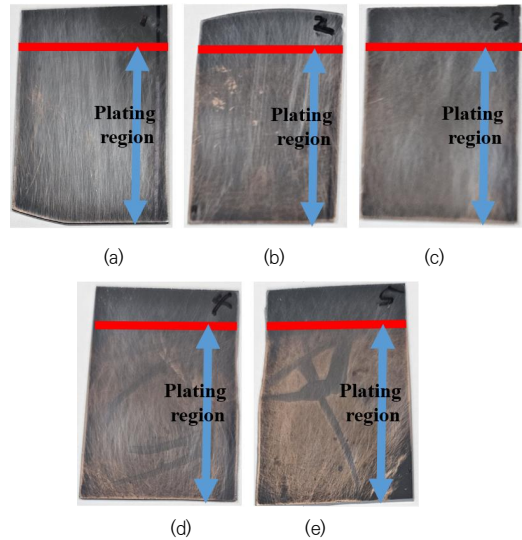


Fig. 4. Image of samples that were plated for (a) 10 s, (b) 20 s, (c) 30 s, (d) 60 s, and (e) 120 s

도금으로 10초, 20초, 30초, 60초, 120초 진행한 샘플들을 Fig. 4에서와 같이 제작하였고, 이후 샘플상에 남아있는 도금액을 흐르는 물에 세척하였으며, 최종적으로 샘플상에 존재하는 세정수는 질소건으로 완벽하게 제거하였다. 만약 도금액이나 세정수가 남아있으면, 시간이 지나면서 샘플표면에서 반응하여 불균일한 형상이 확인된다. 또한 도금 시간이 증가함에 따라 도금 영역의 색깔이 구리색으로 변해가는 것을 알 수 있으며, 120초 진행한 표면에서 구리가 전체 웨이퍼 표면에

형성되었음을 이미지로부터 추정할 수 있다. 이러한 가정은 확대한 관찰 데이터로부터 잘못된 가정임을 2.2장에서 자세하게 설명할 것이다.

표면 형상을 관찰하기 위하여 광학 현미경을 이용하였으며, 4 point probe 장비로 시간에 따른 표면의 전기적인 물성을 측정하였다. 또한, 빛에 따른 반사도의 추이를 분석하였다.

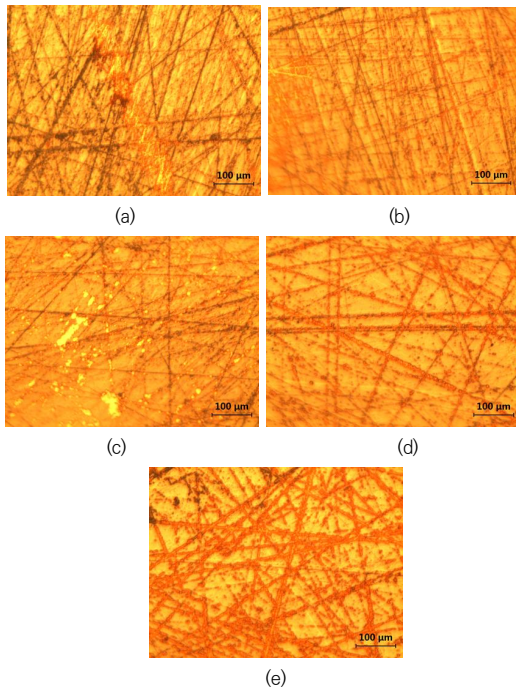


Fig. 5. Images of the surface of the plated sample observed under an optical microscope for (a) 10 s, (b) 20 s, (c) 30 s, (d) 60 s, and (e) 120 s

## 2.2 웨이퍼상에 형성된 구리막의 표면 형상

도금으로 형성된 구리막의 시간에 따른 거동을 관찰하기 위하여 Fig. 5처럼 광학현미경으로 배율을 500배로 정하여 샘플의 이미지를 추출하였다. 명확하게 사포로 연마한 영역이 모든 샘플에서 확인되었으며, Fig. 5(a)의 10초 도금이 진행된 표면에서는 구리가 형성된 것이 정확하지 않지만, Fig. 5(b)에서와 같이 20초 진행된 표면에서는 사포로 연마된 선으로 구리입자가 포집되어 있다. 실리콘 표면 전체에 형성되어 있는 산화막을 제거하기 위하여 사포로 연마를 하였지만, 국부적으로 존재하는 산화막이 존재함을 확인하였다. 이러한 산화막상에는 구리가 형성되지 않았으며, 사포로 연마

된 곳은 산화막이 완벽하게 없어져 저항이 낮은 실리콘이 나타나게 된다. 이러한 실리콘 부분은 산화막이 있는 곳보다 저항이 낮기 때문에 공급된 전압이 감소되지 않아 주변의 산화막이 있는 영역보다 강한 전계(Electric field)가 작용하게 되기 때문에 구리입자가 이곳으로 이동하게 된다. 이러한 근거로 도금 시간을 늘린 Fig. 5(c), 5(d), 5(e)인 이미지에서 깊게 파인 라인에서 구리입자가 점차 쌓이는 모습이 나타나기 때문이다.

앞의 절에서 120초 도금 실험을 진행한 Fig. 4(e) 샘플은 전체 영역이 구리로 덮혔을 것으로 추론하였지만, 확대하여 관찰한 Fig. 5(e)를 통해 이러한 가정은 잘못된 것임을 알 수 있었다. 만약 시간을 증가시켜 도금을 진행한다면 전체 영역을 구리막으로 형성시킬 수 있음을 예상할 수 있다.

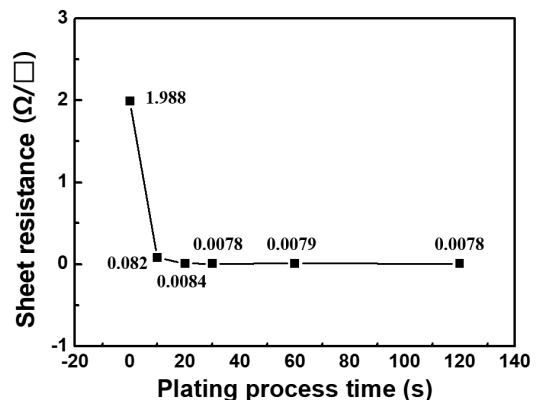


Fig. 6. Surface resistance of samples according to plating time

## 2.3 웨이퍼상에 형성된 구리막의 전기 및 광학적인 특성

사포로 연마한 N형 실리콘 표면에 도금에 따른 형상을 Fig. 4와 Fig. 5를 통해 관찰하였으며, 본 절에서는 이러한 샘플들의 전압-전류 특성 및 빛과의 반응과 관련된 물성을 분석하고자 하였다.

먼저, 시간에 따른 도금 공정 시간을 다르게 한 샘플들의 표면 저항 측정 결과를 Fig. 6에 나타내었다. 도금을 하지 않았을 때보다 도금을 10초 진행한 샘플의 표면 저항이 약 25배 감소하였으며, 20초 샘플의 경우 10초 진행한 샘플보다 10배 정도 저항값이 감소하였다. 하지만, 30초 이후부터는 저항값에 변화가 거의 없음을 확인할 수 있다.

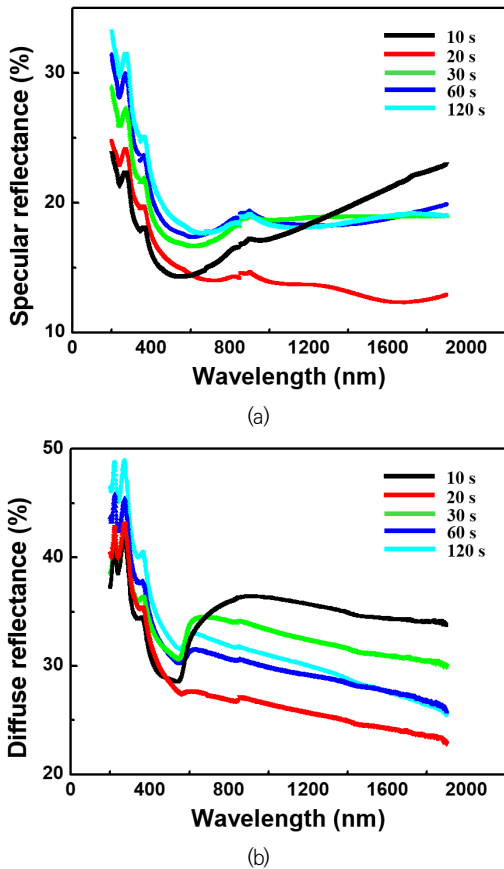


Fig. 7. Images of the surface of the plated sample observed under an optical microscope for (a) 10 s, (b) 20 s, (c) 30 s, (d) 60 s, and (e) 120 s.

추가적으로 코팅된 구리막의 빛과의 반응성을 조사하기 위하여 반사도(정반사와 난반사)를 측정하였으며, 그 결과를 Fig. 7에 보였다. 측정 파장 범위는 200nm에서 1900nm로 자외선부터 적외선까지 가시광 영역을 포함한 넓은 범위에 대해 진행하였다. 먼저 정반사를 측정한 Fig. 5(a)의 결과를 분석해보면, 200nm에서 600nm까지는 파장이 증가할수록 모든 샘플에서 반사도는 감소하는 경향을 나타낸다. 또한 이 영역에서는 코팅 시간을 오래 진행할수록 반사도는 높은 값을 보였다. 하지만, 600nm보다 큰 영역에서는 20초 진행한 샘플을 제외하면, 파장의 증가에 따라 반사도는 증가하고 있으며, 10초 공정된 샘플에서 증가폭이 가장 컸으며, 1200nm 이상의 파장에서는 가장 높은 값이 측정되었다. 특히, 300nm, 400nm, 900nm 근처의 파장에서는 oscillation에 의한 peak 값이 관측되었으며, 이

는 구리 이온과 연마된 샘플 표면과의 상호 작용에 의한 것으로 판단된다. 또한, 30초, 60초, 120초 샘플의 경우 600nm 이상의 파장에서 비슷한 값을 유지한다.

다음으로 난반사 결과인 Fig. 7(b)를 살펴보면, 정반사 결과와 동일하게 200nm에서 600nm까지는 파장이 증가할수록 모든 샘플에서 반사도는 감소하는 경향을 나타낸다. 또한 이 영역에서는 코팅 시간을 오래 진행할수록 반사도는 높은 값을 보였다. 10초 샘플을 제외하면 600nm에서 700nm까지는 모든 샘플에서 차이는 있지만, 증가하는 경향을 보이며, 이후 파장에서는 감소하게 된다. 10초 진행한 것은 850nm까지 가장 높은 증가폭을 보인다, 이후 파장에서 감소한다. 이와 같이 반사도 결과는 10초 공정 진행한 샘플에서 다른 경향을 보인다. Fig. 7(a)의 정반사와는 다르게 250nm 300nm, 400nm 근처의 파장에서 oscillation에 의한 peak 값이 관측되었음을 확인하였다. 이러한 빛과의 상호작용에 대해서는 추가로 연구를 진행중이며, 결과들은 디스플레이 및 광센서와 같은 빛을 이용한 전자기기への 적용에 그 가능성을 검토할 수 기반이 될 것이다.

### 3. 결론

본 연구에서는 전기도금 방법을 이용하여 N형 웨이퍼 상에 구리 박막을 형성하여 표면에서의 거동을 살펴 보았다. 이를 위하여 표면에 있는 자연 산화막을 없애고, 전기도금시 핵생성을 용이하게 하기 위하여 사포로 웨이퍼를 연마하여 표면을 거칠게 한 후 도금으로 10초, 20초, 30초, 60초, 120초 진행한 샘플들을 제작하였다. 구리 이온의 표면 거동을 조사하기 위하여 먼저, 광학현미경으로 샘플 표면을 확대하여 관찰하였다. 실리콘 표면 전체에 형성되어 있는 산화막을 제거하기 위하여 사포로 연마를 하였지만, 국부적으로 존재하는 산화막이 존재하여 구리가 형성되지 않았으며, 사포로 연마된 실리콘 부분은 산화막이 있는 곳보다 저항이 낮기 때문에 공급된 전압이 감소되지 않아 주변의 산화막이 있는 영역보다 강한 전계(Electric field)가 작용하게 되기 때문에 구리입자가 이곳으로 이동하게 된 것을 확인하였다.

표면 저항을 샘플별로 분석한 결과, 도금을 하지 않았을 때보다 도금을 10초 진행한 샘플의 표면 저항이 약 25배 감소하였으며, 20초 샘플의 경우 10초 진행한 샘플보다 10배 정도 저항값이 감소하였다. 하지만, 30

초 이후부터는 저항값에 변화가 거의 없음을 확인할 수 있었다.

연마된 샘플 표면과 빛과의 반응을 조사하기 위하여 정반사와 난반사를 측정하였다. 정반사의 경우 200nm에서 600nm까지는 파장이 증가할수록 모든 샘플에서 반사도는 감소하는 경향을 나타내었다. 또한 이 영역에서는 코팅 시간을 오래 진행할수록 반사도는 높은 값을 보였다. 하지만, 600nm보다 큰 영역에서는 20초 진행한 샘플을 제외하면, 파장의 증가에 따라 반사도는 증가하고 있으며, 10초 공정한 샘플에서 증가폭이 가장 컸으며, 1200nm 이상의 파장에서는 가장 높은 값이 측정되었다. 특히, 300nm, 400nm, 900nm 근처의 파장에서는 oscillation에 의한 peak 값이 나타났다. 난반사는 200nm에서 600nm까지는 파장이 증가할수록 모든 샘플에서 반사도는 감소하는 경향을 나타내었다. 또한 이 영역에서는 코팅 시간을 오래 진행할수록 반사도는 높은 값을 보였다. 10초 샘플을 제외하면 600nm에서 700nm까지는 모든 샘플에서 차이는 있지만, 증가하는 경향을 보이며, 이후 파장에서는 감소하였다. 정반사와는 다르게 250nm 300nm, 400nm 근처의 파장에서 oscillation에 의한 peak 값이 확인되었다. 앞으로 증착시간을 늘리고, 빛과의 상호 작용에 대한 보다 자세한 연구를 진행할 계획이며, 반도체 분야 응용 가능성(디스플레이 및 광센서와 같은 전자기기)에 대해서도 살펴보고자 한다. 결론적으로 진공 증착으로 형성하는 구리 금속을 도금 공정으로 할 수 있도록 하는 것이 본 연구 및 후속 실험을 진행하는 이유이다.

## REFERENCES

- [1] Zhao, H., & Ravindra, N. M. (1989). Temperature Dependent Current-Voltage Characteristics in Thin SiO<sub>2</sub> Films. *Journal of Materials Research*, 159, 189-195. DOI : 10.1557/PROC-159-217
- [2] Hegedüs, N., Balázs, K., & Balázs, C. (2021). Silicon Nitride and Hydrogenated Silicon Nitride Thin Films: A Review of Fabrication Methods and Applications. *Materials*, 14, 5658-5674. DOI : 10.3390/ma14195658
- [3] Black, L. E., & McIntosh, K. R. (2012). Surface Passivation of c-Si by Atmospheric Pressure Chemical Vapor Deposition of Al<sub>2</sub>O<sub>3</sub>. *Applied Physics Letters*, 100, 1-4. DOI : 10.1063/1.3695145
- [4] Lien, S. Y., & Zhu, W. Z. (2022). Crystallinity Effect on Electrical Properties of PEALD-HfO<sub>2</sub> Thin Films Prepared by Different Substrate Temperatures. *Nanomaterials*, 12, 3890-3897. DOI : 10.3390/nano12113890
- [5] Bannunah, A. M. (2023). Biomedical Applications of Zirconia-Based Nanomaterials: Challenges and Future Perspectives. *Molecules*, 28, 5428-5436. DOI : 10.3390/molecules28135428
- [6] Hilton, M. R., Vandentop, G. J., Salmeron, M., & Somorjai, G. A. (1987). TiN coatings on M2 steel produced by plasma-assisted chemical vapor deposition. *Thin Solid Films*, 154(1-2), 377-386. DOI : 10.1016/0040-6090(87)90446-4
- [7] Park, H. H. (2021). Inorganic materials by atomic layer deposition for perovskite solar cells. *Nanomaterials*, 11(1), 88. DOI : 10.3390/nano11010088
- [8] Thiessen, A. N., Ha, M., Hooper, R. W., Yu, H., Oliynyk, A. O., Veinot, J. G., & Michaelis, V. K. (2019). Silicon nanoparticles: are they crystalline from the core to the surface?. *Chemistry of Materials*, 31(3), 678-688. DOI : 10.1021/acs.chemmater.8b04041
- [9] Signorello, G., Lörtcher, E., Khomyakov, P. A., Karg, S., Dheeraj, D. L., Gotsmann, B., ... & Riel, H. (2014). Inducing a direct-to-pseudodirect bandgap transition in wurtzite GaAs nanowires with uniaxial stress. *Nature communications*, 5(1), 3655. DOI : 10.1038/ncomms4655
- [10] Hou, T., Li, D., Qu, Y., Hao, Y., & Lai, Y. (2023). The Role of Carbon in Metal-Organic Chemical Vapor Deposition-Grown MoS<sub>2</sub> Films. *Materials*, 16(21), 7030. DOI : 10.3390/ma16207030
- [11] Ginley, T. P., Wang, Y., & Law, S. (2016). Topological insulator film growth by molecular beam epitaxy: A review. *Crystals*, 6(11), 154. DOI : 10.3390/cryst6120154
- [12] P. Barquinha, R. Branquinho, R. Martins & E. Fortunato (2019). Tailoring IGZO Composition for Enhanced Fully Solution-Based Thin Film Transistors. *Nanomaterials*, 9, 1273-1285. DOI : 10.3390/nano9091273
- [13] Li, J., Smith, C., & Wang, P. (2021). Copper Oxide Resistive Switching Memory for E-Textiles. *AIP Advances*, 38, 1203-1210. DOI : 10.1063/5.0036432

[14] Txintxurreta, J., G-Berasategui, E., Ortiz, R., Hernandez, O., Mendizábal, L., & Barriga, J.(2021). Indium Tin Oxide Thin Film Deposition by Magnetron Sputtering at Room Temperature for the Manufacturing of Efficient Transparent Heaters. *Coatings*, 11(1), 92-100.  
DOI : 10.3390/coatings11010092

[15] Baptista, A., Silva, F., Porteiro, J., Míguez, J., & Pinto, G. (2018). Sputtering Physical Vapour Deposition (PVD) Coatings: A Critical Review on Process Improvement and Market Trend Demands. *Coatings*, 8, 402-410.  
DOI : 10.3390/coatings8110402

[16] Ronsin, O. J., Jang, D., Egelhaaf, H. J., Brabec, C. J., & Harting, J. (2020). A Phase-Field Model for the Evaporation of Thin Film Mixtures. *Physical Chemistry Chemical Physics*, 22, 6638-6652.  
DOI : 10.1039/D0CP00589F

[17] Yao, W., He, H., & Wang, F. (2024). CTAB-Modulated Electroplating of Copper Micropillar Arrays for Non-Enzymatic Glucose Sensing with Improved Sensitivity. *Sensors*, 24, 1603-1610.  
DOI : 110.3390/s24031603

김 경 보(Kim, Kyoung-Bo)

[정회원]



- 2000년 8월 : 포항공과대학교 신소재 공학과(공학박사)
- 2000년 8월 ~ 2001년 5월: 포항공과대학교 신소재공학과(박사후연구원)
- 2001년 5월 ~ 2004년 8월: 나이넥스(차장)
- 2004년 8월 ~ 2008년 12월 : 삼성 디스플레이(책임연구원)
- 2009년 1월 ~ 2014년 11월 : 포스코(전문연구원)
- 2014년 11월 ~ 2016년 02월 : 한국생산기술연구원(전문위원)
- 2016년 3월 ~ 현재 : 인하공업전문대학 금속재료과 교수
- 관심분야 : Solar Cell, Display, Metal processing
- E-Mail : kbkim@inhac.ac.kr

민 성 기(Min, Sungki)

[정회원]



- 2023년 2월 : 인하대학교 재료공학과 (공학박사)
- 2020년 3월 ~ 현재 : STC Tech 대표
- 관심분야 : Electroplating, Wet and dry surface treatment
- E-Mail : 886sungki@gmail.com

이 종 필(Lee, Jongpil)

[정회원]



- 1999년 8월 : 광운대학교 전기공학과 (공학석사)
- 2004년 8월 : 광운대학교 전기공학과 (공학박사)
- 1991년 2월 ~ 2015년 5월 : 한국전 기학원(Director)

- 2015년 6월 ~ 현재 : 중원대학교 전기전자공학과 교수
- 관심분야 : Solar Heat, Electric Car, Microgrid, Power System
- E-Mail : leejp@jwu.ac.kr

김 무 진(Kim, Moojin)

[정회원]



- 2005년 2월 : 포항공과대학교 전기전 자공학과(공학박사)
- 2005년 2월 ~ 2012년 8월 : 삼성디 스플레이(책임연구원)
- 2012년 8월 ~ 2015년 3월 : 포스코 (책임연구원)

- 2015년 4월 ~ 2020년 2월 : 중원대학교 전기전자공학전공 교수
- 2020년 3월 ~ 현재 : 강남대학교 ICT융합공학부 전자공학전공 교수
- 관심분야 : Semiconductor, Solar Cell, Display, Laser
- E-Mail : moojinkim7@kangnam.ac.kr